



EDUCACIÓN

SECRETARÍA DE EDUCACIÓN PÚBLICA



TECNOLÓGICO
NACIONAL DE MÉXICO

Tecnológico Nacional de México

Centro Nacional de Investigación
y Desarrollo Tecnológico

Tesis de Maestría

Detección de Fallas en un Inversor Multinivel Puente-H
Simétrico de 5 Niveles en Cascada Monofásico

presentada por

Ing. Alberto Eduardo Mayo Reyes

como requisito para la obtención del grado de
Maestro en Ciencias en Ingeniería Electrónica

Director de tesis

Dr. Rodolfo Amalio Vargas Méndez

Codirector de tesis

Dr. Abraham Claudio Sánchez

Cuernavaca, Mor.,

No. de Oficio:

Asunto:

13/noviembre/2023

DIE/081/2023

Aceptación de documentos de tesis

CENIDET-AC-004-M14-OFCIO

DR. CARLOS MANUEL ASTORGA ZARAGOZA
SUBDIRECTOR ACADÉMICO

PRESENTE

Por este conducto, los integrantes de Comité Tutorial del C. Ing. Alberto Eduardo Mayo Reyes con número de control **M21CE042** de la Maestría en Ciencias en Ingeniería Electrónica, le informamos que hemos revisado el trabajo de tesis profesional titulado "**Detección de Fallas en un Inversor Multinivel Puente-H Simétrico de 5 Niveles en Cascada Monofásico**" y hemos encontrado que se han realizado todas las correcciones y observaciones que se le indicaron, por lo que hemos acordado aceptar el documento de tesis y le solicitamos la autorización de impresión definitiva.

DIRECTOR DE TESIS



Dr. Rodolfo Amalio Vargas Méndez
Doctor en Ciencias en Ingeniería Electrónica
Cédula profesional 9526506

CODIRECTOR DE TESIS



Dr. Abraham Claudio Sánchez
Doctor en Ciencias en Ingeniería Electrónica
Cédula profesional 7675050

REVISOR 1



Dr. Luis Gerardo Vela Valdés
Doctor en Ciencias en Ingeniería Electrónica
Cédula profesional 7980044

REVISOR 2



Dr. Jarniel García Morales
Doctor en Ciencias en Ingeniería Electrónica
Cédula profesional 11106825

C.p. M.T.I. María Elena Gómez Torres - Jefa del Departamento de Servicios Escolares
Estudiante - JGM/kmqh

Cuernavaca, Mor.,
No. De Oficio:
Asunto:

14/noviembre/2023
SAC/178/2023
Autorización de
impresión de tesis

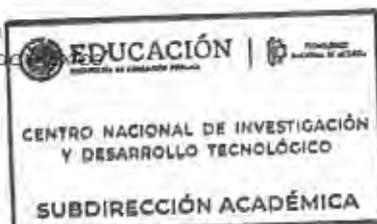
**ALBERTO EDUARDO MAYO REYES
CANDIDATO AL GRADO DE MAESTRO EN CIENCIAS
EN INGENIERÍA ELECTRÓNICA
P R E S E N T E**

Por este conducto, tengo el agrado de comunicarle que el Comité Tutorial asignado a su trabajo de tesis titulado **"Detección de Fallas en un Inversor Multinivel Puente-H Simétrico de 5 Niveles en Cascada Monofásico"**, ha informado a esta Subdirección Académica, que están de acuerdo con el trabajo presentado. Por lo anterior, se le autoriza a que proceda con la impresión definitiva de su trabajo de tesis.

Esperando que el logro del mismo sea acorde con sus aspiraciones profesionales, reciba un cordial saludo.

A T E N T A M E N T E

Excelencia en Educación Tecnológica®
"Conocimiento y tecnología al servicio de México"



CARLOS MANUEL ASTORGA ZARAGOZA
SUBDIRECTOR ACADÉMICO

C. c. p. Departamento de Ingeniería Electrónica
Departamento de Servicios Escolares

CMAZ/lmz

Dedicatoria

A Dios

Por proteger y cuidar mi camino estando lejos de casa, al igual que confortar mi alma en los momentos que quise desistir.

A mis padres

Juan Alberto Mayo Rodríguez y Carmela Reyes Oropeza.

Con mucho amor y cariño, por su apoyo incondicional y sus valiosos consejos que no me dejaron desviarme del camino para cumplir esta gran meta.

A mi familia

Ma. De los Ángeles Reyes Oropeza y Marcelo Reyes Oropeza.

En memoria de mis tíos, sé que hubieran estado orgullosos de este logro.

A mis hermanos y familiares en general, quienes me motivaron y me apoyaron cuando los necesité.

Agradecimientos

Al Consejo Nacional de Ciencia y Tecnología (CONACYT) por el apoyo económico durante mi estancia en CENIDET.

Al Centro Nacional de Investigación y Desarrollo Tecnológico (CENIDET) por haberme dado la oportunidad de realizar mis estudios de posgrado en el área de maestría en ciencias en ingeniería electrónica.

A mi asesor el Dr. Rodolfo Amalio Vargas Méndez y a mi co-asesor el Dr. Abraham Claudio Sánchez, por la atención, paciencia y comentarios brindados durante el desarrollo de este trabajo de tesis.

A mis revisores de tesis Dr. Jarniel García Morales y Dr. Luis Gerardo Vela Valdés por sus correcciones, comentarios y recomendaciones.

A mis padres, hermanos y familia en general, por su gran apoyo en esta etapa de mi vida.

A la Licenciada Lorena Ruiz Ramírez por el apoyo y motivación hacia la comunidad del CENIDET y observar mi talento referente al rap al igual que ayudarme con sus consejos para mi trámite de titulación de la maestría.

Al Licenciado Esteban Bueno Najera por apoyarme con la documentación de titulación, su buen trato y disposición.

A mis compañeros de departamento Héctor Martín Cortés Campos y Luis Felipe Ávalos, aparte de ser compañeros de CENIDET, con ellos viví en el mismo hogar y fueron parte de mi familia, quiénes me ayudaron y motivaron en distintos aspectos, tanto académicamente y como amistad. A Félipe Ávalos, por apoyarme en términos de redacción en mi artículo, el cual tuvo un buen desempeño. A Fabiola García por ayudarme a estudiar para aprobar mi examen de toefl ITP, de todo corazón gracias. A Miguel Sabido, por sus palabras de motivación y compartir momentos memorables. A Luis Guillermo Carreto y Ariel Francisco Hernandez, pese ser de otra área, son de la misma institución de CENIDET y me trataron como a un hermano, siempre contarán conmigo.

Al igual que todos mis compañeros y maestros de CENIDET quienes estuvieron conmigo en buenas y malas, y siempre llevaré en mente y corazón.

CONTENIDO

RESUMEN	vii
ABSTRACT	viii
ÍNDICE DE FIGURAS	ix
ÍNDICE DE TABLAS	x
NOMENCLATURAS	xi
ACRÓNIMOS	xii
CAPÍTULO 1	1
1.1 Antecedentes	1
1.2 Estado del arte	3
1.3 Planteamiento del problema	6
1.4 Propuesta de solución	6
1.5 Objetivos	7
1.5.1 Objetivo general.....	7
1.5.2 Objetivos específicos	7
1.6 Alcances y limitaciones	7
1.7 Organización del documento	8
CAPÍTULO 2	9
2.1 Convertidores de potencia	9
2.1.1 Tipos de convertidores de potencia	9
2.1.2 Clasificación de convertidores de potencia	10
2.2 Inversores	14
2.2.1. Inversor medio puente	14
2.2.2. Inversor puente completo.....	14
2.2.3. Inversores multinivel	15
2.2.3.1. Características de los inversores multinivel	16
2.2.3.2. Desventajas de los inversores multinivel	18
2.2.4. Inversor multinivel con diodos de enclavamiento (DCMLI).	18
2.2.5. Inversor multinivel con capacitores flotantes (FCMLI)	19
2.2.6. Inversor multinivel en cascada (CMLI).....	19
2.2.7. Inversor multinivel simétrico y asimétrico en cascada.....	21
2.2.8. Fallas en los inversores.	23
2.2. Fallas de interruptor abierto (c.a.).....	24
2.3. Diagnóstico de fallas	25
2.3.1 Conceptos básicos.....	25

2.3.2. Concepto de diagnóstico de fallas	27
2.3.3. Esquema de diagnóstico de fallas	27
2.3.4. Estrategia para la detección de fallas en Inversores.....	29
2.4. Diagnóstico basado en procesamiento de señales	32
2.4.1. Dominio frecuencial	33
CAPÍTULO 3.....	34
3 Desarrollo lógico matemático del inversor de 5 niveles puente-H en cascada para los estados de conmutación	34
3.1 Estados de conmutación de una célula	34
3.2 Estados de conmutación en 2 células.....	36
3.3 Parámetros utilizados en la simulación	37
CAPÍTULO 4.....	38
4.2 Simulaciones con fallas	41
4.3 Valores de VRMS y THD	43
4.4 Umbrales.....	44
CAPÍTULO 5.....	47
5.1 Conclusiones del trabajo.....	47
5.1 Trabajos futuros	47
Referencias.....	48
Referencias bibliográficas	53
Anexos	53
A.1. Métodos de control para inversores multinivel	53
A.2. Modulación pwm senoidal	54
A.3. Modulación usando técnica de control digital	56
B.1. Código utilizado en MATLAB para el inversor multinivel de 5 niveles	58
B.2. Código utilizado en MATLAB para la Representación de Frecuencias	65
B.3. Código utilizado en MATLAB para la obtención de la THD	66

En este trabajo de tesis se presenta una metodología para conocer el comportamiento de fallas de interruptor abierto en un convertidor de potencia, particularmente un inversor multinivel puente-H en cascada de 5 niveles monofásico.

Para muchas de las aplicaciones industriales, como variadores de CA, fuentes renovables, etc., se utiliza un inversor multinivel, los cuales, son una parte importante de esos sistemas. Los inversores multinivel permiten generar voltajes de CA con baja distorsión armónica total (THD, por sus siglas en inglés) pero requieren un mayor número de interruptores de potencia. Una de las desventajas es la mayor probabilidad de falla en los interruptores de alimentación, por lo tanto, para mejorar la confiabilidad del convertidor, se debe usar un esquema de detección de fallas.

La metodología propuesta se basa en un modelo matemático lógico, se obtienen los estados de conmutación de los interruptores para generar el voltaje de salida saludable, así como las posibles fallas que puedan causar una avería en el sistema, se consideran fallas de circuito abierto en los interruptores. Del voltaje de salida saludable y las posibles fallas generadas, se calcula el valor eficaz (V_{rms} , por sus siglas en inglés) y THD de las señales, donde dichas características permiten diferenciar entre la señal saludable respecto a la señal con falla mediante una verificación de umbrales. Los resultados de investigación presentados son verificados mediante simulación.

Abstract

In this thesis work, a methodology is presented to know the behavior of switch-open faults in a power converter, particularly a single-phase 5-level cascade H-bridge multilevel inverter.

For many of the industrial applications, such as AC drives, renewable sources, etc., a multilevel inverter is used, which are an important part of those systems. Multilevel inverters allow AC voltages to be generated with low Total Harmonic Distortion (THD) but require a greater number of circuit breakers. One of the disadvantages is the increased probability of failure of the power switches, therefore, to improve the reliability of the converter, a fault detection scheme should be used.

The proposed methodology is based on a logical mathematical model, the switching states of the switches are obtained to generate the healthy output voltage, as well as the possible faults that may cause a breakdown in the system, open circuit faults are considered in the switches. From the healthy output voltage and the possible faults generated, the effective value (V_{rms}) and THD of the signals are calculated, where these characteristics allow us to differentiate between the healthy signal from the faulty signal through a verification of thresholds. The research results presented are verified by simulation.

Índice de figuras

Figura 1. Clasificación de los tipos de convertidores de potencia.....	9
Figura 2. Esquema clasificación de inversores.....	11
Figura 3. Esquema tipos de inversores.....	12
Figura 4. Inversor Multinivel en cascada (a) 3 Niv., (b) 5 Niv., (c) 7 Niv.	13
Figura 5. Inversor medio puente.	14
Figura 6. Inversor puente completo	15
Figura 7. Inversor multinivel con diodos de enclavamiento (DCMLI).	18
Figura 8. Inversor multinivel con capacitores flotantes (FCMLI).	19
Figura 9. Inversor multinivel en cascada (CMLI).....	20
Figura 10. Diagrama simplificado de la falla en circuito abierto.	24
Figura 11. Diagrama general del diagnóstico de fallas.	28
Figura 12: Esquema interno y módulos comerciales	29
Figura 13. Esquema interno de una célula puente H.	34
Figura 14: Puente H en cascada, 2 células para 5 niveles.	36
Figura 15: Señal del inversor de 5 niveles sin fallas.	38
Figura 16: Potencia en frecuencia espectral.	40
Figura 17: a) Falla en el interruptor T13, b) Falla en el interruptor T14, c)Falla en los interruptores T13 y T14, d) Falla en el interruptor T23.	41
Figura A.1. Formas de conmutación para convertidores multinivel.....	53
Figura A.2. Formas de conmutación para convertidores multinivel.....	54
Figura A.3. Secuencia de pulsos para la conmutación de los interruptores.....	55
Figura A.4. Duración de los pulsos para la conmutación sin la portadora.....	56
Figura A.5. Duración de los pulsos para la conmutación con la portadora.....	57

Índice de tablas

Tabla 1: Estados de conmutación de una célula.....	35
Tabla 2: Estados de conmutación de 2 células para generar 5 niveles	36
Tabla 3: Valores de los parámetros utilizados en la programación en MatLab.	37
Tabla 4: Valor de Vrms y THD saludable.....	43
Tabla 5: Valores de Vrms y porcentaje de THD en señales con falla de circuito abierto.....	43
Tabla 6: Valores de error Vrms y porcentaje de THD en señales con falla de circuito abierto.....	44
Tabla 7: Calculo de porcentaje de error Vrms y porcentaje de THD en señales con falla de circuito abierto más pequeños.....	45
Tabla 8: Agrupación de interruptores con sus respectivos valores de Vrms, THD y umbrales superiores e inferiores.....	46

Nomenclaturas

V_{CD1}	VOLTAJE DE CORRIENTE DIRECTA (FUENTE DE VOLTAJE 1)
V_{CD2}	VOLTAJE DE CORRIENTE DIRECTA (FUENTE DE VOLTAJE 2)
V_0	VOLTAJE DE SALIDA
V_{RMS}	VOLTAJE EFICAZ
THD	DISTORSIÓN ARMÓNICA TOTAL CALCULADA
T_{11}	INTERRUPTOR NÚMERO 1
T_{12}	INTERRUPTOR NÚMERO 2
T_{13}	INTERRUPTOR NÚMERO 3
T_{14}	INTERRUPTOR NÚMERO 4
T_{21}	INTERRUPTOR NÚMERO 5
T_{22}	INTERRUPTOR NÚMERO 6
T_{23}	INTERRUPTOR NÚMERO 7
T_{24}	INTERRUPTOR NÚMERO 8
P	POTENCIA DE LOS ÁRMONICOS

Acrónimos

<i>CA</i>	CORRIENTE ALTERNA
<i>c. c</i>	CORTOCIRCUITO
<i>CD</i>	CORRIENTE DIRECTA
<i>CSI</i>	INVERSOR COMO FUENTE DE CORRIENTE
<i>CMLI</i>	INVERSOR MULTINIVEL EN CASCADA
<i>DCMLI</i>	INVERSOR MULTINIVEL CON DIODOS DE ENCLAVAMIENTO
<i>DSEP</i>	DISPOSITIVO SEMICONDUCTOR DE POTENCIA
<i>EMI</i>	INTERFERENCIA ELECTROMAGNÉTICA
<i>FCMLI</i>	INVERSOR MULTINIVEL CON CONDENSADORES FLOTANTES
<i>FDI</i>	DETECCIÓN DE FALLAS Y AISLAMIENTO
<i>IFAC</i>	FEDERACIÓN INTERNACIONAL DE CONTROL AUTOMÁTICO
<i>IGBT</i>	TRANSISTOR BIPOLAR DE COMPUERTA AISLADA
<i>IPDPWM</i>	MODULACIÓN PWM POR DISPOSICIÓN DE FASE
<i>NPC NPC</i>	INVERSOR CON DIODOS DE ENCLAVAMIENTO DE TRES NIVELES
<i>PWM</i>	MODULACIÓN POR ANCHO DE PULSO
<i>VSI</i>	INVERSOR COMO FUENTE DE VOLTAJE
<i>H</i>	NÚMERO DE CÉLULAS
<i>FPGA</i>	ARREGLO DE COMPUERTAS PROGRAMABLES EN CAMPO
V_{RMS}	VOLTAJE EFICAZ
<i>THD</i>	DISTORSIÓN ARMÓNICA TOTAL

CAPÍTULO 1

Introducción general

***E**n la actualidad, la demanda de energía eléctrica por parte de la sociedad ha ido en aumento, por lo que requiere un constante desarrollo en cuanto innovación de topologías con el fin de mejorar sus características como lo son los convertidores multinivel utilizados en aplicaciones de alta tensión y manejo importante de potencia dentro del sector industrial, asimismo las necesidades de mejorar la confiabilidad dentro de sus sistemas de producción. Las fallas que puedan generarse en diversas partes dentro del sistema podrían generar pérdidas económicas o daños que pongan en riesgo la integridad física del operador, debido a esto nace el interés de buscar soluciones para dichos problemas.*

1.1 Antecedentes

La demanda de energía eléctrica ha aumentado considerablemente, tanto en cantidad como en calidad, como consecuencia del crecimiento del sector industrial y de los avances tecnológicos. Por ejemplo, los controladores de Corriente Alterna (CA) en el rango de megavoltios suelen conectarse a la red de media a alta tensión. Debido a su elevado coste, los dispositivos semiconductores que gestionan esos rangos han encontrado dificultades para compensar estas cargas. Además, los sistemas electrónicos de potencia con estas capacidades necesitan protecciones elaboradas, una mayor disipación del calor y una disminución de la velocidad máxima a la que pueden conmutar a medida que aumenta su capacidad de potencia.

Debido a su capacidad para trabajar con tensiones elevadas utilizando dispositivos semiconductores de menor capacidad, los convertidores multinivel se presentan como una alternativa muy importante en el procesado de energía eléctrica de moderada y alta potencia. Sin embargo, debido a que estos convertidores utilizan dispositivos semiconductores de mayor potencia, son más difíciles de controlar y tienen más probabilidades de sufrir fallos [1-3].

Los avances tecnológicos han permitido construir plantas industriales más complejas y altamente automatizadas. Aunque ha mejorado la eficacia de los procesos y ha permitido aumentar la calidad de los productos, también ha hecho que algunos sistemas sean más propensos a los fallos. Los procesos industriales gestionados por controladores automáticos pueden presentar fallos. Generalmente se considera que un fallo es una desviación no intencionada o no deseada de las características propias del proceso, que pueden ser el sensor, el actuador, el controlador o el sistema. Además, los lazos de control tienen la capacidad de ocultar errores hasta un punto en el que provocan daños irreversibles y obligan a detener un sistema o proceso [4].

La aplicación de técnicas de supervisión y diagnóstico de errores es una necesidad para el funcionamiento de los procesos industriales actuales con el fin de aumentar la fiabilidad, disponibilidad y seguridad del sistema [6]. El objetivo principal de las técnicas de diagnóstico de errores es identificar rápidamente comportamientos anómalos en los componentes del sistema e identificar las causas correspondientes mediante mediciones experimentales de los parámetros del sistema o utilizando modelos matemáticos del mismo [7, 8].

1.2 Estado del arte

Esta sección de la revisión del estado de la técnica presenta una amplia panorámica de los avances científicos relacionados con el tema actual de la tesis. El uso de las técnicas de diagnóstico para los inversores de puentes multinivel es uno de los temas de interés, independientemente de cómo se apliquen. Los estudios publicados en la literatura ofrecen una amplia gama de técnicas de diagnóstico de errores en esta categoría de convertidores, que se clasifican según el tipo de error.

En el sector de la generación de energía, los avances en los dispositivos de potencia siguen impulsando una infraestructura de red eléctrica eficiente y fiable. Los dispositivos de energía han ampliado camino en productos de alto valor en diferentes segmentos del mercado como tecnología de la información, accionamientos de motores eléctricos, infraestructura de red, automoción y aeroespacial [9].

En la mayor parte de estas industrias los motores son de gran importancia en el arranque de máquinas o el funcionamiento de las líneas de producción, como también los dispositivos que los controlan llamados convertidores, por esta razón la parte del sistema convertidor-motor forma parte fundamental de los procesos de producción, por lo que se requiere mantenerlos en operación continua y aceptable aún después de que se presente una falla con el propósito de evitar pérdidas económicas o daños que pongan en riesgo el medio ambiente y la integridad física del operador [10].

El estado actual de los procesos industriales exige la aplicación de técnicas de supervisión y análisis de fallos para mejorar la fiabilidad, disponibilidad y seguridad de los sistemas. El principal objetivo de las técnicas de diagnóstico de errores es identificar rápidamente comportamientos anómalos en los componentes del

sistema e identificar las causas subyacentes mediante mediciones experimentales de los parámetros del sistema o utilizando modelos matemáticos del mismo [11].

Los convertidores multinivel comunes tienen un conjunto de interruptores de potencia y condensadores como fuentes de tensión. El número de interruptores utilizados determina los niveles de tensión de corriente continua (CD) en la onda de salida. A medida que aumenta el número de interruptores, disminuyen la tensión y la distorsión acústica en la onda de salida. Los interruptores de los convertidores multinivel sintetizan la señal de salida en varios niveles de CD [12].

Los inversores multinivel presentan varias ventajas sobre el inversor de fuente de voltaje de dos niveles clásico, como voltajes de CA con THD bajo, menos interferencia electromagnética y menos pérdida de conmutación. Se han realizado muchas investigaciones y se han propuesto varias topologías [13-17]. Entre ellos, uno de los más estudiados es el inversor multinivel en puente H en cascada. De hecho, el uso de esta topología ha sido propuesto para varias aplicaciones [18-21]. Sin embargo, uno de los problemas asociados a estos convertidores electrónicos de potencia es su fiabilidad en aplicaciones con requisitos de alta disponibilidad. En este contexto, el uso del diagnóstico de fallas es fundamental. Este tema de tesis se centra en la característica de falla de interruptor abierto en el inversor multinivel. La falla del interruptor abierto puede surgir debido a la falla en el circuito del controlador de la puerta que causa la falta de disponibilidad del pulso de la puerta o la ruptura interna de la conexión debido al sobrecalentamiento o discontinuidad en las conexiones externas.

La falla de interruptor abierto da como resultado la reducción de la capacidad de potencia de salida, corrientes pulsantes y un mayor contenido armónico. Como esta falla no conduce a la parada del proceso, puede permanecer sin ser detectada

causando la propagación de fallas que conducen a fallas en los componentes asociados, resultando en la parada total del sistema y mayores costos de mantenimiento [22].

Estas desventajas que propagan las fallas reducen la fiabilidad del sistema, por lo cual ha sido motivo de interés de investigación hacia la detección y el diagnóstico de fallas. Se han introducido varios métodos en el inversor multinivel puente-H en cascada simétrico [24-27] y algunos métodos en asimétrico [23] en el área de detección y diagnóstico de fallas de transistor abierto. En todos estos trabajos, el voltaje de salida del inversor multinivel se ha utilizado como variable de diagnóstico, ya que es la que menos depende de los parámetros de carga [22-27]. Estos trabajos de investigación se centran en los aspectos del diagnóstico de fallas más que en las características de la falla. Sin embargo el efecto de una falla cambia la distribución de energía de las señales en función de la frecuencia, lo que se comprueba con el espectro de la señal. El análisis espectral permite interpretar las propiedades de la señal por medio de transformaciones expandidas en el dominio frecuencial. En detección de fallas se busca una representación frecuencial que permita evidenciar la presencia de condiciones fuera de lo normal de un proceso.

Como conclusión para realizar un esquema de diagnóstico de fallas eficiente, es necesario el conocimiento de la falla, el comportamiento de la falla y la anticipación del estrés de voltaje que deben manejar los dispositivos saludables después de una falla. Esta tesis se centra en el comportamiento de la falla de interruptor abierto, en los voltajes de salida en configuraciones simétricas del inversor puente-H en cascada de 5 niveles, aplicando una adquisición de datos a partir de dicho voltaje extrayendo sus características de V_{rms} y THD, y así obtener los umbrales en cada uno de sus escenarios que nos mostrará el comportamiento nominal o de algún caso de anomalía. Los resultados de esta investigación son verificados mediante simulación.

1.3 Planteamiento del problema

Para muchas de las aplicaciones industriales, como variadores de CA, fuentes renovables, etc., Como resultado, es posible producir tensiones elevadas manteniendo los dispositivos semiconductores libres de tensión mediante el uso de un inversor multinivel, que permite sintetizar tensiones sinusoidales CD a través de varios niveles de tensión y ofrece la característica de sumar muchos niveles de tensión en uno solo. Los valores de tensión y potencia de salida pueden aumentar a medida que aumenta el número de niveles de tensión en el convertidor y, al mismo tiempo, se reduce significativamente el contenido armónico de la forma de onda de salida. Sin embargo, este aumento exige utilizar más celdas y, en consecuencia, más interruptores en la topología; como resultado, aumenta la probabilidad de que falle el sistema. El presente trabajo se enfoca sólo a la etapa de conversión y no a las causas externas que puedan tener una falla; entonces, el elemento de interés es el interruptor de potencia utilizando como variable diagnóstica el voltaje de salida. Las fallas contempladas son las de circuito abierto que cubre un 18% del total de las fallas que pudieran tener un inversor.

1.4 Propuesta de solución

Para determinar el comportamiento de las fallas, se realiza una metodología mediante un modelo matemático lógico de los estados de conmutación de los interruptores, donde dichos estados generan los niveles en el voltaje de salida saludable, y así aplicar las posibles fallas que puedan causar una avería en el inversor multinivel Puente-H de 5 niveles. Las condiciones de fallas propuestas son de circuito abierto en los interruptores. Al obtener el voltaje de salida nominal y los voltajes de salida bajo falla en distintos interruptores, se calcula el valor eficaz (V_{rms} , por sus siglas en inglés) y THD de las señales, donde dichas características permiten una comparación entre la señal saludable respecto a la señal con falla

donde la diferencia de valores distingue el comportamiento y un cálculo de umbrales ayuda al análisis de sus rangos en los que operan. Bajo este contexto se utilizará el programa MATLAB para programar y simular cada uno de los escenarios y recopilar los datos requeridos.

1.5 Objetivos

1.5.1 Objetivo general

Analizar el comportamiento de fallas de interruptor abierto en un inversor multinivel puente H de 5 niveles en cascada monofásico con respecto a los voltajes de salida al igual que sus características de V_{rms} y THD.

1.5.2 Objetivos específicos

- Analizar las topologías clásicas de los convertidores multinivel.
- Definir un método de diagnóstico para el convertidor multinivel en cascada.
- Adquirir datos del voltaje de salida nominal de los posibles escenarios de fallas.
- Obtener la THD con base en el análisis frecuencial respecto a los voltajes de salida.
- Definir una tabla de firmas con respecto a los valores nominales.
- Presentar resultados de simulación del esquema de diagnóstico de fallas.

ALCANCES Y LIMITACIONES

El trabajo de tesis tiene como alcance la adquisición de datos y extraer ciertas características de un inversor multinivel en cascada que muestran los comportamientos de la señal nominal y de las fallas en circuito abierto en los interruptores, por lo tanto se podría saber el comportamiento de una falla en distintos escenarios.

ORGANIZACIÓN DEL DOCUMENTO

El documento se divide en cinco capítulos.

En el **capítulo 1** se consideran los precursores, el estado de la técnica, el problema que hay que resolver, la solución propuesta y los objetivos que hay que alcanzar en el trabajo de investigación.

En el **capítulo 2** se describen los fundamentos teóricos y antecedentes que se relacionan a los convertidores multinivel y el diagnóstico de fallas, incluyendo las definiciones de los términos básicos empleados a lo largo del documento. También se presenta el primer paso para el diseño del inversor, en el cual, se estudian las topologías multinivel básicas seleccionando el inversor en puente completo (puente-H).

En el **capítulo 3** se muestra el desarrollo del proyecto, dedicado al diseño del inversor en cascada de 5 niveles, adquiriendo los datos de conmutación y sus combinaciones para las salidas de voltaje mediante una lógica matemática, donde posteriormente se programa para poder simular el inversor y finalmente mostrando los parámetros utilizados.

En el **capítulo 4** se encuentran los resultados de simulación, donde se divide en cuatro partes principales. En la primera parte el comportamiento del inversor sin falla en el voltaje de salida. En la segunda parte se analizan los resultados en presencia de fallas de interruptor abierto. En la tercera parte respecto al voltaje de salida se extraen las características de V_{rms} y el THD. Por último, se encuentra la tabla de los interruptores etiquetados con sus respectivos valores que describen su comportamiento en condiciones de falla.

Finalmente, en el **capítulo 5**, se presentan las conclusiones del presente trabajo de investigación. De igual manera, se proponen recomendaciones y trabajos futuros.

CAPÍTULO 2

Los convertidores de potencia han surgido como una opción de conversión para aplicaciones de media y alta potencia. Una de sus funciones es la síntesis de la tensión de salida a partir de varios niveles de tensión de CD, lo que reduce la tensión de estrés en los interruptores y el contenido armónico en la salida. A continuación se presentan los fundamentos teóricos y antecedentes que se relacionan a los convertidores multinivel y el diagnóstico de fallas, incluyendo definiciones de los términos básicos empleados a lo largo del documento. Del estudio de los tipos de topologías en los convertidores multinivel se concluye en sus ventajas y desventajas.

2.1 Convertidores de potencia

2.1.1 Tipos de convertidores de potencia

En la actualidad, la conversión de la energía eléctrica es muy importante, ya que existen muchos tipos de carga diferentes, cada uno con requisitos distintos para llevar a cabo una tarea concreta. Según la Figura 1 [28], en la electrónica de potencia se identifican los cuatro tipos principales de conversión de la energía eléctrica.

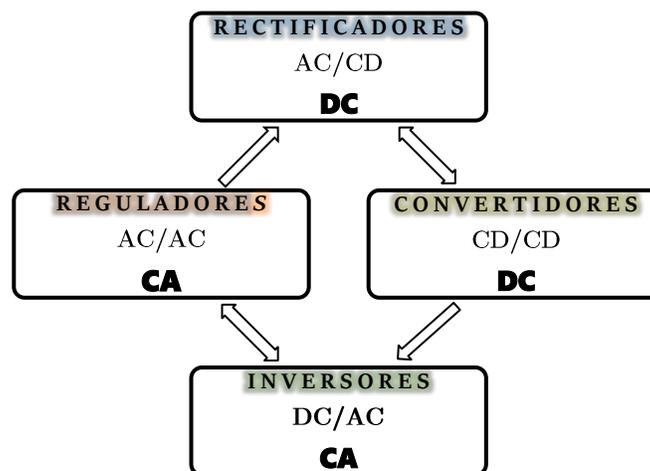


Figura 1. Clasificación de los tipos de convertidores de potencia [29].

2.1.2 Clasificación de convertidores de potencia

La ciencia encargada de investigar la conversión eficiente de la energía se centra en la electrónica de potencia, donde existen principalmente cuatro tipos diferentes de convertidores, como se muestra en la Figura 1:

- *Convertidor de corriente alterna – corriente directa (CA-CD).*

También llamado rectificador, su topología básica se integra por un diodo y un filtro, la cual se complica al querer tener una mejor calidad en la señal de salida.

- *Convertidor de corriente alterna – corriente alterna (CA-CA).*

También llamado cicloconvertidor, el propósito de conversión es el de controlar o modificar las características de la señal, tales como: tensión, corriente, frecuencia, n° de fases, etc.

- *Convertidor de corriente directa – corriente directa (CD-CD).*

También conocida como fuente conmutada, su función principal es regular el nivel de CD aumentando o disminuyendo la tensión entre los CD en los puntos de entrada y salida.

- *Convertidores de corriente directa - corriente alterna (CD-CA).*

También llamado inversor, su función principal es la de generar una tensión alterna de salida controlada a partir de una tensión de entrada de CD.

En general, las aplicaciones que tienen los diferentes convertidores en la realidad son enormes. En esta sección hablaremos en particular de los inversores multinivel debido a que es la topología de estudio en este tema de tesis.

Los inversores generan una salida de CA a partir de una fuente de CD. Se pueden clasificar en función del número de niveles en la onda de salida.

En general, los inversores multinivel se clasifican en tres topologías básicas:

1. Inversor en cascada CMLI (Cascade Multilevel Inverter).
2. Inversor con diodos de enclavamiento DCMLI (Diode Clamped Multilevel Inverter).
3. Inversor con capacitores flotantes FCMLI (Flying Capacitor Multilevel Inverter).

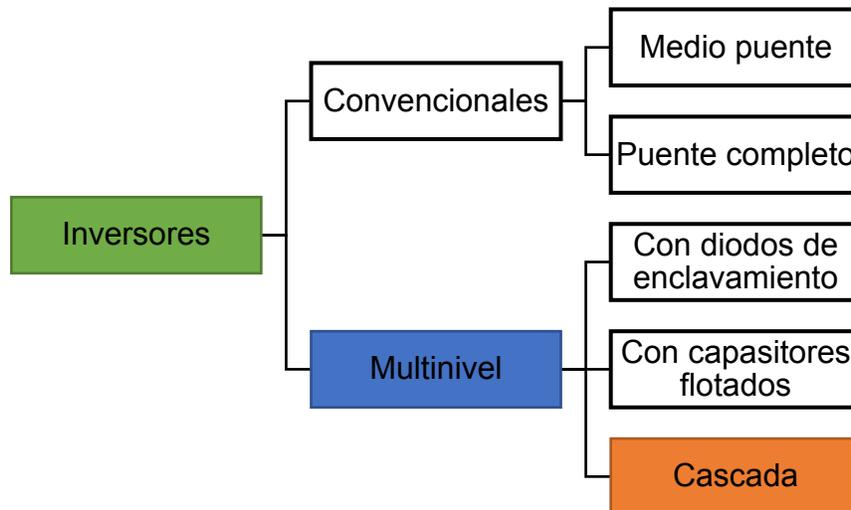


Figura 2. Esquema clasificación de inversores [40].

Las principales aplicaciones de los inversores incluyen sistemas de alimentación ininterrumpida, filtros activos, accionadores de máquinas eléctricas y, en general, cualquier aplicación que requiera una alternancia controlada del flujo de corriente. Las topologías de los inversores se pueden clasificar como convencionales o multinivel según el número de niveles de la tensión de salida, como se muestra en la Figura 2 [30].

La función principal de los inversores, también conocidos como convertidores de corriente continua-alterna (CD-CA), es proporcionar una presión alterna controlada para la salida a partir de una presión controlada para la entrada. El número de niveles en la onda de salida puede utilizarse para clasificarlos [31].

Esta investigación se centra en el inversor multinivel Puente H en cascada en cascada. La importancia de los convertidores radica en que se utilizan ampliamente en una gran variedad de equipos eléctricos, proporcionando controles para variables como la corriente, la tensión y la frecuencia.

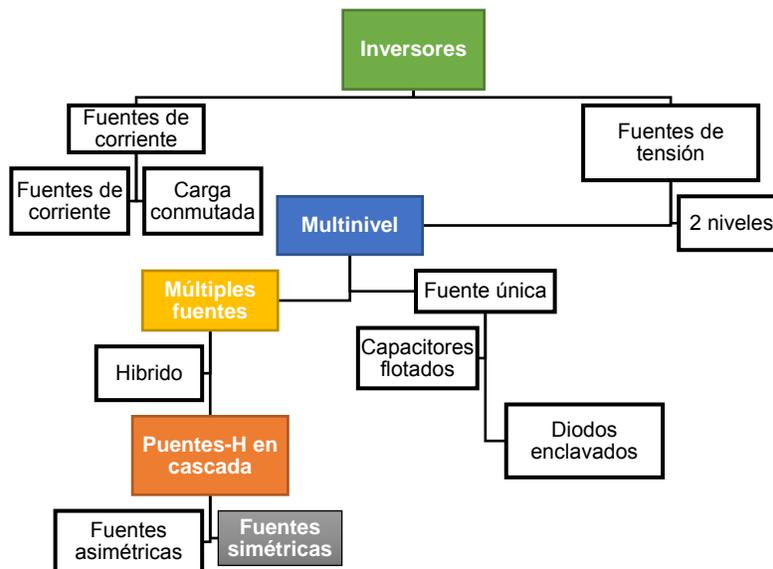
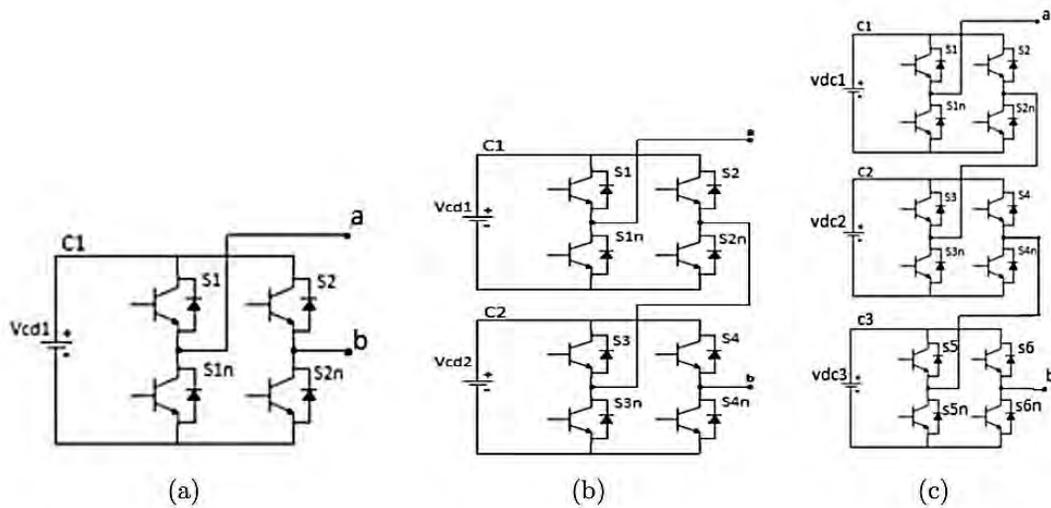


Figura 3. Esquema tipos de inversores [34].

Las ventajas y desventajas de las topologías del inversor multinivel se muestran en [41], donde se determina que la topología con mayores ventajas es el inversor multinivel en cascada. Las topologías básicas de los inversores multinivel se muestran en la Figura 4. De acuerdo con el nivel de tensión en el bus de alimentación para cada celda, los inversores multinivel en cascada se pueden clasificar en simétricos y asimétricos [35].



A continuación, se describen de manera general acerca de los inversores convencionales y las tres topologías básicas de inversores multinivel que se muestran en la Figura 4:

1. Inversor con condensadores flotantes,
2. Inversor con diodos de enclavamiento
3. Inversor en cascada.

2.2 Inversores

2.2.1. Inversor medio puente

En la Figura 5, se encuentra la topología del inversor convencional medio puente. Este tipo de inversores están constituidos por dos interruptores que actúan de forma complementaria y un par de capacitores cuya tensión de salida es $\frac{V_{CD}}{2}$ [6].

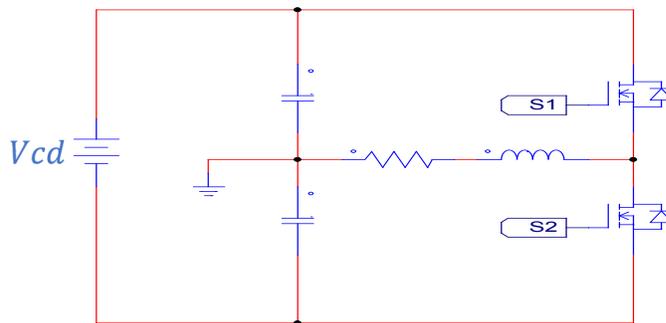


Figura 5. Inversor medio puente.

2.2.2. Inversor puente completo

El inversor completo o "puente H" se muestra en la Figura 6. Este tipo de inversor está formado por cuatro interruptores (S1, S2, S3, S4), cada uno de los cuales actúa de la siguiente manera: Cuando los interruptores S1 y S4 están activos al mismo tiempo, el voltaje de entrada V_{CD} se ve reflejado en la carga. En caso contrario, cuando los interruptores S2 y S3 se activan simultáneamente, el voltaje de entrada V_{CD} se ve reflejado en la carga de manera negativa, es decir $-V_{CD}$.

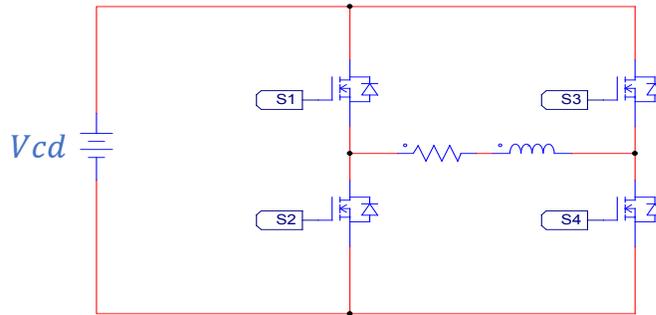


Figura 6. Inversor puente completo.

2.2.3. Inversores multinivel

Los inversores multinivel se han consolidado en los últimos años como una opción competitiva para la conversión de energía en el rango de media-alta potencia, tanto desde el punto de vista costo-beneficio y práctico.

La función principal de los inversores multinivel es sintetizar una tensión de salida deseada a partir de varios niveles de entrada de corriente directa, utilizando técnicas muy variadas para la conversión de energía [36].

Los inversores multinivel se clasifican principalmente en tres topologías: inversor multinivel con capacitores flotantes (FCMLI), inversor multinivel con diodos de enclavamiento (DCMLI) e inversor multinivel en cascada (CMLI) [37].

2.2.3.1. Características de los inversores multinivel

Las siguientes características de los inversores múltiples son muy importantes:

- La configuración de niveles múltiples de la tensión de entrada (VCD) permite varios aumentos de la tensión del convertidor empleando los mismos interruptores que un convertidor convencional. Cada interruptor sólo debe bloquear la tensión correspondiente a un nivel continuo. [36].
- Al utilizar tensiones mayores sin tener que aumentar el caudal, la potencia de los convertidores aumenta, lo que evita mayores pérdidas durante el funcionamiento y, en última instancia, mejora el rendimiento de los convertidores.
- La tensión de salida obtenida de un convertidor CD-CA multinivel tiene un menor contenido armónico que la obtenida de un convertidor CD-CA convencional de potencia similar [37].
- Teóricamente, es posible una distorsión armónica nula si existe un número infinito de niveles de presión de entrada, lo que se traduce en una reducción del peso y del costo de los filtros [38].

-
- La corriente de entrada absorbida presenta una baja distorsión acústica [36].
 - Se produce un aumento de la tensión en modo común (CM), lo que reduce la cantidad de corriente parásita que circula por las varillas de los motores, alargando su vida útil. En conclusión, se puede liberar la tensión en modo común utilizando un método de modulación adecuado [37].
 - Son capaces de funcionar a bajas frecuencias de conversión por debajo de 1000 Hertz [36].
 - La respuesta dinámica del convertidor es más rápida porque utiliza filtros de menor tamaño y tiene niveles más altos de tensión [36].
 - En los últimos años, la necesidad de potencia para aplicaciones industriales ha aumentado, alcanzando niveles de unos pocos mega watt a 10 MW con alimentación desde la red de distribución (2,3 a 6,9 kV) [42]. El aumento de la frecuencia de conversión suele dar lugar a mejores formas de tensión y corriente en los convertidores CD-CA [37].
 - El aumento de la demanda de potencia de las aplicaciones y los convertidores, junto con las mayores exigencias de las instituciones reguladoras en cuanto a la calidad de la energía (menor contenido armónico de tensiones y corrientes) [38].
-

2.2.3.2. Desventajas de los inversores multinivel

- La complejidad del control aumenta cuando se utiliza un gran número (más de 7) de interruptores [39].
- Es necesario disponer de varios niveles de presión de entrada, que pueden obtenerse utilizando condensadores o diversas fuentes de flujo continuo. Cuando se utilizan condensadores, sus tensiones deben permanecer constantes o equilibradas en cualquier condición de trabajo para que cada condensador funcione como una fuente de tensión constante.

2.2.4. Inversor multinivel con diodos de enclavamiento (DCMLI).

En la Figura 7, se muestra un convertidor con diodos de enclavamiento de tres niveles. En este convertidor los condensadores se conectan en serie para dividir la tensión, con el fin de que la tensión de operación de los dispositivos semiconductores de potencia sea menor [40].

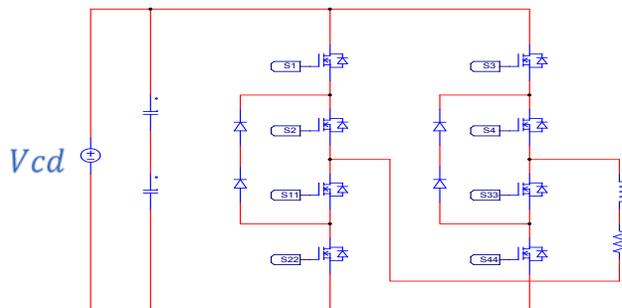


Figura 7. Inversor multinivel con diodos de enclavamiento (DCMLI).

2.2.5. Inversor multinivel con capacitores flotantes (FCMLI)

En la Figura 8 se muestra la configuración monofásica del inversor de tres niveles con capacitores flotantes. La función de los capacitores es similar a la de un circuito de anclaje, que evita la caída de tensión entre interruptores de forma natural. Como resultado, las señales de control pueden conmutarse de un estado a otro para evitar problemas. dV/dt [41].

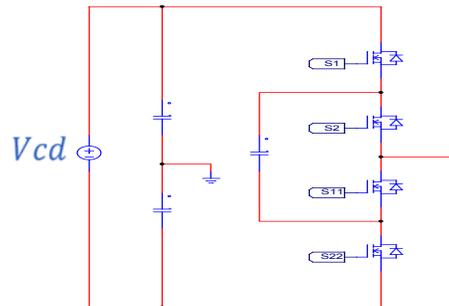


Figura 8. Inversor multinivel con capacitores flotantes (FCMLI).

2.2.6. Inversor multinivel en cascada (CMLI)

Esta topología se basa en la conexión en cascada de puentes H con fuentes de corriente directa separadas. En la Figura 9 se muestra la configuración de un convertidor en cascada de cinco niveles. La tensión de fase resultante en este convertidor se calcula como la suma de las tensiones producidas por cada puente. Debido a esto, usted tiene la opción de elegir entre cinco valores diferentes para su salida: $+2V_{CD}$, $+V_{CD}$, 0 , $-V_{CD}$, $-2V_{CD}$.

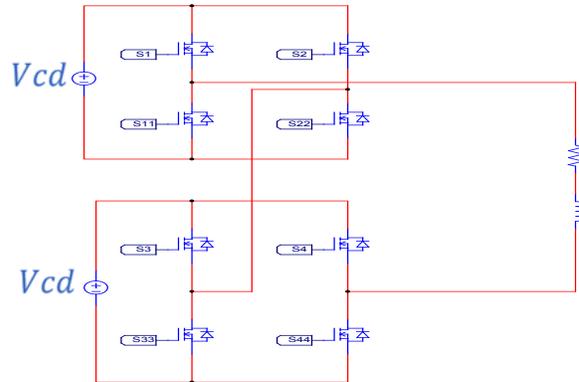


Figura 9. Inversor multinivel en cascada (CMLI).

Este tipo de inversor cuenta con las siguientes características:

- Es posible evitar el uso de diodos de enclavamiento o condensadores para la alimentación del bus de CD, lo que evita problemas de desequilibrio en estas tensiones.
- El voltaje que proporciona el inversor es la suma de las tensiones de salida de los inversores puente completo individuales.
- La tensión de salida obtenida en un inversor tiene un contenido armónico inferior al obtenido en un inversor convencional de potencia similar.
- En una onda de salida de amplitud acotada, conforme aumenta el número de niveles, la tensión que soportan los dispositivos semiconductores disminuye, debido a que cada inversor maneja sólo la tensión presente en su fuente de alimentación.
- Cuando se utiliza un inversor con más de siete niveles, la complejidad del control tiende a aumentar.

2.2.7. Inversor multinivel simétrico y asimétrico en cascada

Según el nivel de tensión en la alimentación del bus, los inversores multinivel en cascada pueden dividirse en tipos simétricos y asimétricos. *Ahora se mostrarán* las características del inversor simétrico y asimétrico, al igual que las ventajas y desventajas de cada uno de ellos.

a) *Inversor multinivel simétrico en cascada.*

Se compone de inversores de la topología totalmente conectados y en cascada, lo que permite distribuir la tensión global del sistema entre los inversores o celdas.

Según la ecuación 1, en la que todas las celdas tienen la misma tensión de entrada, el número de niveles de tensión N generados a la salida depende del número de celdas H .

$$N = 2H + 1 \quad (1)$$

Ventajas:

- ✓ Control sencillo y se puede usar cualquier técnica PWM (Pulse Width Modulation) basada en multi-portadoras o espacios vectoriales. La reconfiguración de la modulación permite modificar adecuadamente los estados de conmutación para compensar la falla (Anexo A.1, A.2 y A.3).

- ✓ Su característica de modularidad se puede aprovechar en la reestructuración del sistema para tolerar fallas [\[44\]](#).

Desventajas:

- Su desventaja es que necesita fuentes de CD aisladas para alimentar el bus de CD, lo que se refleja en el elevado coste que puede generar un transformador de entrada [46].

b) Inversor multinivel asimétrico en cascada.

En este caso, las necesidades alimentarias de cada célula inversora son diferentes. En función de la relación que la fuente de CD de cada célula mantiene con otra célula, se clasifican en 2Vcd (Vcd, 2Vcd, 4Vcd, 8Vcd, etc.) o 3Vcd (Vcd, 3Vcd, 9Vcd, 27Vcd, etc.) o 3Vcd (Vcd, 3Vcd, 9Vcd, 27Vcd, etc.). Para un inversor asimétrico de 3 vatios, el número máximo de niveles se calcula mediante la ecuación 2.

$$N = 3H \quad (2)$$

Donde:

N= número de niveles en el voltaje de salida.

H= número de células del inversor.

Las ventajas y desventajas del inversor multinivel en cascada asimétrico son las siguientes:

Ventajas:

- ✓ Con el mismo número de células, se obtiene un mayor número de niveles de tensión de salida que con un inversor multinivel en cascada simétrica.

Desventajas:

- Su principal inconveniente es el requisito de fuentes de CD aisladas para cada célula, lo que se refleja en el elevado coste que podría generar un transformador de entrada [36].
- La célula que controle el mayor giro será más susceptible a errores.

2.2.8. Fallas en los inversores.

En [8] se habla de las fallas más comunes en los inversores, las cuales se presentan debido a que un sistema inversor está integrado por elementos electrónicos.

Dichas fallas se clasifican en:

- Fallas en la fuente de CD (por ejemplo en los diodos de rectificación)
- Fallas en los DSEP (Dispositivo Semiconductor de potencia)
- Fallas en el control de los DSEP
- Fallas térmicas en los DSEP
- Falla en la carga

Las fallas más comunes en los DSEP:

- Dispositivo en circuito abierto 18%
- Dispositivo en corto circuito%
- Falla en el control 30%
- Fátiga térmica 25%
- Otras fallas 12%

Cuando ocurre alguna falla de las mencionadas, hay una degradación en los voltajes de fase y de línea lo que ocasiona una salida desbalanceada.

Las fallas en los convertidores multinivel se han centrado específicamente en fallas de interruptor abierto (c.a.), lo que equivale a un 18% de las fallas más comunes en los DSEP. Por lo tanto, se hace énfasis en este tipo de fallas y se estudiarán en esta investigación las de mayor porcentaje, que son las de circuito abierto.

2.2. Fallas de interruptor abierto (c.a.).

Recordemos que el estudio del modo y análisis del comportamiento de este tipo de falla en el sistema se aplicará en un inversor multinivel en cascada de 5 niveles, por lo tanto hay 8 posibles casos donde podría ocurrir esta falla. Este tipo de falla se produce en el inversor cuando uno de los interruptores permanece desactivado aunque se active por la señal de compuerta. En esta situación, no es posible enviar energía a través del convertidor a la carga.

La generación de esta falla se produce por diversas causas: puede ser por un problema a nivel comando o bien una falla interna del componente. El diagrama del circuito simplificado para la falla de circuito abierto se muestra en la Figura 10. Cuando ocurre una falla de este tipo, el comportamiento del voltaje de salida del convertidor se modifica (ecuación 2-4). De modo que el nivel de tensión en la salida permanece nulo.

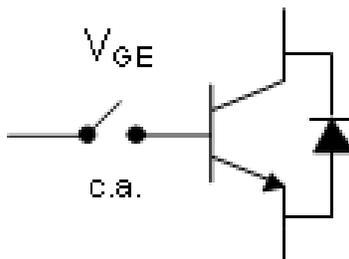


Figura 10. Diagrama simplificado de la falla en circuito abierto.

2.3. Diagnóstico de fallas

2.3.1 Conceptos básicos

Los siguientes términos se derivan de la terminología establecida por el comité técnico de la Federación Internacional de Control Automático (IFAC) y la Detección de Fallos, Supervisión y Seguridad para Procesos Técnicos (SAFEPROCESS) [46].

Falla: desviación no permitida de, al menos, una característica o parámetro de un sistema que es aceptable, habitual o estándar.

Avería: Interrupción permanente de la capacidad de un sistema para realizar una función requerida en condiciones específicas de funcionamiento.

Falla abrupta: error cuyas consecuencias aparecen de repente (por ejemplo, la representada por una escalera mecánica).

Fallo incipiente: caída cuyos efectos se manifiestan gradualmente (por ejemplo, según el modelo de una rampa).

Diagnóstico de fallas: determinación del tipo, el tamaño, la localización y la aparición de una falla, incluidas la detección, el aislamiento y la estimación de la falla.

Detección de fallas: Determinación de si una falla está presente en el sistema y su instante de aparición.

Aislamiento de fallas: Determinación del tipo, la ubicación y el instante de falla. Se realiza después de la fase de detección.

Generación de residuos: Mediante el uso de una señal "residuo", que proporciona información sobre la presencia y el momento de falla, algunas técnicas utilizadas incluyen observadores, ecuaciones de paridad, análisis de frecuencia, etc.

Residuo: Sello que contiene información sobre el fallo basada en la discrepancia entre las mediciones tomadas durante la entrada y salida del sistema (comportamiento real del sistema) y las estimaciones obtenidas utilizando un modelo del sistema (comportamiento modelado del sistema). El residuo describe el grado de coherencia entre el comportamiento real y el modelado.

Residuo basado en el modelo: Para evaluar el residuo, se utiliza el modelo matemático del sistema sin fallos. Las ventajas son la rapidez de respuesta y la detección múltiple simultánea; las desventajas son la necesidad de comprender los parámetros del modelo.

Residual basado en señales: Utiliza el procesamiento de mediciones de señales para generar residuales; la gran ventaja es que no se necesita conocer el modelo del sistema; la desventaja es que se necesita más procesamiento informático para la evaluación.

SUPERVISIÓN: Se refiere a una actividad de alto nivel que incluye la monitorización (o "vigilancia"), la detección y el diagnóstico de errores, y el control a nivel de planta.

Paro: Interrupción permanente de la capacidad de un sistema para llevar a cabo una función requerida en las condiciones de funcionamiento especificadas.

Anomalía: Característica del sistema, o parte de él, no congruente a la ley natural o a la lógica del sistema.

Confiabilidad: Tiene que ver con la habilidad de completar satisfactoriamente una tarea, en un periodo de tiempo definido. Un control que permite completar de forma normal las tareas del sistema después de que un componente falla (mejora la confiabilidad).

2.3.2. Concepto de diagnóstico de fallas

Según la terminología utilizada por la Federación Internacional de Control Automático (IFAC, para abreviar), el término "diagnóstico" en el ámbito del control automático significa "detección" y "aislamiento" de fallas existente en un proceso. Mientras que "Aislamiento" se refiere a la localización e identificación de fallas más que a su eliminación, "diagnóstico" puede utilizarse siempre que se conozca al menos la localización de falla [44].

Entonces, las acciones de diagnóstico serían:

- Detección de la falla.
- Aislamiento de la falla (clasificación).
- Identificación de la falla (análisis).

2.3.3. Esquema de diagnóstico de fallas

Utilizando la figura 11 como guía, la medición de los sellos de entrada y salida del sistema es el primer paso para diagnosticar un sistema que se ha visto afectado por errores, ruido o perturbaciones. A continuación, se puede producir un sello que indique la presencia de una anomalía en el sistema utilizando técnicas basadas en el modelo o en los sellos medidos.

A continuación, los residuos se evalúan mediante pruebas estadísticas, clasificaciones de patrones y/o inspecciones oculares para identificar los síntomas de una falla concreta. Por último, estos síntomas se llevan a un bloque de toma de decisiones, encargado de localizar y estimar la falla y proporcionar un diagnóstico completo [45].



Figura 11. Diagrama general del diagnóstico de fallas.

2.3.4. Estrategia para la detección de fallas en Inversores

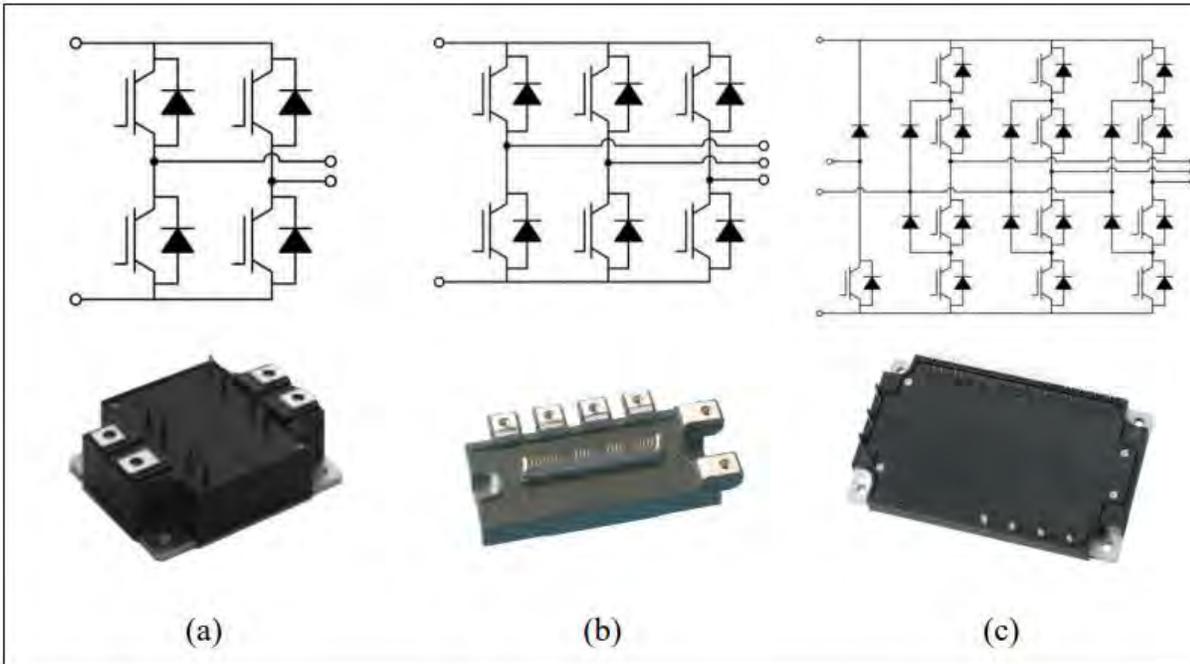


Figura 12: Esquema interno y módulos comerciales de (a) puente-H, (b) puente trifásico, y (c) puente NPC

Como se observa en la figura 12, no todos los terminales de cada uno de los IGBT que componen los módulos tienen acceso directo. Sólo los terminales externos de los módulos pueden utilizarse para mediciones. Por lo tanto, es necesario determinar los modos de funcionamiento de todos los IGBT mediante sensores situados en el exterior. Esta información es la única forma de saber si se ha producido un error interno o si el sistema funciona a la perfección.

La capacidad de los semiconductores para cambiar su funcionamiento eléctrico en función de la señal de control que reciben es una característica clave. Estos modos de funcionamiento (MO) controlan y cortan la corriente eléctrica para garantizar tensiones positivas en los terminales de cada semiconductor.

Los terminales de los semiconductores están interconectados para crear diversas topologías de inversores.

La capacidad del inversor para modificar la tensión y la corriente que fluyen por sus terminales de salida (fases), controlando al mismo tiempo el modo de funcionamiento de cada semiconductor, se traduce en última instancia en un control sobre la máquina eléctrica que funciona. Sin embargo, cuando se produce una falla del inversor, el semiconductor dañado deja de funcionar como conductor o aislador independientemente de las instrucciones del dispositivo de control. Como resultado, se altera el correcto funcionamiento de la máquina eléctrica que se activa.

Los modelos comerciales de semiconductores se ofrecen como piezas de uno o varios aparatos. Cuando hay varios semiconductores, ya vienen conectados internamente de fábrica para crear un inversor, lo que facilita la instalación y el mantenimiento del equipo. Existen varios tipos de módulos con diversas interconexiones de semiconductores. Este estudio analizará el Puente-H de cinco niveles.

Los elementos que componen un módulo de semiconductores pueden clasificarse en 4 grupos:

- Terminales de alimentación.
- Terminales de salida (fases).
- Semiconductores internos.
- Terminales de control.

Los terminales de control no se examinarán en este trabajo porque el objetivo es estudiar la respuesta eléctrica de los semiconductores sin tener en cuenta las instrucciones de control que reciben.

a) Los terminales de alimentación son conectores eléctricos que permiten suministrar energía desde una fuente al módulo semiconductor. Esta fuente de energía puede ser unidireccional o bidireccional.

b) Los terminales de salida son también conectores eléctricos que conectan el módulo semiconductor a la carga. Típicamente, la carga es un motor eléctrico, pero también podría ser otro dispositivo eléctrico o incluso otro módulo semiconductor.

c) La función de los semiconductores internos es conectar cada uno de los terminales de alimentación con los terminales de salida del módulo. Estos componentes bloquean o canalizan la corriente eléctrica desde cada uno de los terminales de alimentación hacia cada uno de los terminales de salida. Este flujo también puede producirse en sentido contrario, de salida a alimentación.

Debe tenerse en cuenta que el objetivo es determinar únicamente el comportamiento del semiconductor, no la magnitud del flujo de corriente. La magnitud de la corriente que fluye carece de importancia para detectar un defecto en los semiconductores.

Sólo es necesario saber si fluye corriente a través del semiconductor. Analizando estos flujos, es posible definir los flujos de energía como estados de conmutación, lo que permite utilizar la tensión de salida como variable de diagnóstico y observar los comportamientos de falla en cada uno de los interruptores.

2.4. Diagnóstico basado en procesamiento de señales

Los métodos de detección presentados en este capítulo están basados en el manejo de datos históricos y procesamiento de señales; por lo general, se aplican a las secuencias de datos más representativas del funcionamiento normal y anormal de un proceso. Para procesos industriales, estos datos representan flujos, presiones, temperaturas, velocidades, por mencionar algunas variables, y la naturaleza de los datos puede ser de diferente tipo; es decir, voltajes, ondas sonoras, imágenes u ondas de luz. De manera análoga a los detectores por hardware, como los fusibles y flotadores para el caso de exceso de corriente en un circuito eléctrico y de nivel de sistemas hidráulicos de almacenamiento, la detección automática mediante software para casos simples puede hacerse al verificar que cada una de las señales no sobrepasen límites superiores e inferiores. En términos de relaciones y lógica, esta condición se reduce en la ecuación (3):

$$\text{Si } y(t) > o y(t) > y_{m\acute{a}x} \Rightarrow \text{síntoma } s(t) \neq 0 \quad (3)$$

la cual puede implementarse en software fácilmente para monitorear el proceso, y conocer cuando opera en condiciones normales mediante el monitoreo de la variable $y(t)$ con ayuda del síntoma $s(t)$. Condiciones similares pueden aplicarse a las derivadas de las señales conocidas. Esto permite, por ejemplo, detectar fallas en una banda transportadora cuando la velocidad del motor propulsor $y(t)$ presente cambios severos y rápidos, lo cual es equivalente a detectar la falla con la condición mostrada en la ecuación 4:

$$\dot{y}(t) \geq \dot{y}_{m\acute{a}x} \Rightarrow \text{síntoma } s(t) \neq 0 \quad (4)$$

Los métodos basados en señales se dividen en dos grupos: los que describen la información de las señales en matrices de datos de acuerdo con los modos de funcionamiento del sistema y los que manejan los datos a través del conocimiento de la energía de la señal en el dominio frecuencial.

2.4.1. Dominio frecuencial

El análisis espectral está formado por un conjunto de herramientas que permite interpretar las propiedades de la señal por medio de transformaciones expandidas en el dominio de la frecuencia. Para el caso de detección de fallas se busca una representación frecuencial que permita evidenciar la presencia de condiciones fuera de lo normal de un proceso.

El análisis espectral basado en los métodos de Fourier, todas las computaciones se han basado en DFT (Transformada Discreta de Fourier).

La DFT es la herramienta analítica fundamental, y debe calcularse utilizando la FFT.

Las representaciones espectrales específicas pueden dirigirse a clases particulares de sellos.

- Las series de Fourier son capaces de describir datos periódicos.
- Los transitorios pueden describirse mediante la transformación de Fourier.
- Las señales fuertes aleatorias pueden utilizarse para describir la densidad del potencial espectral.

CAPÍTULO 3

Desarrollo del inversor multinivel

Los inversores en cascada utilizan una conexión en serie de Puentes H de fase con fuentes de CC de menor voltaje para lograr mayor potencia. Con la activación adecuada de los interruptores de alimentación, las salidas individuales del inversor se combinan para lograr un alto voltaje de salida. La principal desventaja de esta topología es la necesidad de varias fuentes de CC separadas. Es necesario un esquema de detección de fallas para mejorar la confiabilidad de las unidades alimentadas por MLI.

Las fallas típicas del dispositivo de conmutación son la falla de interruptor corto circuito y la falla de interruptor abierto, donde en esta última fue seleccionada para su análisis. La falla de apertura de un solo interruptor se analiza para un inversor multinivel monofásico en cascada de 5 niveles. El voltaje de salida se ve afectado a causa de este tipo de falla, por lo cual se utilizará como variable diagnóstica, por lo tanto se comienza con un procedimiento para obtener los estados de conmutación de los interruptores y sus combinaciones para las sumas o restas de los niveles.

3 Desarrollo lógico matemático del inversor de 5 niveles puente-H en cascada para los estados de conmutación

3.1 Estados de conmutación de una célula

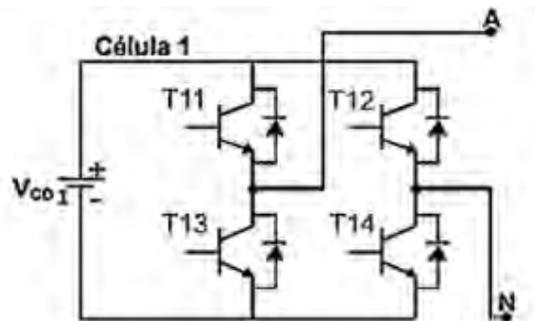


Figura 13. Esquema interno de una célula puente H.

Tabla 1: Estados de conmutación de una célula

	T11	T12	T13	T14	SALIDA
0	0	0	0	0	Circuito abierto, 0
1	0	0	0	1	Circuito abierto, 0
2	0	0	1	0	Circuito abierto, 0
3	0	0	1	1	0
4	0	1	0	0	Circuito abierto, 0
5	0	1	0	1	Corto circuito
6	0	1	1	0	-1
7	0	1	1	1	Corto circuito
8	1	0	0	0	Circuito abierto, 0
9	1	0	0	1	1
10	1	0	1	0	Corto circuito
11	1	0	1	1	Corto circuito
12	1	1	0	0	0
13	1	1	0	1	Corto circuito
14	1	1	1	0	Corto circuito
15	1	1	1	1	Corto circuito

Los módulos de puente-H están constituidos por; dos terminales de alimentación, cuatro semiconductores y dos terminales de salida. En la Figura 13 se muestra el esquema de un puente-H, donde 1=interruptor cerrados 0=interruptor abierto.

En la Tabla 1, se puede observar los distintos estados de conmutación que se pueden aplicar para generar los niveles con respecto a la Figura 13, sin embargo en las salidas solo los estados 3, 6, 9 y 12 son aquellos que se utilizan para generar dichos niveles, de los cuales los demás se consideran fallas de circuito abierto o corto circuito. A continuación se encontrará la Tabla 2, donde está ordenada de forma positiva a negativa los estados que hay en la salida, haciendo la sumatoria o resta de las células con los estados de los interruptores que dan forma a los niveles del inversor para el inversor de 5 niveles (Figura 14).

3.2 Estados de conmutación en 2 células

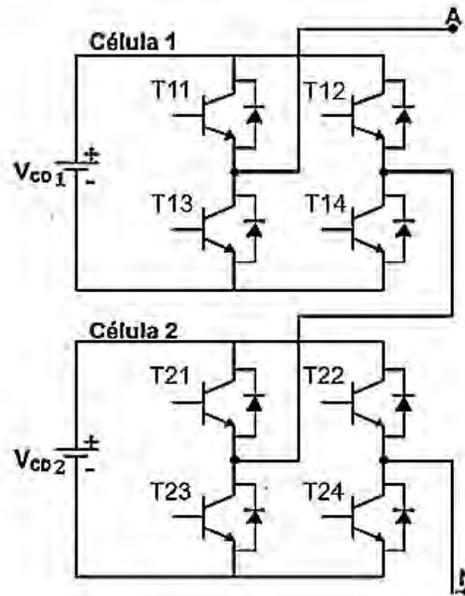


Figura 14: Puente H en cascada, 2 células para 5 niveles.

Tabla 2: Estados de conmutación de 2 células para generar 5 niveles

Número de estado	Célula 1				Célula 2				Salida
	T11	T12	T13	T14	T21	T22	T23	T24	
1	1	0	0	1	1	0	0	1	2vcd
2	1	0	0	1	1	1	0	0	1vcd
3	1	1	0	0	1	1	0	0	0vcd
4	1	1	0	0	0	1	1	0	-1vcd
5	0	1	1	0	0	1	1	0	-2vcd

Con estos datos obtenidos se programa el código para poder generar el voltaje de salida que servirá como variable diagnóstica donde se calculan los índices V_{rms} y THD.

3.3 Parámetros utilizados en la simulación

Tabla 3: Valores de los parámetros utilizados en la programación en MatLab.

<i>Frecuencia</i>	60 Hz
<i>Voltaje fuentes</i>	110/2 V
<i>Tiempo de simulación</i>	0.2s
<i>Inicio de la falla</i>	0.1s
<i>Fin de la falla</i>	0.2s

A continuación, se presentan los resultados de simulación programada en Matlab (Anexo B.1) para el voltaje de salida saludable y las simulaciones con falla, al igual que los valores V_{rms} y THD de las tensiones de salida, y el cálculo de umbrales para cada una de las fallas.

CAPÍTULO 4

Resultados de simulación

Se presentan los resultados de simulación programada en Matlab para el voltaje de salida saludable y las simulaciones en condiciones de falla, donde se extraerán las características de V_{rms} y THD respecto a las tensiones de salida, y el cálculo de umbrales para cada una de las fallas. Primero se muestra el comportamiento del inversor sin falla en el voltaje de salida. Después se analizan los resultados en presencia de fallas de interruptor abierto. Posteriormente con respecto al voltaje de salida se extraen las características de V_{rms} y el THD. Por último, se encuentra la tabla de los interruptores etiquetados con sus respectivos valores que describen su comportamiento en condiciones de falla.

4 Simulación inversor de 5 niveles en MatLab

4.1.1 Simulación inversor de 5 niveles en MatLab sin fallas y obtención de THD y V_{rms}

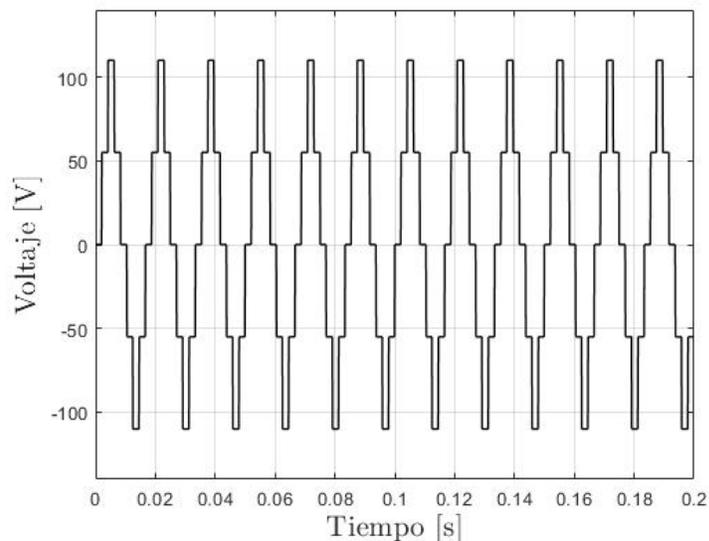


Figura 15: Señal del inversor de 5 niveles sin fallas.

En la Figura 15 se puede observar la señal obtenida en la salida del inversor, donde se obtienen 5 niveles, la cuál sería el voltaje de salida nominal según lo establecido en el programa, posterior a esto se aplica al valor de la salida la Ecuación 5 para conocer el valor del V_{rms} :

$$V_{RMS} = \sqrt{\frac{1}{N} \sum_{n=1}^N |X_n|^2} \quad (5)$$

La Ecuación 5 se aplica tomando en consideración los distintos elementos que la conforman, donde se realiza la raíz cuadrada del promedio que se obtiene mediante la sumatoria de la función del voltaje dividido entre el número de términos (periodo).

Por lo tanto:

$$V_{RMS} = 67.4283$$

Posterior a esto se procede a obtener los valores de THD para saber la distorsión armónica total del inversor con una señal saludable y poderlo diferenciar de las simulaciones donde se genera la falla en los interruptores.

$$THD = \frac{P_1 + P_2 + P_3 \dots P_N}{P_F} \quad (6)$$

La Ecuación 6 sirve para la obtención del THD del inversor, en este caso se consideran 7 armónicos, donde la fórmula establece que el THD se obtiene calculando la sumatoria de los armónicos $(P_1 + P_2 + P_3 \dots P_N)$ dividida entre la frecuencia fundamental (P_F) .

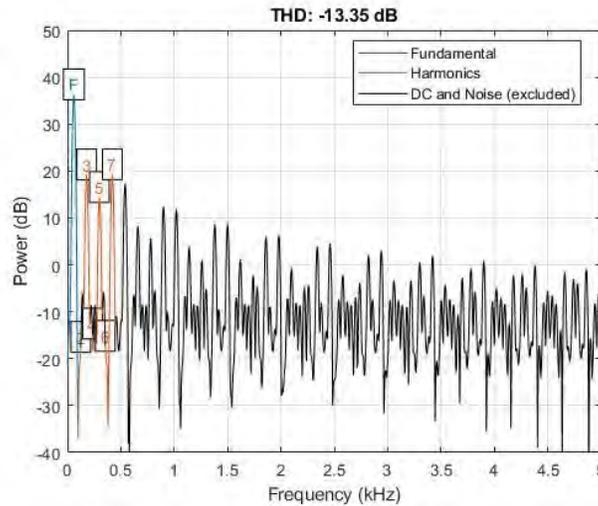


Figura 16: Potencia en frecuencia espectral.

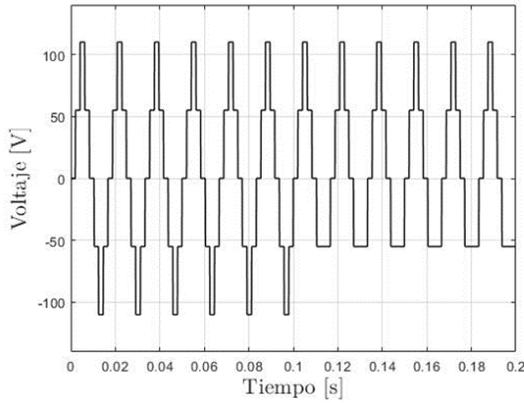
En la Figura 16 obtenemos en simulación la representación en el espacio de las frecuencias, esta transformación conserva la energía o potencia, se interpreta físicamente como la densidad espectral de energía. Se obtiene programando bajo el método de Transformada Rápida de Fourier, donde se extraen las características de la forma de onda del voltaje de salida. Los valores de los armónicos de la señal de salida, se programa para poder considerar los primeros 7 armónicos juntos con respecto a la frecuencia fundamental, donde ya se puede aplicar la ecuación 6 y saber el THD, en este casi obtenemos la distorsión armónica total en dB, para esto es importante aplicar la ecuación 7 para poder pasar a términos de porcentaje (%).

$$THD\% = 10^{\left(\frac{THD\ dB}{20}\right)} * 100 \quad (7)$$

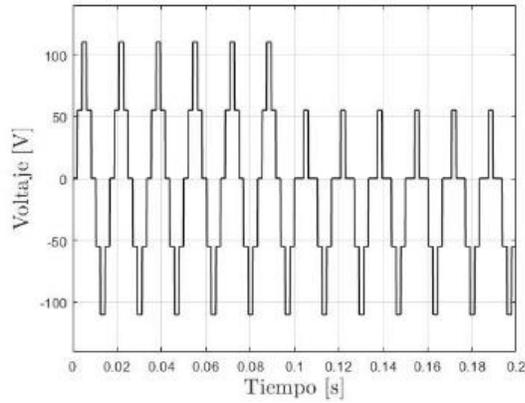
Donde:

$$THD\% = 21.5030468\%$$

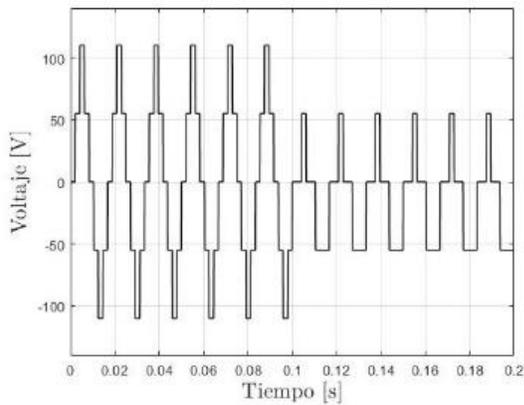
4.2 SIMULACIONES CON FALLAS



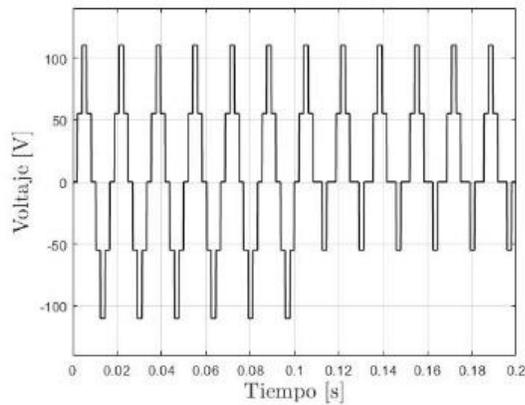
a)



b)



c)



d)

Figura 17: a) *Falla en el interruptor T13*, b) *Falla en el interruptor T14*, c) *Falla en los interruptores T13 y T14*, d) *Falla en el interruptor T23.*

Ahora se muestra en la Figura 17 a) aplicando una falla de circuito abierto en la célula 1 en el interruptor 3, obteniendo la señal con falla a partir de 0.1 segundos, al igual que los incisos b), c) y d) con sus respectivas fallas generadas en los interruptores y células asignadas. En la simulación que se realizó para las fallas se pueden variar 3 parámetros en la programación, los cuales son:

- La célula donde se genera la falla
- El interruptor donde se genera la falla
- El estado del interruptor.

Para obtener la THD y el V_{rms} se aplican las mismas ecuaciones utilizadas en la señal de salida sin fallas (Ecuación 5 y 6)

Dónde:

$$THD\% = 22.3614\%$$

$$V_{RMS} = 63.0464\%$$

Y este sería el mismo procedimiento aplicando fallas en los interruptores donde se calcularon los estados con fallas de circuito abierto marcadas en la Tabla 1, donde se obtiene la siguiente tabla agrupando los valores de THD y V_{rms} de la señal saludable (Tabla 4) y las señales con fallas (Tabla 5).

4.3 VALORES DE VRMS Y THD

Tabla 4: Valor de V_{RMS} y THD saludable

V_{RMS}	THD
67.4283	20.5030%

Tabla 5: Valores de V_{RMS} y porcentaje de THD en señales con falla de circuito abierto

Interruptor	V_{RMS}	THD
T11	67.4283	21.50%
T12	63.0464	22.36%
T13	63.0464	22.36%
T14	59.9979	33.57%
T21	67.4283	21.50%
T22	59.9853	26.39%
T23	59.9853	26.39%
T24	63.0464	23.69%
T13T14	55.0275	30.62%
T23T24	55.0137	24.83%

Una vez que se obtuvieron estos valores de Vrms y THD se puede tener un etiquetado de las señales con fallas y diferenciar cuando la señal no se encuentra saludable, se hace una diferencia de los valores obtenidos entre la señal saludable y con falla, y conforme a estos mismo valores se detecta en que célula e interruptor se encuentra la anomalía.

4.4 UMBRALES

En la Tabla 5 se muestra la diferencia entre la señal saludable mostrada en la Tabla 5 con las fallas generadas en los interruptores con sus respectivos Vrms y porcentaje de THD (Tabla 5).

Tabla 6: Valores de error Vrms y porcentaje de THD en señales con falla de circuito abierto

Interruptor	Vrms	THD
T11	0	-1.00%
T12	4.3819	-1.86%
T13	4.3819	-1.86%
T14	7.4304	-13.07%
T21	0	-1.00%
T22	7.443	-5.89%
T23	7.443	-5.89%
T24	4.3819	-3.18%
T13T14	12.4008	-10.12%
T23T24	12.4146	-4.33%

Tabla 7: *Calculo de porcentaje de error Vrms y porcentaje de THD en señales con falla de circuito abierto más pequeños*

Error Vrms	Error THD
5% de 4.3819 = 0.2191	5% de -0.01 = 0.0005

Los valores más pequeños de error ($V_{rms} = 4.3819$ y $THD = -0.01$) obtenidos en la Tabla 6, al ser los valores más cercanos a la respuesta nominal se toman como margen de error. Por lo tanto el 5% de dichos valores ($V_{rms} = 0.2191$ y $THD = 0.0005$) se calculan en la Tabla 7.

Los porcentajes calculados se suman para el umbral superior (positivo) y se resta para el umbral inferior (negativo) de cada una de las diferencias de error V_{rms} y THD obtenidos en la Tabla 6.

Debido a que hay fallas que tienen las mismas características se clasifican en 7 grupos, donde se observa debajo de cada grupo (Grupo 1 al 7) el valor V_{rms} y THD generados en cada falla como se muestra en la Tabla 8, después están los interruptores que pertenecen a cada agrupación debido a sus valores calculados, y en los últimos dos recuadros están los umbrales calculados.

Tabla 8: Agrupación de interruptores con sus respectivos valores de V_{RMS} , THD y umbrales superiores e inferiores

Grupo 1		Grupo 2	
V_{RMS} 67.42	THD 21.50%	V_{RMS} 63.04	THD 22.36%
T11 / T21		T12 / T13	
V_{RMS} -5%: -0.21	V_{RMS} +5%: 0.21	V_{RMS} -5%: 4.16	V_{RMS} +5%: 4.60
THD -5%: -1.05	THD +5%: -0.95	THD -5%: -1.91	THD +5%: -1.81
Grupo 3		Grupo 4	
V_{RMS} 59.9853	THD 26.39%	V_{RMS} 59.99	THD 33.57%
T22 / T23		T14	
V_{RMS} -5%: 7.22	V_{RMS} +5%: 7.44	V_{RMS} -5%: 7.64	V_{RMS} +5%: 7.2113
THD -5%: -5.94	THD +5%: -5.84	THD -5%: -13.12	THD +5%: -13.12
Grupo 5		Grupo 6	
V_{RMS} 63.0464	THD 23.69%	V_{RMS} 55.0275	THD 30.62%
T24		T13T14	
V_{RMS} -5%: 4.16	V_{RMS} +5%: 4.60	V_{RMS} -5%: 12.18	V_{RMS} +5%: 12.61
THD -5%: -3.23	THD +5%: -3.13	THD -5%: -10.17	THD +5%: -10.07
Grupo 7			
V_{RMS} 55.0137		THD 24.83%	
T23T24			
V_{RMS} -5%: 12.1955		V_{RMS} +5%: 12.6337	
THD -5%: -4.38		THD +5%: -4.28	

CAPÍTULO 5

Conclusiones

En este trabajo se presentó una metodología de identificación de fallas de un inversor multinivel monofásico en cascada de 5 niveles con condiciones de falla en interruptor abierto utilizando como variable diagnóstica el voltaje de salida. De dicho voltaje se extraen las características de V_{rms} y THD, como forma de medir la calidad de la energía de las fuentes de alimentación.

5.1 CONCLUSIONES DEL TRABAJO

A continuación se muestran las conclusiones del trabajo de tesis:

Por lo tanto, este método se puede utilizar para en cuánto a condiciones de falla de interruptor abierto para la falla de conocimiento, los comportamientos de falla y la anticipación del estrés de voltaje que deben manejar los dispositivos saludables después de una falla.

Se logró identificar 7 grupos de fallas con el cálculo de los umbrales, por lo que la detección permite observar la celda y el interruptor donde se presenta la falla. Al haber fallas que tienen los mismos valores en los umbrales limita saber con precisión donde ocurre una falla. En este trabajo se utilizó adicionalmente el paquete de simulación Matlab-Simulink para el control del sistema.

5.2 TRABAJOS FUTUROS

Para trabajos futuros se puede explorar otras características a parte del V_{rms} y THD que ayuden a diferenciar e identificar fallas en los interruptores.

Analizar la falla del interruptor en un inversor multinivel de puente H en cascada utilizando el voltaje de salida del inversor y el voltaje en cada puente H.

Referencias

- [1] S. Kouro, M. Malinowski, K. Gopakumar, et al., "recent advances and industrial applications of multilevel converters," *IEEE trans. ind. Electronics*, vol. 57, issue 8, pp. 2553-2580, jun. 2010.
- [2] Kassim O. Mtepele, Daniel U. Campos-Delgado, Andrés A. Valdez-Fernandez, José Angel Pecina Sánchez, "Model-based strategy for open-circuit faults diagnosis in n-Level CHB multilevel converters," *IET Power Electronics*, vol. 12, issue 4, pp. 648-655, Feb. 2019.
- [3] Andres A. Valdez-Fernandez, Gerardo Escobar, Daniel U. Campos-Delgado, Kassim O. Mtepele and Panfilo R. Martinez-Rodriguez, "A model-based controller for a single-phase n-level CHB multilevel converter," *Elsevier International Journal of Electrical Power & Energy Systems*, Vol. 125, 106454, feb. 2021, pp. 1-9.
- [4] Blanco, "Desarrollo e Implementación de un Sistema de Inversor-Motor Tolerante a Fallas Basado en la Medición de la Señal de Compuerta del IGBT," TESIS DOCTORAL, Departamento de Ingeniería Electrónica, Centro Nacional de Investigación y Desarrollo Tecnológico 2009.
- [5] J. Q. Vicen Puig, Teresa Escobet, Bernardo Morcego, Carlos Ocampo, "Control Tolerante a Fallos (Parte I): Fundamentos y Diagnóstico de fallos, (Parte II): Mecanismos Tolerancia y Sistema Supervisor," CEA-IFAC, 2004.
- [6] S. Peugeot, "Fault Detection and Isolation on a PWM Inverter by Knowledge-Based Model," *IEEE Transactions on Industry Applications*, vol. Vol. 34, No. 6, pp. pp 1318-1325, 1998.
- [7] P. Ballé, "Trends in the Application of Model Based Fault Detection and Diagnosis of Technical Processes," *Symposium on Fault Detection Supervision and Safety for the Technical Processes*, IFAC SAFEPROCESS, pp. pp. 1-12, 1996.
- [8] J. A. Alquicira, "Diagnóstico de fallas en un inversor a partir de los tiempos de conmutación en los dispositivos semiconductores," DOCTORADO, CENIDET, 2004.
- [9] P. L. Hower, S. Pendharkar, And T. Efland, "Current Status And Future Trends In Silicon Power Devices," In 2020 International Electron Devices Meeting, 2020, pp. 13.1. 1-13.1. 4: IEEE.

- [10] R. A. V. Méndez, "Convertidor Multinivel En Cascada Con Emulación De Fallas En Circuito Abierto En Los Interruptores," TESIS DE MAESTRÍA CENIDET, 2015.
- [11] J. A. Alquicira, "Diagnóstico De Fallas En Un Inversor A Partir De Los Tiempos De Conmutación En Los Dispositivos Semiconductores," DOCTORADO, CENIDET, 2004.
- [12] V. Chinnaiyan, J. Jerome, and J. Karpagam, "An FPGA based hardware algorithm implementation for cascaded multilevel inverters," *Pacific Journal of Science and Technology (PJST)*, vol. 11, no. 2, pp. 101–106, 2010
- [13] J. Rodriguez, J. S. Lai, and F. Zheng Peng, "Multilevel inverters: a survey of topologies, control and applications", *IEEE Trans. on Industrial. Application*, vol. 49, no. 4, pp.724-738, 2002.
- [14] I. Colak, E. Kabalci, R. Bayindir, "Review of multilevel voltage source inverter topologies and control schemes", *Energy Conversion and Management*, vol. 52, no. 2, pp. 1114–1128, February 2011.
- [15] I. D. Pharne, Y. N. Bhosale, "A review on multilevel inverter topology", *International Conference on Power, Energy and Control*, pp.700-703, Feb. 2013.
- [16] E. Can, "Novel high multilevel inverters investigated on simulation", *Electrical Engineering*, pp. 1–6, 2016.
- [17] S. Kouro, M. Malinowski, K. Gopakumar, J. Pou, L. G. Franquelo, B. Wu, J. Rodriguez, M. A. Pérez, J. I. Leon, "Recent Advances and Industrial Applications of Multilevel Converters", *IEEE Transactions on Industrial Electronics*, vol. 57, pp. 2553-2580, 2010.
- [18] W. Jiang, L. Huang, L. Zhang, H. Zhao, L. Wang, W. Chen, "Control of Active Power Exchange With Auxiliary Power Loop in a Single-Phase Cascaded Multilevel Converter-Based Energy Storage System", *IEEE Trans. Power Electronics*, vol. 32, no. 2, pp. 1518 - 1532, February 2017.
- [19] J. Chavarria, D. Biel, F. Guinjoan, C. Meza, J. J. Negronin, "EnergyBalance Control of PV Cascaded Multilevel Grid-Connected Inverters Under Level-Shifted and Phase-Shifted PWMs", *IEEE Transactions on Industrial Electronics*, vol. 60, n° 1, pp. 98-111, January 2013.

- [20] D. E. Soto-Sanchez, R. Pena, R. Cardenas, J. Clare, P. Wheeler, "A Cascade Multilevel Frequency Changing Converter for High-Power Applications", IEEE Transactions on Industrial Electronics, vol. 60, nº 6, pp. 2118-2130, June 2013.
- [21] V. M. E. Antunes, V. F. Pires, J. Fernando Silva, "Narrow Pulse Elimination PWM for Multilevel Digital Audio Power Amplifiers Using Two Cascaded H-Bridges as a Nine-Level Converter", IEEE Transactions on Power Electronics, vol. 22, no. 2, pp. 425-434, March 2007.
- [22] N. Raj, S. George and G. Jagadanand, "Open transistor fault detection in asymmetric multilevel inverter," Signal Processing, Informatics, Communication and Energy Systems (SPICES), 2015 IEEE International Conference on, Kozhikode, 2015, pp. 1-5.
- [23] N. Raj, S. George and G. Jagadanand, "Open transistor fault detection in asymmetric multilevel inverter," Signal Processing, Informatics, Communication and Energy Systems (SPICES), 2015 IEEE International Conference on, Kozhikode, 2015, pp. 1-5.
- [24] Lezana, P.; Aguilera, R.; Rodriguez, J., "Fault Detection on Multicell Converter Based on Output Voltage Frequency Analysis," Industrial Electronics, IEEE Transactions on , vol.56, no.6, pp.2275,2283, June 2009.
- [25] Ventura, R.P.S.; Mendes, AM.S.; Cardoso, AJ.M., "Fault detection in multilevel cascaded inverter using park's vector approach with balanced battery power usage," Power Electronics and Applications (EPE 2011), Proceedings of the 2011-14th European Conference on , vol., no., pp.1,10,
- [26] Sedghi, S.; Dastfan, A; Ahmadyfard, A, "Fault detection of a seven level modular multilevel inverter via voltage histogram and Neural Network," Power Electronics and ECCE Asia (ICPE & ECCE), 2011 IEEE 8th International Conference on , vol., no., pp.1005,1012, May 30 2011-June 3 2011.
- [27] Fernao Pires, V.; Foito, D.; Sousa, D.M.; Martins, J.F., "Fault detection on multilevel power converter based on mass center of the voltage pattern," Power Engineering, Energy and Electrical Drives (POWERENG), 2013 Fourth International Conference on , vol., no., pp.576,581, 13-17 May 2013.

- [28] A. Anand, N. Raj, S. George and Jagadanand G, "Open switch fault detection in Cascaded H-Bridge Multilevel Inverter using normalised mean voltages," 2016 IEEE 6th International Conference on Power Systems (ICPS), New Delhi, India, 2016, pp. 1-6.
- [29] Isermann, R. (2000). Diagnosis methods for electromechanical components. IEEE Industrial Electronics Society Newsletter, pp. 5–8
- [30] Puig, V., Quevedo, J., Escobet, T., Morcego, B., y Ocampo, C. (2004a). Control tolerante a fallos (parte i): Fundamentos y diagnóstico de fallos. Revista Iberoamericana de automática e informática industrial, 1(1):15–31.
- [31] Blanco, M. A. R. (2009). Desarrollo e Implementación de un Sistema de Inversor-Motor Tolerante a Fallas Basado en la Medición de la Señal de Compuerta del IGBT. Tesis doctoral, CENIDET.
- [32] Gertler, J. (1991). Analytical redundancy methods in failure detection and isolation. Automatic, 26:381–388
- [33] Barrenetxea Pascual, A. (2014). Sistema fotovoltaico aislado: inversor monofásico
- [34] Juárez Abad, J. A. (2012). Control GPI de seguimiento de voltaje de un inversor multinivel monofásico: una implementación en FPGA. Tesis de maestría, Universidad Tecnológica de la Mixteca.
- [35] Maldonado Martínez, G. (2013). Diseño e implementación de un inversor multinivel, de cinco niveles. Tesis de maestría, Universidad Nacional Autónoma de México.
- [36] Rodriguez, J., Lai, J.-S., y Peng, F. Z. (2002). Multilevel inverters: a survey of topologies, controls, and applications. IEEE Transactions on industrial electronics, 49(4):724– 738
- [37] Galarza Galarza, J. C. (2012). Diseño e implementación del sistema de control de un inversor multinivel de fuentes independientes, por medio de modulación vectorial espacial. Technical report.
- [38] Vargas Méndez, R. A. (2011). Convertidor multinivel en cascada con emulación de fallas en circuito abierto en los interruptores. Tesis de maestría, Cenidet.

- [39] Barcenas, E. (2002). Análisis y desarrollo de un inversor multinivel. Centro Nacional de Investigación y Desarrollo Tecnológico.
- [40] Alquicira, J. A., Sánchez, A. C., Valdés, L. G. V., Rodríguez, M. A., y Méndez, R. A. (2011). Análisis de un inversor multinivel en cascada con tolerancia a fallas en cascada con tolerancia a fallas. *Ingeniería e Investigación*, 31(3):66–79.
- [41] Blanke, M., Kinnaert, M., Lunze, J., Staroswiecki, M., y Schröder, J. (2006). *Diagnosis and fault-tolerant control*, volumen 691. Springer.
- [42] Gertler, J. J. (1988). Survey of model-based failure detection and isolation in complex plants. *IEEE Control systems magazine*, 8(6):3–11.
- [42] Alcorta García, E. (2001). Detectando fallas mediante redundancia analítica. *Ingenierías*, 4(11):43–48.
- [43] B. Lu and S. Sharma, "A survey of IGBT fault diagnostic methods for three-phase power inverters," in *2008 International Conference on Condition Monitoring and Diagnosis*, 2008: IEEE, pp. 756-763.
- [44] B. Lu and S. K. Sharma, "A literature review of IGBT fault diagnostic and protection methods for power inverters," *IEEE Transactions on industry applications*, vol. 45, no. 5, pp. 1770-1777, 2009.
- [45] F. Bento and A. J. M. Cardoso, "A comprehensive survey on fault diagnosis and fault tolerance of DC-DC converters," *Chinese Journal of Electrical Engineering*, vol. 4, no. 3, pp. 1-12, 2018.
- [46] J. C. a. R. J. Patton, *Robust Model-Based Fault Diagnosis for Dynamic Systems*. London: Edit. Kluwer Academic Publishers, 1999.

Anexos

A.1. Métodos de control para inversores multinivel

Las técnicas de conmutación de los convertidores multinivel, de acuerdo a la frecuencia de conmutación de los interruptores pueden agruparse en las siguientes cinco categorías Figura 10. [21]

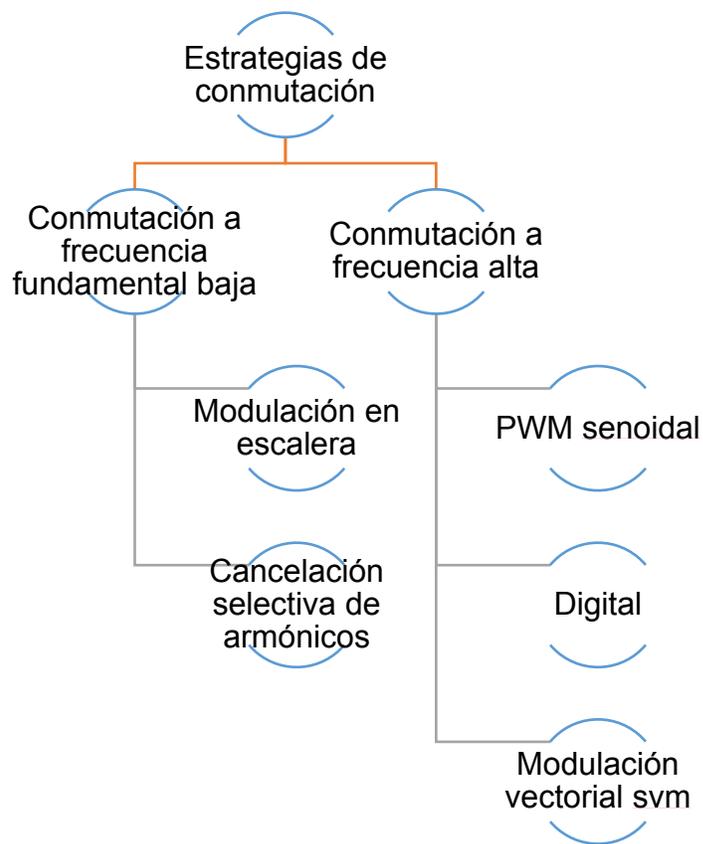


Figura A.1. Formas de conmutación para convertidores multinivel [12].

Lo que se busca con las diferentes técnicas de conmutación son las siguientes características:

- Minimización de los contenidos armónicos de la tensión desalida en el inversor.
- Regulación de la amplitud y frecuencia de salida.
- Equilibrio de las tensiones instantánea de los capacitores, cuando la topología lo requiere.

A.2. Modulación pwm senoidal

Esta es una de las técnicas analógicas más empleadas en aplicaciones industriales debido a su simplicidad y que cumple con las tres características anteriores. Consiste en comparar una señal senoidal a la frecuencia fundamental (f_r) de salida (60 Hertz) conocida como moduladora, y otra triangular o diente de sierra (f_c) a la que se llama portadora, normalmente de una frecuencia mucho mayor que la moduladora Figura A.2.

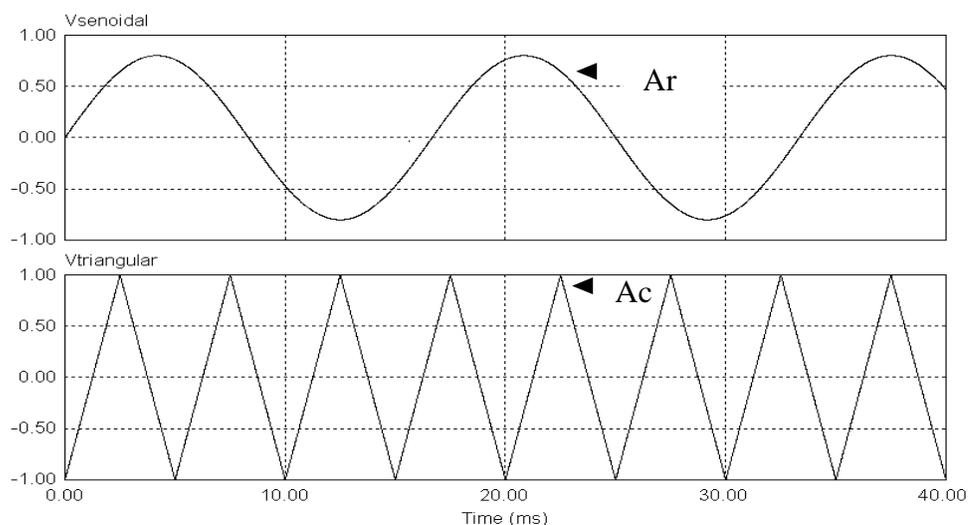


Figura A.2. Formas de conmutación para convertidores multinivel [13].

Esto permite variar el ancho de cada pulso de conmutación en proporción con la amplitud de la onda moduladora, [3]. Cuando se comparan estas dos señales se generan los pulsos de conmutación de los interruptores de potencia del convertidor multinivel.

La frecuencia f_r de la señal moduladora determina la frecuencia f_o de salida del inversor, y su amplitud pico A_r controla el índice de modulación m , y por consiguiente el voltaje rms de salida V_o donde.

$$m = \frac{A_r}{A_c} \quad (A1)$$

La secuencia de pulsos obtenidos para el control de la conmutación de los interruptores de potencia para el convertidor multinivel con diodo anclado al neutro después de la comparación de las señales se muestra en la Figura A.3., teniendo como portadora una señal triangular a 200 hertz y moduladora una senoidal a 60 hertz.

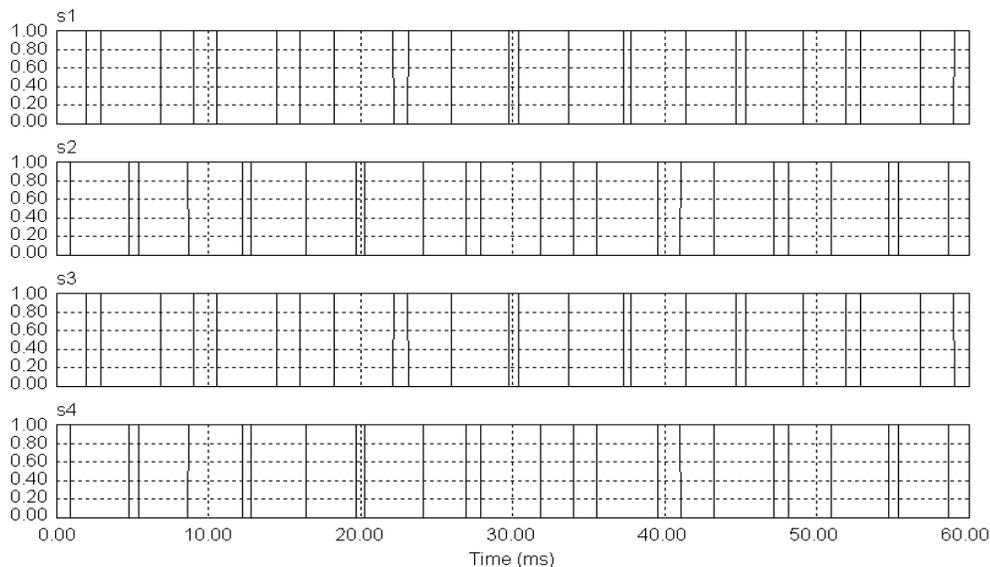


Figura A.3. Secuencia de pulsos para la conmutación de los interruptores

A.3. Modulación usando técnica de control digital

Este tipo de modulación consiste en crear los tiempos necesarios para obtener la frecuencia de la señal de salida, para el caso la frecuencia de 60 hertz (frecuencia de línea), usando multivibradores monoestables no reactivables, donde el pulso de disparo es la misma portadora que normalmente es de alta frecuencia (60 a 75 khz), esto se muestra en Figura A.4.

Después de tener estos pulsos, utilizando compuertas and, se agrega la portadora tal como se muestra en la Figura A.5. para generar los pulsos de control para la conmutación de los interruptores de potencia del convertidor multinivel.

Otra forma de obtener esta forma de control, es mediante la programación en VHDL de un FPGA o CPLD, el cual minimiza el número de conexiones externas, teniendo además la ventaja de que los retardos generados en los componentes internos son muy pequeños [26].

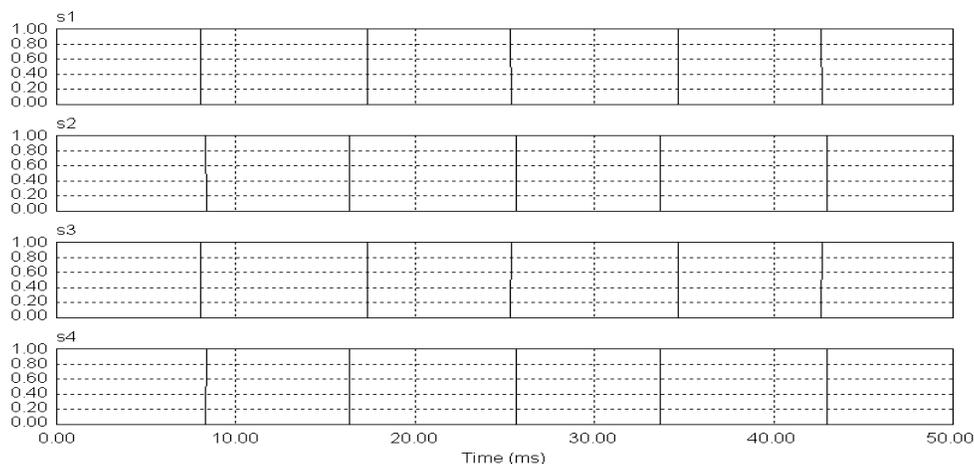


Figura A.4. Duración de los pulsos para la conmutación sin la portadora

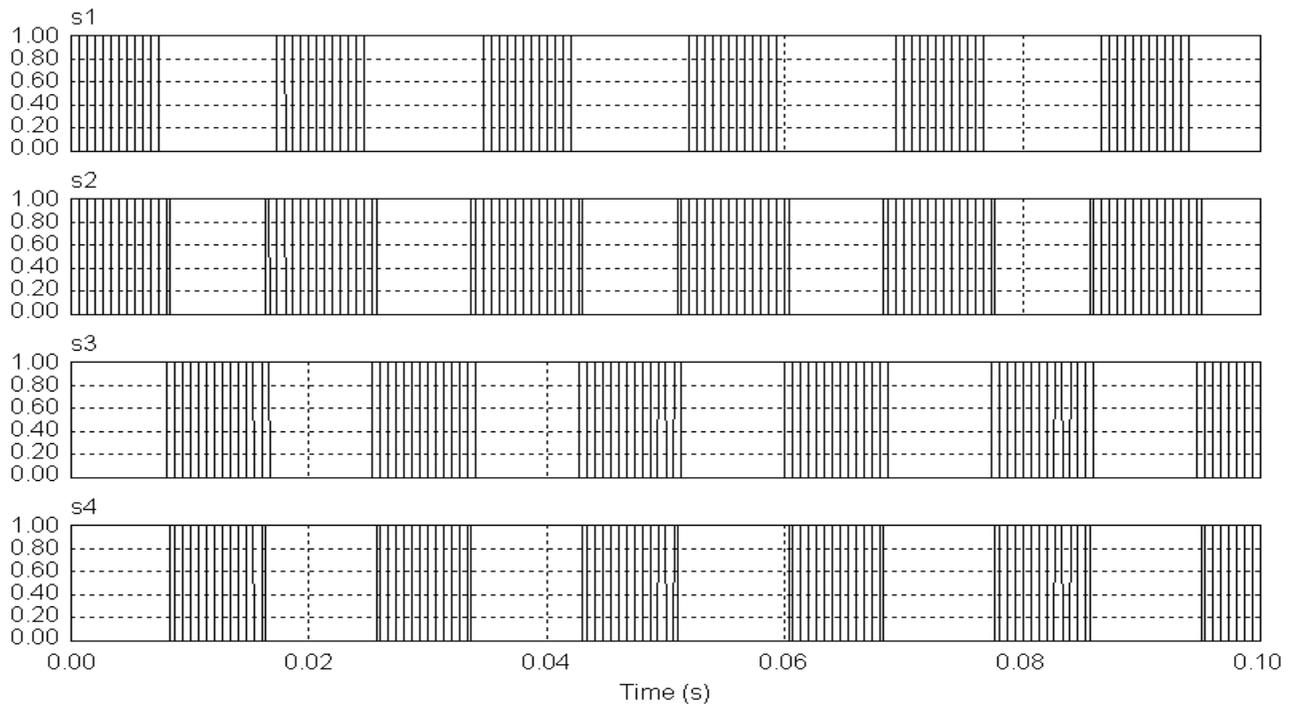


Figura A.5. Duración de los pulsos para la conmutación con la portadora.

B.1. Código utilizado en MATLAB para el inversor multinivel de 5 niveles

```
clc
clear all
close all

h = 0.0001;
tsim = 0.2;
t = 0:h:tsim-h;
tifalla = 0.1
tffalla = 0.2

for i = 1:tsim/h
    v(i) = inversor(t(i));
    nominal(i) = inversornominal(t(i));

    if i < (tifalla/h) | i > (tffalla/h)
        v2(i) = inversornominal(t(i));

    else
        v2(i) = inversor(t(i));
    end
end

end

vcomp = NaN([1,length(v)]);
vcomp(find(isnan(v))) = 0;

plot(t,v2,'k','LineWidth',1)
```

```
hold on
% plot(t,v2,'--g','LineWidth',1)
%plot(t,v2,'b','LineWidth',1)
%plot(t,vcomp,'--r','LineWidth',2)
xlabel('Tiempo
[s]','FontSize',16,'Interpreter','Latex')
ylabel('Voltaje
[V]','FontSize',16,'Interpreter','Latex')
%title('Titulo','FontSize',24,'Interpreter','Latex')
) %Aqui le pones la falla
%legend('Saludable','Se\~nal con
falla','FontSize',14,'Interpreter','Latex')
ylim([-140,140])
grid on

function voltage = inversor(time)
    % La funcion recibe el tiempo [s] y da el
voltage del inversor [v]
    % in: double +
    % out: double

    F1 = 110/2; % <- Valores de las fuentes
    F2 = 110/2;

    switchbase = (1/60)/8;
    it = mod(time,1/60);
    pt = floor(it/switchbase);

    T = CasosInversor(pt);
    T = Fallas(2,4,0,T);
```

```
%T = Fallas(1,2,0,T);  
%  
  
v1 = puenteH(T(1,:));  
v2 = puenteH(T(2,:));  
  
voltage = F1*v1 + F2*v2 ;  
end  
  
function T = Fallas(celda,Transistor,estado,T)  
    if celda && Transistor ~= 0  
        T(celda,Transistor) = estado;  
    end  
end  
  
function T = CasosInversor(pt)  
    switch pt  
        case 0  
            T1 = [1 1 0 0];  
            T2 = [1 1 0 0];  
  
        case 1  
            T1 = [1 0 0 1];  
            T2 = [1 1 0 0];
```

case 2

T1 = [1 0 0 1];

T2 = [1 0 0 1];

case 3

T1 = [1 0 0 1];

T2 = [1 1 0 0];

case 4

T1 = [1 1 0 0];

T2 = [1 1 0 0];

case 5

T1 = [1 1 0 0];

T2 = [0 1 1 0];

case 6

T1 = [0 1 1 0];

T2 = [0 1 1 0];

case 7

T1 = [1 1 0 0];

T2 = [0 1 1 0];

Otherwise

```
T1 = [0 0 0 0];
T2 = [0 0 0 0];

end
T = [T1;T2];
end

function Salida = puenteH(T)
    % La funcion recibe los pulsos de entrada
    (control) de los conmutadores
    % y retorna el estado del puente H
    % in: [0,1] en double len() = 4
    % out: [-1,0,1,nan,inf] en double

    N = num2str(T);
    caso = bin2dec(N);

    Salida = CasosPuenteH(caso);
end

function Salida = CasosPuenteH(caso)
    switch caso
        case 0
            Salida = 0;
        case 1
            Salida = 1;
        case 2
            Salida = 0;
```

```
case 3
    Salida = 0;
case 4
    Salida = 0;
case 5
    Salida = 0;
case 6
    Salida = -1;
case 7
    Salida = inf;
case 8
    Salida = 0;
case 9
    Salida = 1;
case 10
    Salida = 0;
case 11
    Salida = 0;
case 12
    Salida = 0;
case 13
    Salida = 0;
case 14
    Salida = 0;
case 15
    Salida = 0;
otherwise
    Salida = 0;
```

```
end
end

function voltage = inversornominal(time)
    % La funcion recibe el tiempo [s] y da el
    % voltaje del inversor [v]
    % in: double +
    % out: double

    F1 = 110/2; % <- Valores de las fuentes
    F2 = 110/2;

    switchbase = (1/60)/8;
    it = mod(time,1/60);
    pt = floor(it/switchbase);

    T = CasosInversor(pt);

    v1 = puenteH(T(1,:));
    v2 = puenteH(T(2,:));

    voltage = F1*v1 + F2*v2 ;
end
```

B.2. Código utilizado en MATLAB para la Representación de Frecuencias

```
close all
RMS= rms(v2)
Y = fft(v2);           %transformada rapida
Fourier
L= length(Y)
P2 = abs(Y/L);        %Calculo de las magnitudes

P1 = P2(1:L/2+1);     %reducción de la
representación
P1(2:end-1) = 2*P1(2:end-1);
P3 = 20*log10(P1);

Fs = 1/h;             %cálculo de la
frecuencia de muestreo
f = Fs*(0:(L/2))/L;   %vector de frecuencias
[ths1,ths2,ths3]= thd(v2,Fs,7)
plot(f,P1)

figure()
thd(v2,Fs,7)
```

B.3. Código utilizado en MATLAB para la obtención de la THD

```
%Usa fft para hallar los armónicos
    harmonics = abs(real(fft(v2))).^2;
%Asumiendo que la frecuencia fundamental es la más
grande
    fundamental_bin =
min(find(harmonics==max(harmonics)));
    fundamental_power = harmonics(power_bin);
%La suma de la resta de armónicos
    harmonics_power =
sum((harmonics((2:numHarmonics)).*fundamental_bin))
;
%Calcula el THD en relación de las raíces cuadradas
de las potencias
    THD =
100*sqrt(harmonics_power)/sqrt(fundamental_power)
```