



**EDUCACIÓN**

SECRETARÍA DE EDUCACIÓN PÚBLICA



TECNOLÓGICO  
NACIONAL DE MÉXICO

# Tecnológico Nacional de México

Centro Nacional de Investigación  
y Desarrollo Tecnológico

## Tesis de Maestría

**Estudio de convertidores con eficiencia  
máximamente plana para aplicaciones de  
microrredes en CD**

Presentada por  
**Ing. América Morales Benítez**

Como requisito para la obtención del grado de  
**Maestro en Ciencias en Ingeniería  
Electrónica**

Director de tesis  
**Dr. Jorge Hugo Calleja Gjumlich**

Co-director de tesis  
**Dr. Jesús Dario Mina Antonio**

Cuernavaca, Morelos, México. Septiembre de 2021.



Centro Nacional de Investigación y Desarrollo Tecnológico  
Departamento de Ing. Electrónica

Cuernavaca,  
Mor.,  
No. de Oficio:  
Asunto:

12/ octubre/2021

DIE/170/2021

Aceptación de documentos de  
tesis

**Dr. Carlos Manuel Astorga Zaragoza**  
**SUBDIRECTOR ACADÉMICO**  
**PRESENTE**

Por este conducto, los integrantes de Comité Tutorial de la C. Ing. América Morales Benítez, con número de control M19CE039 de la Maestría en Ciencias en Ingeniería Electrónica, le informamos que hemos revisado el trabajo de tesis profesional titulado "Estudio de Convertidores con Eficiencia Máximamente Plana para Aplicaciones de Microrredes en CD" y hemos encontrado que se han realizado todas las correcciones y observaciones que se le indicaron, por lo que hemos acordado aceptar el documento de tesis y le solicitamos la autorización de impresión definitiva.

**DIRECTOR DE TESIS**

**Dr. Jorge Hugo Calleja Gjumlich**  
**Doctor en Ingeniería Electrónica**  
**Cédula profesional 4033213**

**CODIRECTOR DE TESIS**

**Dr. Jesús Darío Mina Antonio**  
**Doctor en Ingeniería**  
**Cédula profesional 6094069**

**REVISOR 1**

**Dr. Abraham Claudio Sánchez**  
**Doctor en Ingeniería Electrónica**  
**Cédula profesional 7675050**

**REVISOR 2**

**M.C. Alfredo González Ortega**  
**Maestro en Ciencias en Ingeniería**  
**Electrónica**  
**Cédula profesional 5695647**

Cp. ME. Cuadalupe Carrido Rivera- Jefa del Departamento de Servicios Escolares.  
Ecuadante  
Expediente

HBE/mrsr.

# EDUCACIÓN



TECNOLÓGICO  
NACIONAL DE MÉXICO

Cuernavaca, Mor.,  
No. de Oficio:  
Asunto:

05 de octubre, 2021  
CANCUN  
Autorización de  
Impresión de tesis

**AMÉRICA MORALES BENÍTEZ  
CANDIDATA AL GRADO DE MAESTRA EN CIENCIAS  
EN INGENIERÍA ELECTRÓNICA  
P R E S E N T E**

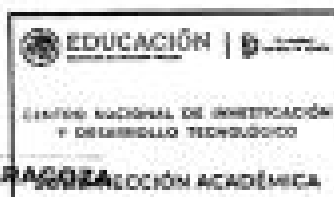
Por este conducto tengo el agrado de comunicarle que el Comité Tutorial asignado a su trabajo de tesis titulado "Estudio de Convertidores con Eficiencia Máximamente Plana para Aplicaciones de Microrredes en CDF", ha informado a esta Subdirección Académica, que están de acuerdo con el trabajo presentado. Por lo anterior, se le autoriza a que proceda con la impresión definitiva de su trabajo de tesis.

Esperando que el logro del mismo sea acorde con sus aspiraciones profesionales, reciba un cordial saludo.

**ATENTAMENTE**

Subdirector de Educación Tecnológica  
Pública en el Territorio del Servicio de México

**DR. CARLOS MANUEL ASTORGA ZARAGOZA**  
**SUBDIRECTOR ACADÉMICO**



C. p. P. E. Guadalupe Carrido Rivera, Jefe del Departamento de Servicios Escolares  
Españoles  
CMAZICHC



cenidet



# DEDICATORIAS

A mi madre, por siempre confiar en mis sueños, por cuidarme y guiarme hasta aquí. Eres mi mayor tesoro, gracias por ser la mejor madre y amiga, te amo.

A mi padre por enseñarme el valor del trabajo y el esfuerzo, mis logros también son los tuyos.

A Ivan, Emi, Tai y Zeus porque es por ustedes que todos los días me levanto con una sonrisa, gracias por su apoyo y amor incondicional.

A mis hermanos por todo su apoyo y amor, por estar en los buenos y malos momentos de manera incondicional.

# AGRADECIMIENTOS

- A mis directores el Dr. Jorge Hugo Calleja Gjumlich y Dr. Jesús Darío Mina Antonio por su paciencia y confianza al desarrollar esta tesis, así como por sus consejos y asesorías durante toda mi estancia en CENIDET.
- A mis revisores Dr. Abraham Claudio Sánchez y al M.C Alfredo González Ortega por sus atinadas observaciones al tema de tesis y sus consejos.
- A todos mis profesores por la paciencia y por todo lo aprendido.
- A Ana, Nancy y Jorge Rendón por su valiosa amistad, sus consejos y las risas.
- A mis compañeros, Jorge, Carmen, Lucho, Adán, Luis, Omar, Gabriel y Eduardo por hacer de la maestría una etapa en mi vida inolvidable.
- A mi abuelo
- Al Centro Nacional de Investigación y Desarrollo Tecnológico (CENIDET) por darme la oportunidad de cursar mis estudios de maestría.
- A CONACYT por darme la oportunidad y el apoyo económico para llevar a cabo mi maestría y permitirme superarme profesionalmente.

# RESUMEN

En el presente trabajo de tesis se plantean cuatro técnicas para mejorar la eficiencia en un amplio intervalo de potencia, en especial ante cargas ligeras en un convertidor CD-CD reductor de baja potencia. Dichas técnicas se eligieron mediante el estudio del estado del arte, en el cual interruptores híbridos, desconexión de fases, circuitos resonantes y control por frecuencia variable fueron las que presentaron mejores resultados en cuanto eficiencia en convertidores CD-CD.

El interés principal al desarrollar esta tesis fue tener una buena eficiencia en un amplio intervalo de carga teniendo como principal interés las cargas ligeras, lo cual permite tener un ahorro de energía en aplicaciones que funcionan en un modo de espera a baja potencia.

A través del diseño y simulación de un convertidor reductor a una potencia nominal de 100 W se logró validar cada una de las técnicas mencionadas, obteniéndose eficiencias comparables a las identificadas en el estado del arte. Esto permite demostrar qué técnica en particular es la mejor para elevar la eficiencia ante cargas ligeras y obtener una buena eficiencia en el resto del intervalo de potencia. Además, se reporta la comparación de cuatro técnicas de mejora a la eficiencia.

# ABSTRACT

This dissertation is aimed at analyzing four techniques to improve the efficiency in a step-down DC-DC converter, assuming a wide range of output power, and especially in light loads, low-power operational conditions. The techniques were selected through the study of the state of the art. The study indicated that hybrid switches, phase disconnection, resonant circuits and variable frequency control present better results in terms of efficiency in the intended DC-DC converter.

The main interest when developing the dissertation was to achieve a good efficiency in a wide load interval, with light loads as the main interest, which saves energy in applications that operate in a standby mode.

By designing and simulating a step-down converter rated at a power of 100 W, it was possible to validate each of the techniques indicated above in such converter, obtaining efficiencies comparable to those seen in the state of the art, good efficiency in the rest of the power range, as well as providing a comparison of four efficiency improvement techniques.

# Contenido

|       |   |    |
|-------|---|----|
| 1     | INTRODUCCIÓN.....   | 11 |
| 1.1   | EL PROBLEMA DEL CONSUMO DE ENERGÍA EN BAJA POTENCIA.....            | 11 |
| 1.2   | OBJETIVOS.....  | 13 |
| 1.3.  | ALCANCE .....   | 13 |
| 1.4   | ORGANIZACIÓN DEL DOCUMENTO.....                                     | 13 |
| 2     | ESTADO DEL ARTE .....   | 14 |
| 2.1   | CLASIFICACIÓN DE MÉTODOS.....                                       | 14 |
| 2.2   | MÉTODOS BASADOS EN SOFTWARE.....                                    | 14 |
| 2.2.1 | ALGORITMOS DE OPTIMIZACIÓN .....                                    | 14 |
| 2.2.2 | TÉCNICAS BASADAS EN FRECUENCIA.....                                 | 15 |
| 2.2.3 | MÉTODOS BASADOS EN LA MODULACIÓN .....                              | 16 |
| 2.3   | MÉTODOS BASADOS EN HARDWARE .....                                   | 18 |
| 2.3.1 | INTERRUPTORES HÍBRIDOS: MOSFET DE DOBLE COMPUERTA.....              | 18 |
| 2.3.2 | INTERRUPTORES HÍBRIDOS: MOSFET E IGBT .....                         | 19 |
| 2.3.3 | CIRCUITOS RESONANTES.....   | 20 |
| 2.3.4 | TOPOLOGÍAS DE CONVERTIDORES.....                                    | 20 |
| 2.3.5 | DESCONEXIÓN DE FASES .....  | 25 |
| 2.4   | CONCLUSIÓN DE LA REVISIÓN DEL ESTADO DEL ARTE .....                 | 26 |
| 3     | SELECCIÓN, ANÁLISIS, DISEÑO Y SIMULACIÓN DE LOS CONVERTIDORES ..... | 28 |
| 3.1   | DATOS DE DISEÑO.....  | 28 |
| 3.2   | ANÁLISIS DE LOS CONVERTIDORES .....                                 | 28 |
| 3.2.1 | CONVERTIDOR REDUCTOR .....  | 28 |
| 3.2.2 | CONVERTIDOR PUENTE COMPLETO.....                                    | 31 |
| 3.3   | SIMULACIÓN DE LOS CONVERTIDORES .....                               | 35 |
| 3.3.1 | SELECCIÓN DE COMPONENTES .....                                      | 35 |
| 3.4   | SELECCIÓN DEL CONVERTIDOR.....                                      | 37 |
| 4     | SIMULACIÓN DE LAS TÉCNICAS DE MEJORA A LA EFICIENCIA .....          | 38 |
| 4.1   | INTERRUPTORES HÍBRIDOS.....   | 38 |
| 4.1.1 | REGULACIÓN DE VOLTAJE .....   | 40 |
| 4.1.2 | CONTROL PID.....  | 40 |
| 4.1.3 | COMPENSADOR TIPO III .....  | 43 |
| 4.2   | CIRCUITO CUASI-RESONANTE .....                                      | 46 |
| 4.3   | CONTROL POR FRECUENCIA VARIABLE.....                                | 50 |

|     |                                       |    |
|-----|---------------------------------------|----|
| 4.4 | DESCONEXIÓN DE FASES.....             | 52 |
| 4.5 | COMPARACIÓN DE LOS MÉTODOS .....      | 54 |
| 5   | CONCLUSIONES Y TRABAJOS FUTUROS ..... | 56 |
| 5.1 | CONCLUSIONES.....                     | 56 |
| 5.2 | TRABAJOS FUTUROS .....                | 56 |
|     | REFERENCIAS.....                      | 58 |
|     | Anexo A: Aporte.....                  | 62 |

## Índice de figuras

|              |   |    |
|--------------|---|----|
| Figura 2.1.  | Métodos para mejorar la eficiencia en convertidores CD-CD.....                            | 16 |
| Figura 2.2.  | Gráfica de eficiencia de un convertidor CD/CD utilizando optimización multiobjetivo ..... | 17 |
| Figura 2.3.  | Curva de eficiencia del control adaptativo de frecuencia.....                             | 17 |
| Figura 2.4.  | Curva de eficiencia del control por frecuencia variable analógico .....                   | 18 |
| Figura 2.5.  | Curva de eficiencia con PFM .....   | 19 |
| Figura 2.6.  | Curva de eficiencia con PSM .....   | 19 |
| Figura 2.7.  | Gráfica de eficiencias PFM, PSM y PWM en un convertidor reductor.....                     | 20 |
| Figura 2.8.  | Conmutación con interruptores híbridos.....   | 20 |
| Figura 2.9.  | Eficiencia con interruptores híbridos .....   | 21 |
| Figura 2.10. | Modo de operación de los interruptores.....   | 21 |
| Figura 2.11. | Eficiencia del convertidor con interruptores de distinto material.....                    | 22 |
| Figura 2.12. | Convertidor reductor con ZVS.....   | 22 |
| Figura 2.13. | Formas de onda de conmutación ZVS.....  | 23 |
| Figura 2.14. | Convertidor puente completo de alta eficiencia .....                                      | 23 |
| Figura 2.15. | Gráfica de incremento de eficiencia .....   | 24 |
| Figura 2.16. | Gráfica de eficiencia experimental convertidor puente completo .....                      | 24 |
| Figura 2.17. | Convertidor elevador puente completo .....  | 25 |
| Figura 2.18. | Curva de eficiencia del convertidor elevador puente completo.....                         | 25 |
| Figura 2.19. | Convertidor reductor síncrono.....  | 26 |
| Figura 2.20. | Curva de eficiencia del convertidor reductor .....  | 26 |



|  |    |
|--|----|
| Figura 2.21. Curva de eficiencia del convertidor reductor con PSM/PWM .....  | 27 |
| Figura 2.22. Convertidor ZVT (transición a voltaje cero) .....   | 27 |
| Figura 2.23. Eficiencia del convertidor ZVT.....   | 27 |
| Figura 2.24. Convertidor reductor con desconexión de fases .....   | 28 |
| Figura 2.25. Convertidor elevador de tres fases .....  | 28 |
| Figura 2.26. Curva de eficiencia del convertidor elevador con desconexión de fases .....   | 29 |
| Figura 3.1. Convertidor reductor tradicional .....   | 33 |
| Figura 3.2. Circuito equivalente encendido .....   | 33 |
| Figura 3.3. Circuito equivalente apagado .....   | 33 |
| Figura 3.4. Formas de onda del convertidor reductor.....   | 34 |
| Figura 3.5. Convertidor puente completo.....   | 36 |
| Figura 3.6. Formas de onda puente completo [38] .....  | 37 |
| Figura 3.7. Puente completo, S1 y S4 encendidos .....  | 38 |
| Figura 3.8. Puente completo: S1, S2, S3 y S4 apagados.....   | 38 |
| Figura 3.9. Simulación del convertidor puente completo.....  | 41 |
| Figura 3.10. Simulación del convertidor reductor .....   | 41 |
| Figura 3.11. Eficiencias de los convertidores reductor y puente completo.....  | 42 |
| Figura 4.1. Convertidor reductor con interruptores híbridos .....  | 44 |
| Figura 4.2. Corriente de salida .....  | 44 |
| Figura 4.3. Conmutación del IGBT.....  | 45 |
| Figura 4.4. Comparación de eficiencia del convertidor reductor con interruptores híbridos vs reductor tradicional .....            | 45 |
| Figura 4.5. Diagrama de bloques en lazo cerrado.....   | 46 |
| Figura 4.6. Respuesta en el tiempo lazo abierto.....   | 48 |
| Figura 4.7. Respuesta en tiempo lazo cerrado.....  | 48 |
| Figura 4.8. Esquema del compensador tipo III.....  | 49 |
| Figura 4.9. Respuesta en lazo cerrado del reductor con compensador tipo III ante perturbaciones en carga y voltaje de entrada..... | 52 |
| Figura 4.10. Reductor ZVS QRC .....  | 52 |
| Figura 4.11. Etapas de funcionamiento del convertidor QRC.....   | 53 |

|  |    |
|--|----|
| Figura 4.12. Conmutación a voltaje cero .....                                      | 55 |
| Figura 4.13. Gráfica de eficiencia del reductor ZVS .....                          | 55 |
| Figura 4.14. Funcionamiento del convertidor reductor con frecuencia variable ..... | 56 |
| Figura 4.15. Cambio de frecuencia en función de la carga .....                     | 57 |
| Figura 4.16. Eficiencia del convertidor reductor con CVF.....                      | 57 |
| Figura 4.17. Esquema de simulación del convertidor con desconexión de fases.....   | 58 |
| Figura 4.18. Señal de entrada y salida del comparador.....                         | 58 |
| Figura 4.19. Formas de onda de la carga y de la fase 1 y 2.....                    | 59 |
| Figura 4.20. Eficiencia del convertidor con desconexión de fases.....              | 59 |
| Figura 4.21. Gráfica de radar interruptores híbridos                               | 60 |
| Figura 4.22. Gráfica de radar circuito cuasi-resonante.....                        | 60 |
| Figura 4.23. Gráfica de radar desconexión de fases                                 | 61 |
| Figura 4.24. Gráfica de radar control por frecuencia variable.....                 | 61 |

## Índice de tablas

|   |    |
|---|----|
| Tabla 1.1 Los mayores consumidores de energía en modo de espera (CFE) [7] . | 11 |
| Tabla 1.2. Tabla de consumo de energía standby al año [8].                  | 12 |
| Tabla 3.1. Datos de diseño del convertidor .....                            | 28 |
| Tabla 3.2. Ecuaciones del convertidor reductor. ....                        | 31 |
| Tabla 3.3. Ecuaciones del convertidor puente completo. ....                 | 35 |
| Tabla 3.4. Componentes seleccionados.....                                   | 36 |
| Tabla 4.1. Parámetros para obtener las ganancias del controlador PID [43].  | 42 |
| Tabla 4.2. Valor de las ganancias para el controlador PID.....              | 43 |
| Tabla 4.3. Valores de polos y ceros seleccionados .....                     | 46 |
| Tabla 4.4. Valores de los componentes para el compensador tipo III.....     | 46 |
| Tabla 4.5. Especificaciones de diseño del circuito resonante.....           | 49 |
| Tabla 4.6. Parámetros de discontinuidad. ....                               | 51 |
| Tabla 4.7. Contraste de las técnicas para mejorarla eficiencia.....         | 56 |

## Siglas y nomenclaturas

|               |                                      |
|---------------|--------------------------------------|
| $\Delta i_L$  | Rizo de corriente en el inductor     |
| $\Delta V_C$  | Rizo de voltaje en el capacitor      |
| D             | Ciclo de trabajo                     |
| $I_{in}$      | Corriente de entrada del convertidor |
| $I_o$         | Corriente de salida del convertidor  |
| $f_{sw}$      | Frecuencia de conmutación            |
| $I_Q$         | Corriente promedio del MOSFET        |
| $I_D$         | Corriente promedio del diodo         |
| $I_{pk}$      | Corriente pico                       |
| $V_{DS}$      | Voltaje drenaje-fuente del MOSFET    |
| $V_{KA}$      | Voltaje cátodo-ánodo del diodo       |
| $V_i$         | Voltaje de entrada                   |
| $V_o$         | Voltaje de salida                    |
| $n_s$         | Número de vueltas en el secundario   |
| $n_p$         | Número de vueltas en el primario     |
| z             | Cero                                 |
| p             | Polo                                 |
| $k_i$         | Ganancia integral                    |
| $k_p$         | Ganancia proporcional                |
| $k_d$         | Ganancia derivativa                  |
| $t_i$         | Tiempo integral                      |
| $t_d$         | Tiempo derivativo                    |
| $t_s$         | Tiempo de establecimiento            |
| $t_{dr}$      | Tiempo de retardo                    |
| $\varepsilon$ | Amortiguamiento                      |
| $\omega_n$    | Frecuencia natural                   |
| $f_R$         | Frecuencia resonante                 |

|                |   |
|----------------|---|
| C <sub>R</sub> | Capacitor resonante   |
| L <sub>R</sub> | Inductor resonante  |
| PWM            | Pulse width modulation (modulación de anchura de pulso)   |
| PFM            | Pulse frequency modulation (modulación por frecuencia de pulso)                                       |
| PSM            | Pulse skip modulation (modulación por salto de pulso)   |
| CD             | Corriente directa   |
| ZVS            | Zero voltage switching (conmutación a voltaje cero)   |
| ZCS            | Zero current switching (conmutación a corriente cero)   |
| PS             | Phase shedding (desconexión de fases)   |
| IH             | Interruptores híbridos  |
| CR             | Circuitos resonantes  |
| CVF            | Control variable frequency (control por frecuencia variable)  |
| CFE            | Comisión Federal de Electricidad  |
| IEEE           | Institute of Electrical and Electronics Engineers (Instituto de Ingenieros Eléctricos y Electrónicos) |

# 1 CAPITULO 1: INTRODUCCIÓN

---

En este capítulo se presenta un resumen del problema del consumo de energía en baja potencia y por qué es importante tener una buena eficiencia en cargar ligeras.

Aunado a esto se observan los objetivos del tema de tesis, así como el alcance y la organización general del documento.

## 1.1 EL PROBLEMA DEL CONSUMO DE ENERGÍA EN BAJA POTENCIA

La electrónica de potencia se enfoca al procesamiento de la energía; por lo tanto, la eficiencia energética es el factor de mayor relevancia [1]. Su importancia radica en el hecho de que, en tiempos recientes, ha aumentado de manera exponencial el empleo de aparatos electrónicos de todo tipo, en ámbitos residenciales, comerciales e industriales.

En la actualidad, y con la finalidad de extender su autonomía [2], muchos dispositivos portátiles operan en modo de espera a baja potencia (p. ej. teléfonos celulares, computadoras, consolas de videojuegos, etc.). Por esta razón, cobra una gran importancia el tener una buena eficiencia en cargas ligeras, ya que esto permite prologar la vida útil de las baterías. Aunado a esto, las microrredes han tenido un gran auge en los últimos años, sobre todo si se habla de microrredes en CD, debido a que la gran mayoría de las cargas conectadas al tomacorriente basan su operación en corriente continua.

Si se toma como ejemplo una microrred con paneles solares, se espera tener una buena eficiencia en ciertos horarios, pero se descuida la eficiencia en las primeras horas del día cuando la irradiancia es baja; si se tuviera una buena eficiencia en cargas ligeras se podría extraer una mayor cantidad de energía y, por lo tanto, recuperar la inversión en un lapso más corto [3].

En la literatura se reporta una gran variedad de topologías de convertidores CD/CD, los que presentan eficiencias cercanas al 100% [4], [5]; sin embargo, es común que la eficiencia alta no sea constante a lo largo del intervalo de potencia de salida, y que disminuya ante cargas ligeras. Una de las causas principales de la disminución se asocia a las pérdidas en el convertidor de potencia [6].

Muchos dispositivos electrónicos que hay en el hogar tienen un modo de espera a baja potencia; en algunos casos, estos aparatos consumen tanta energía cuando aparentemente están apagados como cuando están funcionando. Esta fuga constante, aunque relativamente pequeña para cada electrodoméstico, se suma a un enorme desperdicio cuando se multiplica por los millones de electrodomésticos en uso por toda la población. En la tabla 1.1 se muestran los perfiles de consumo típico de algunos aparatos de uso común del hogar y se observa que el tiempo en modo de espera de dichos dispositivos es mayor que el tiempo en que se encuentran encendidos. Aunque la potencia no es muy alta, llega a ser significativa, tal y como se ve en la energía consumida al mes.

Tabla 1.1 Los mayores consumidores de energía en modo de espera (CFE) [7].

| Aparato               | Potencia en espera (W) | Tiempo de uso al día (hrs) | Tiempo sin uso al día (hrs) | Tiempo sin uso al mes (hrs) | Energía consumida al mes (kWh) |
|-----------------------|------------------------|----------------------------|-----------------------------|-----------------------------|--------------------------------|
| Decodificador digital | 17                     | 6                          | 18                          | 547.2                       | 9.3                            |
| Computadora           | 14.1                   | 8                          | 16                          | 486.4                       | 6.9                            |
| Modem inalámbrico     | 4                      | 8                          | 16                          | 486.4                       | 3                              |

|                       |     |   |    |       |     |
|-----------------------|-----|---|----|-------|-----|
| <b>Microondas</b>     | 6.2 | 1 | 23 | 699.2 | 2.8 |
| <b>DVD</b>            | 3.8 | 2 | 22 | 668.8 | 2.5 |
| <b>TV</b>             | 3.8 | 6 | 18 | 547.2 | 2.1 |
| <b>Minicomponente</b> | 2.7 | 3 | 21 | 638.4 | 1.7 |
| <b>TV LCD</b>         | 3   | 6 | 18 | 547.2 | 1.6 |
| <b>Videojuego</b>     | 1.9 | 2 | 22 | 668.8 | 1.3 |
| <b>Impresora</b>      | 2.5 | 8 | 16 | 486.4 | 1.2 |

Un ejemplo más representativo es el de la tabla 1.2, donde se destaca que en México un total de 152 TWh al año se consume en modo de espera, lo que representa el 2.4% de la energía total del país. Por ello, es necesario que la electrónica de potencia involucrada en los dispositivos mantenga una alta eficiencia incluso cuando el consumo de potencia es mínimo (este estado se conoce como operación en carga ligera) ya que esto permitirá reducir el consumo de energía en modo de espera a baja potencia, permitiendo así un ahorro monetario importante.

Aunado a esto, tener una buena eficiencia en cargas ligeras permite reducir la cantidad de energía perdida y disipada en calor por el mismo procesamiento de potencia.

Tabla 1.2. Tabla de consumo de energía standby al año [8].

| OECD Member countries | Number of households (millions) | Average standby power (W/home) | Total standby power demand (MW) | Total standby energy (TWh/year) | Total national consumption (TWh/year) | Standby as per cent of national electricity |
|-----------------------|---------------------------------|--------------------------------|---------------------------------|---------------------------------|---------------------------------------|---|
| Australia             | 7.09                            | 87                             | 617                             | 5.4                             | 171                                   | 3.2   |
| Austria               | 3.38                            | 44                             | 149                             | 1.3                             | 53                                    | 2.5   |
| Belgium               | 3.85                            | 27                             | 104                             | 0.9                             | 78                                    | 1.2   |
| Canada                | 11.7                            | 50                             | 585                             | 5.1                             | 514                                   | 1.0   |
| Czech Republic        | 3.48                            | 20                             | 70                              | 0.6                             | 58                                    | 1.1   |
| Denmark               | 2.35                            | 39                             | 92                              | 0.8                             | 35                                    | 2.3   |
| Finland               | 2.2                             | 39                             | 86                              | 0.8                             | 7.4                                   | 1.0   |
| France                | 23.14                           | 27                             | 625                             | 5.5                             | 410                                   | 1.3   |
| Germany               | 36.03                           | 44                             | 1,585                           | 13.9                            | 527                                   | 2.6   |
| Greece                | 3.65                            | 20                             | 73                              | 0.6                             | 42                                    | 1.5   |
| Hungary               | 3.85                            | 20                             | 77                              | 0.7                             | 33                                    | 2.0   |
| Iceland               | 0.0001                          | 39                             | 0                               | 0                               | 5                                     | 0.0   |
| Ireland               | 0.87                            | 32                             | 28                              | 0.2                             | 18                                    | 1.4   |
| Italy                 | 22.69                           | 27                             | 613                             | 5.4                             | 273                                   | 2.0   |
| Japan                 | 41.37                           | 46                             | 1,903                           | 16.7                            | 1,001                                 | 1.7   |
| Luxembourg            | 0.0001                          | 44                             | 0                               | 0                               | 6                                     | 0.0   |
| <b>Mexico</b>         | <b>21.08</b>                    | <b>20</b>                      | <b>422</b>                      | <b>3.7</b>                      | <b>152</b>                            | <b>2.4</b>                                  |
| Netherlands           | 6.51                            | 37                             | 241                             | 2.1                             | 96                                    | 2.2   |
| New Zealand           | 1.26                            | 87                             | 110                             | 1                               | 33                                    | 2.9   |
| Norway                | 1.93                            | 39                             | 75                              | 0.7                             | 107                                   | 0.6   |
| Poland                | 11.8                            | 20                             | 236                             | 2.1                             | 124                                   | 1.7   |
| Portugal              | 3.66                            | 20                             | 73                              | 0.6                             | 34                                    | 1.9   |
| Rep. of Korea         | 13.99                           | 20                             | 280                             | 2.5                             | 236                                   | 1.0   |
| Spain                 | 14.94                           | 20                             | 299                             | 2.6                             | 167                                   | 1.6   |
| Sweden                | 3.97                            | 39                             | 155                             | 1.4                             | 136                                   | 1.0   |
| Switzerland           | 2.98                            | 27                             | 80                              | 0.7                             | 52                                    | 1.4   |
| Turkey                | 15.09                           | 20                             | 302                             | 2.6                             | 87                                    | 3.0   |
| United Kingdom        | 21.93                           | 32                             | 702                             | 6.1                             | 337                                   | 1.8   |
| United States         | 101.04                          | 50                             | 5,052                           | 44.3                            | 3,503                                 | 1.3   |
| OECD                  | 386                             | 38                             | 14,634                          | 128.0                           | 8,362                                 | 1.5   |

## 1.2 OBJETIVOS

Comprobar mediante simulaciones el impacto de cuatro técnicas de mejora de la eficiencia sobre el funcionamiento de un convertidor CD/CD, teniendo como metas un aumento en la eficiencia ante cargas ligeras, y una eficiencia comparable con el estado del arte en el resto del intervalo de carga.

### OBJETIVOS ESPECÍFICOS

- Simular las cuatro técnicas seleccionadas utilizando los mismos criterios de diseño del convertidor reductor y utilizando componentes similares para todos los métodos.
- Comparar los resultados de simulación de los cuatro métodos seleccionados para la mejora de la eficiencia.

## 1.3. ALCANCE

Dado el reto que presenta simular cuatro métodos de mejora a la eficiencia en un convertidor CD/CD que cumpla con los objetivos mencionados, se establece una serie de alcances para el desarrollo del tema de tesis:

- Los componentes de los convertidores simulados deben modelarse de manera no ideal, es decir, incluyendo sus pérdidas.
- Las simulaciones se desarrollan bajo las mismas condiciones de operación
- Se lleva a cabo la simulación del control de voltaje para el convertidor CD/CD

## 1.4 ORGANIZACIÓN DEL DOCUMENTO

Los capítulos siguientes se organizan como sigue:

- Capítulo 2: Estado del arte

Se dedica al estudio de las soluciones que se han reportado en la literatura técnica para el problema de baja eficiencia en cargas ligeras. Dichas soluciones se dividen en dos ramas: soluciones en hardware y soluciones en software.

- Capítulo 3: Selección, análisis y diseño del convertidor

En este capítulo se lleva a cabo una comparación y simulación de los dos convertidores CD-CD con mayor número de menciones en la literatura, explicándose sus ventajas y desventajas. A partir de la comparación se selecciona el que presente mejores características.

- Capítulo 4: Simulación de los métodos para la mejora de la eficiencia

En este capítulo se muestran los resultados de las simulaciones para los cuatro métodos de mejora de eficiencia

- Capítulo 5: Conclusiones y trabajos futuros

Las conclusiones obtenidas en el trabajo de tesis se reportan en este capítulo, lo mismo que las oportunidades de mejora a futuro de este trabajo.



## 2 CAPITULO 2: ESTADO DEL ARTE

---

El capítulo 2 aborda el estudio del estado del arte donde se pueden observar los métodos para mejorar la eficiencia en cargas ligeras en convertidores CD/CD.

## 2.1 CLASIFICACIÓN DE MÉTODOS

Para maximizar la eficiencia en los convertidores electrónicos de potencia se han reportado diferentes métodos, los cuales se pueden agrupar como se muestra en la figura 2.1. A partir del esquema se desglosa la revisión del estado del arte, empezando con los métodos basados en software.

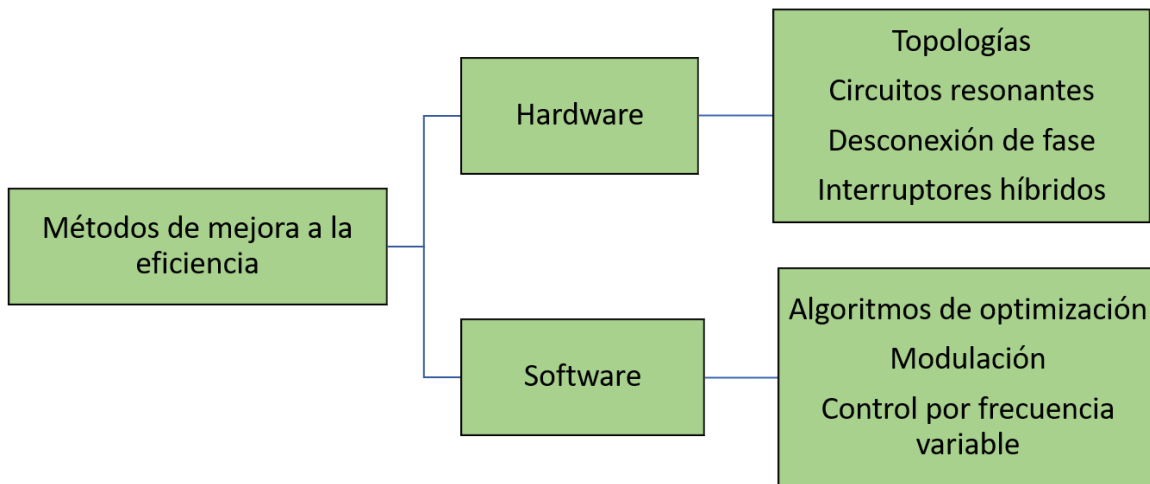


Figura 2.1. Métodos para mejorar la eficiencia en convertidores CD-CD

## 2.2 MÉTODOS BASADOS EN SOFTWARE

### 2.2.1 ALGORITMOS DE OPTIMIZACIÓN

Cómo métodos de optimización se han aprovechado las técnicas multiobjetivo, las cuales se utilizan para solucionar problemas donde se involucran simultáneamente varios objetivos que presentan diferentes soluciones óptimas individuales [\[9\]](#).

Como ejemplo, en [\[10\]](#) se utiliza la optimización multiobjetivo para extraer el punto de máxima potencia en un arreglo de celdas fotovoltaicas y, a la vez, reducir las pérdidas por conducción y conmutación en el convertidor cd-cd asociado. Para esta aplicación se seleccionó el algoritmo NSGA-II debido a su buena eficiencia y eficacia para encontrar resultados óptimos. Al aplicar el algoritmo, dentro de un espacio de solución se genera un conjunto de soluciones óptimas llamado “frente de Pareto”. Cada solución implica un compromiso particular para las funciones objetivo. En la figura 2.2 se muestra la curva de eficiencia utilizando la optimización mencionada.

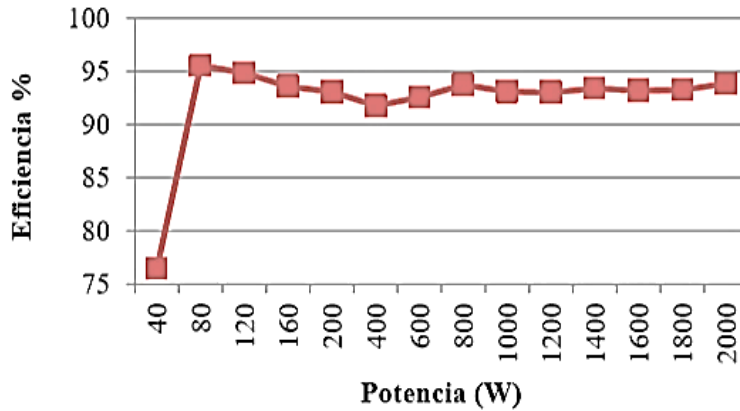


Figura 2.2. Gráfica de eficiencia de un convertidor CD/CD utilizando optimización multiobjetivo

### 2.2.2 TÉCNICAS BASADAS EN FRECUENCIA

En [11] se presenta un circuito de control digital adaptativo con seguimiento del punto de máxima eficiencia, cuya meta es optimizar la frecuencia de conmutación de un convertidor reductor.

El principio de funcionamiento del método de frecuencia adaptativa consiste en modificar la frecuencia de conmutación del convertidor ante condiciones variables de carga y voltaje de entrada; con ello se logra que ocurran menos pérdidas de conducción y conmutación y, como resultado final, se alcanza una mayor eficiencia. El control permite operar continuamente con la frecuencia de conmutación óptima que resultará en la pérdida total mínima, mientras las condiciones del convertidor varían. La gráfica de eficiencia se muestra en la figura 2.3. Donde la curva en color amarillo (AFM Adaptive frequency modulation) es la modulación de frecuencia adaptable y la curva en color rojo es un control híbrido de frecuencia fija.

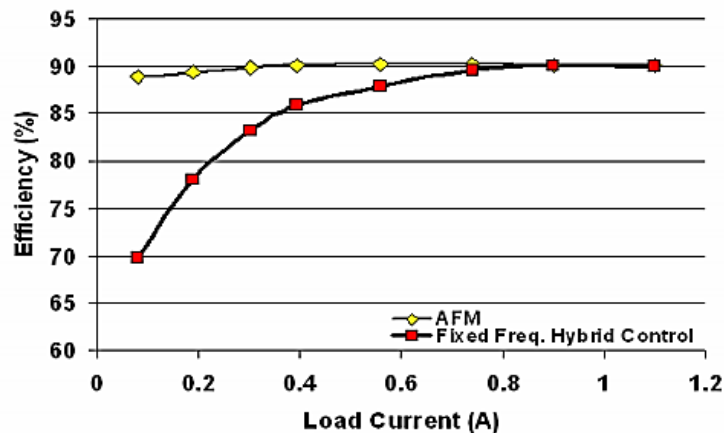


Figura 2.3. Curva de eficiencia del control adaptativo de frecuencia

El control por frecuencia variable se utiliza ampliamente en convertidores CD-CD para alcanzar una eficiencia elevada, en un intervalo de carga amplio [12]. En [13] se agrega un detector de control de frecuencia variable/PWM para controlar la conmutación de un convertidor reductor ante cargas pesadas y ligeras. De acuerdo a la

magnitud de la carga se opera en los modos de conducción continua, o discontinua. El convertidor funciona en modo de conducción continua ante cargas pesadas para obtener una alta eficiencia (utilizando la conmutación PWM); por otro lado, cuando se detecta una corriente mínima en el inductor debido a una carga ligera, la frecuencia de conmutación varía para operar en modo de conducción discontinua.

Finalmente, en [14] se propone un circuito controlador de frecuencia variable (VFC variable frequency control) que puede obtener, a través de la evaluación de las pérdidas de potencia en el convertidor reductor, la relación óptima entre las frecuencias de conmutación ante las corrientes de carga que se pueden producir. El circuito de control se implementa de manera analógica, por lo cual se logra un menor costo y menores pérdidas de energía. El circuito de control recibe la información de la corriente de carga y ajusta la frecuencia de conmutación a fin de optimizar la eficiencia. La curva de eficiencia del sistema se muestra en la figura 2.4.

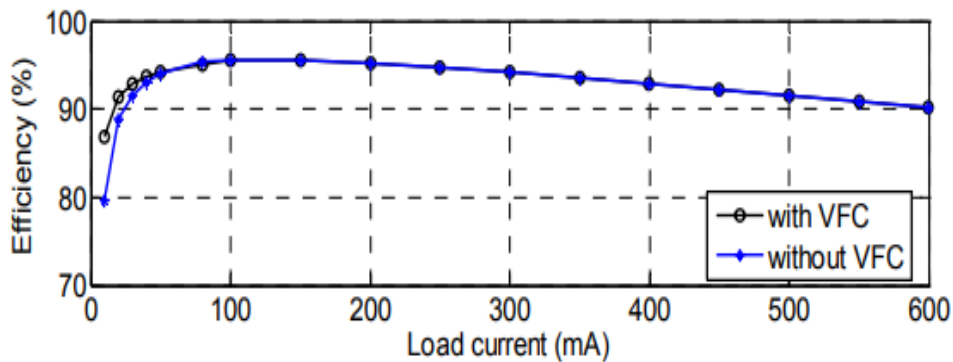


Figura 2.4. Curva de eficiencia del control por frecuencia variable analógico

### 2.2.3 MÉTODOS BASADOS EN LA MODULACIÓN

La estrategia de modulación más utilizada en los convertidores CD/CD es la modulación por ancho de pulso (PWM), la cual permite tener la frecuencia constante y un ancho de pulso variable. Esta modulación permite obtener buena eficiencia en cargas medias a pesadas, pero cuando la carga es ligera la eficiencia decrece de manera importante.

Existen otras opciones en cuanto a modulación. Una de ellas es la modulación por frecuencia de pulso (PFM Pulse Frequency Modulation), la cual mantiene constante el ancho de pulso y la frecuencia variable, lo que permite modificar la frecuencia cuando se presentan cargas ligeras elevando así la eficiencia. En la figura 2.5 se muestra la curva de eficiencia [15].

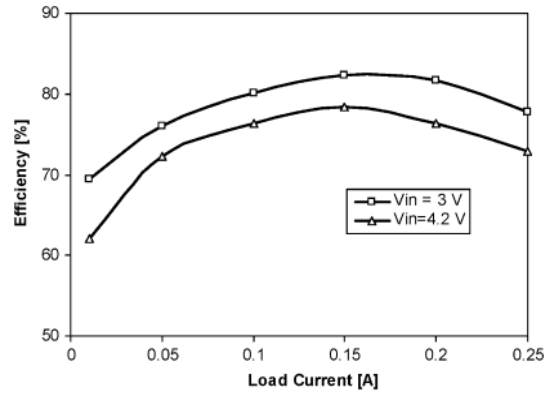


Figura 2.5. Curva de eficiencia con PFM

En la literatura también se encuentran ejemplos de controles híbridos en los cuales se utilizan ambas modulaciones (PWM y PFM) [16].

Por último, se tiene la modulación de salto de pulso (PSM) que proporciona una señal de control con una frecuencia, en este caso se utiliza para aplicaciones móviles. La curva de eficiencia se puede observar en figura 2.6 [17].

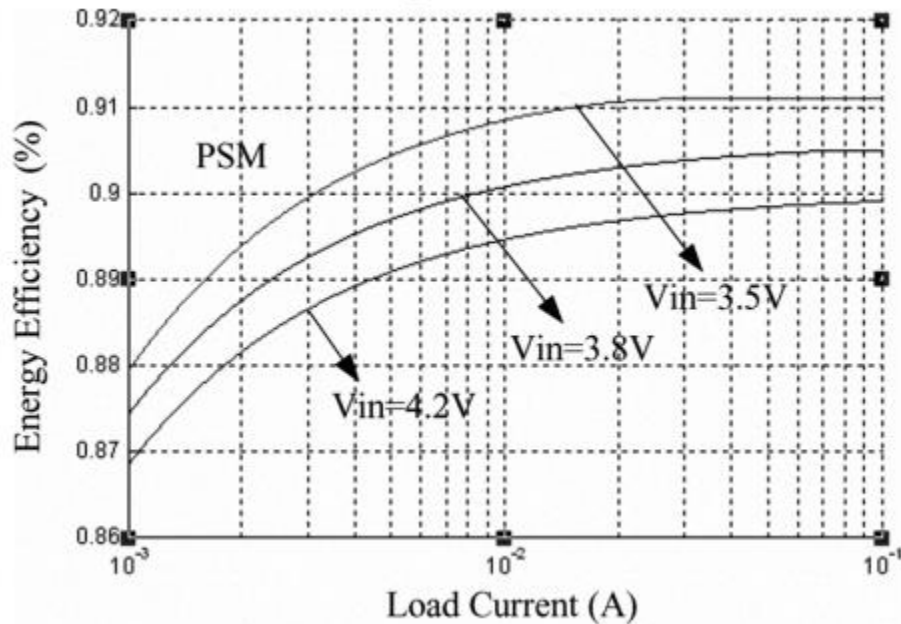


Figura 2.6. Curva de eficiencia con PSM

En la referencia [18] se propone un circuito de control que combina las tres estrategias de modulación descritas. De esta forma se obtiene una eficiencia alta en un amplio rango de cargas en un convertidor reductor síncrono; las gráficas de eficiencia se pueden observar en la figura 2.7. Esto indica cuál es preferible, en función de la magnitud de la corriente de carga.

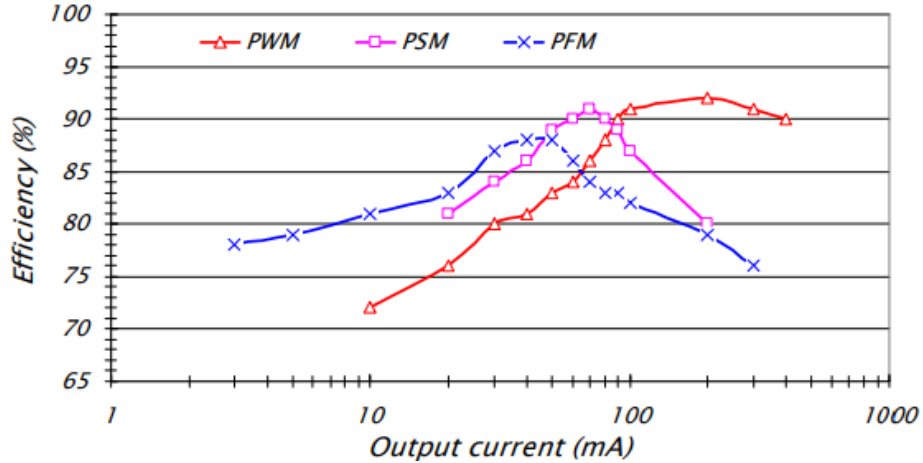


Figura 2.7. Gráfica de eficiencias PFM, PSM y PWM en un convertidor reductor.

## 2.3 MÉTODOS BASADOS EN HARDWARE

### 2.3.1 INTERRUPTORES HÍBRIDOS: MOSFET DE DOBLE COMPUERTA

En cuanto a las soluciones por medio del hardware, una de las técnicas utilizadas para mejorar la eficiencia en régimen de cargas ligeras se basa en la combinación de interruptores, lo que disminuye las pérdidas por conmutación [19].

Los MOSFET de doble compuerta se utilizan para mejorar la eficiencia ante cargas ligeras con frecuencias de conmutación elevadas. Esto es posible debido a que, en la combinación de doble compuerta, se reducen la capacitancia de entrada y las pérdidas por accionamiento de compuerta. El principio de operación implica dos interruptores en paralelo, de área y ancho de compuerta distintos que conmutan de manera simultánea cuando se conectan cargas elevadas en el convertidor; cuando se detectan cargas ligeras, solamente conmuta el dispositivo más pequeño.

Este concepto se basa en que la mayoría de las pérdidas en un convertidor CD/CD de bajo voltaje operando a frecuencias elevadas se asocia con la carga-descarga de la capacitancia del transistor [20]. Cuando el convertidor tiene cargas elevadas, ambos interruptores funcionan con un PWM convencional de frecuencia fija. Cuando se detecta una condición de carga ligera, la compuerta del interruptor más grande (M2, en la figura 2.8) se aterriza, lo que deja a M1 como único interruptor en conmutación.

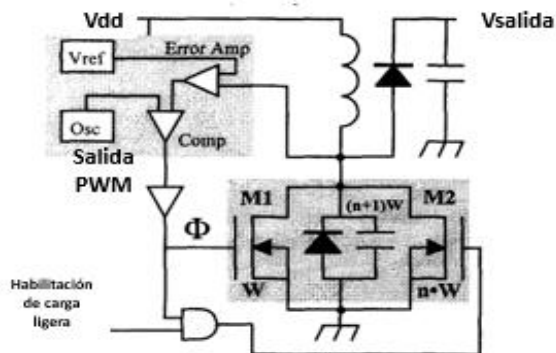


Figura 2.8. Conmutación con interruptores híbridos

Como la compuerta de M2 es más ancha (y, por lo tanto, exhibe una capacitancia mayor), la eficiencia aumenta cuando éste deja de conmutar (figura 2.9).

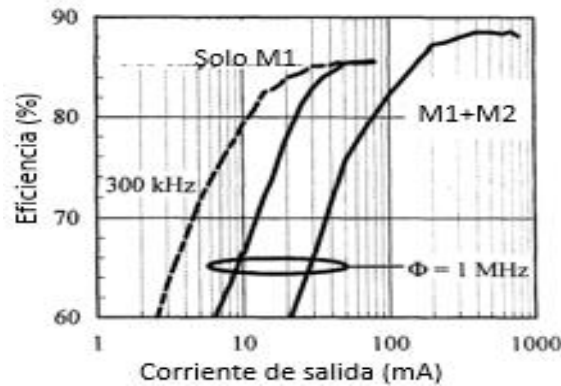


Figura 2.9. Eficiencia con interruptores híbridos

### 2.3.2 INTERRUPTORES HÍBRIDOS: MOSFET E IGBT

En [21] se describe un ejemplo para incrementar la eficiencia que utiliza un MOSFET y un IGBT en paralelo para combinar las ventajas de los dispositivos de potencia unipolar y bipolar. Finalmente, en la referencia [10] se utiliza un puente completo con IGBT. En la rama inferior se colocan interruptores híbridos, con un MOSFET en paralelo con un IGBT, ocasionando que se tengan tres modos de operación y disminuyan las pérdidas por conmutación. En la figura 2.10 se muestran los modos de operación de dicho convertidor. En el modo A el convertidor puente completo funciona con S4, pero solo utiliza el IGBT. En el modo B operan el MOSFET y el IGBT simultáneamente. Finalmente, en el modo C funciona solo el MOSFET.

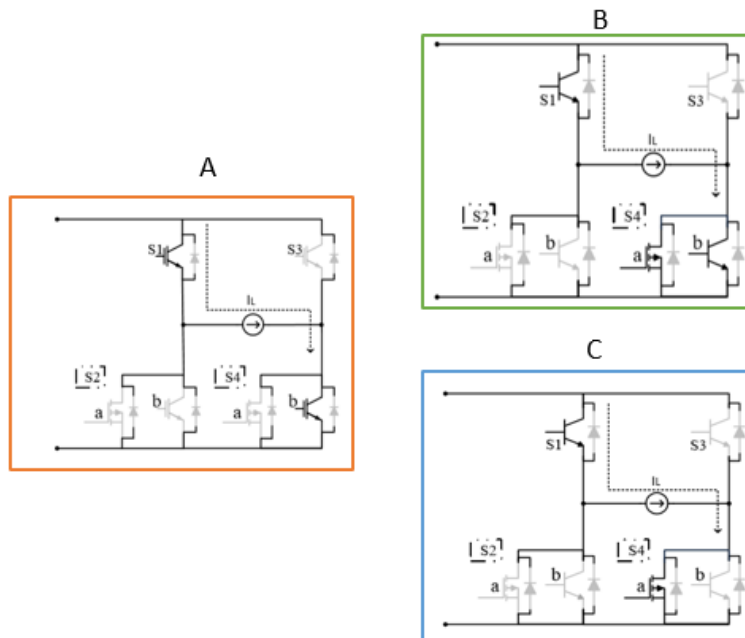


Figura 2.10. Modo de operación de los interruptores

Las gráficas de eficiencia se muestran en la figura 2.11; las curvas, etiquetadas como C1 a C7, corresponden a combinaciones de interruptores de distinto material; es decir, se combinan MOSFET de carburo de silicio con silicio, y de igual forma con los IGBT.

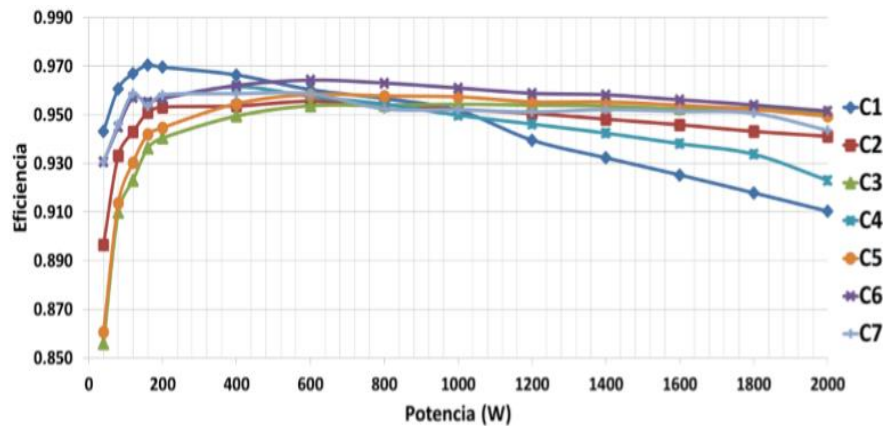


Figura 2.11. Eficiencia del convertidor con interruptores de distinto material

### 2.3.3 CIRCUITOS RESONANTES

Los sistemas de almacenamiento de energía se han aplicado en sistemas de microrredes en CD [22], [23]. Es importante que los sistemas de almacenamiento tengan una buena eficiencia en un intervalo amplio de carga, debido a que las oscilaciones de potencia pueden abarcar un intervalo amplio; además, el voltaje se ve afectado por la carga y descarga de una batería [24]. Usualmente, para obtener bidireccionalidad en este tipo de sistemas se utilizan convertidores tipo reductor-elevador, pero la conmutación dura no es una opción viable debido a las pérdidas que produce [25].

Una solución muy utilizada en estas aplicaciones es la conmutación suave; en específico la conmutación a voltaje cero (ZVS) con circuitos resonantes que se agregan a la topología seleccionada. En estos métodos el intervalo del ciclo de trabajo está limitado por el periodo de resonancia [25]. En la figura 2.12 se muestra el convertidor reductor ZVS y en la figura 2.13 se muestran las formas de onda del funcionamiento de conmutación con ZVS del convertidor reductor operando en modo de onda completa.

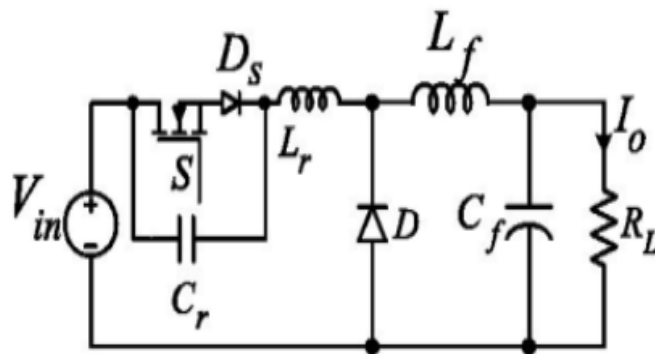


Figura 2.12. Convertidor reductor con ZVS



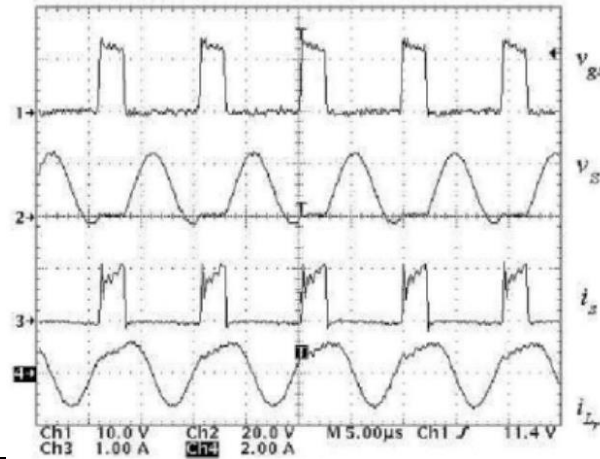


Figura 2.13. Formas de onda de conmutación ZVS

### 2.3.4 TOPOLOGÍAS DE CONVERTIDORES

Los convertidores CD/CD pueden dividirse en topologías aisladas y no aisladas, cada una presenta ventajas y desventajas en cuanto al objetivo principal de la tesis. A continuación, se explican dichas topologías.

#### 2.3.4.1 TOPOLOGÍAS AISLADAS

En [28] se muestra un convertidor puente completo con una etapa de acondicionamiento de potencia que presenta una eficiencia constante a lo largo de todo el intervalo de carga y una eficiencia total elevada. Debido a que la eficiencia de esta topología es plana a lo largo del intervalo de carga, el comportamiento del sistema ante carga ligera mejora sustancialmente. La topología se muestra en la figura 2.14.

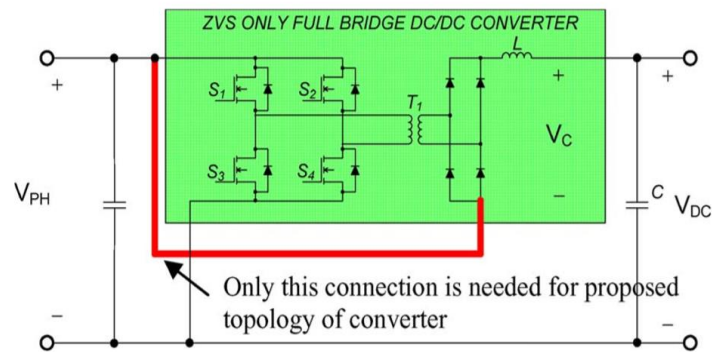


Figura 2.14. Convertidor puente completo de alta eficiencia

Una gráfica donde se muestra el incremento que se tuvo en la eficiencia se puede ver en la figura 2.15 [28].

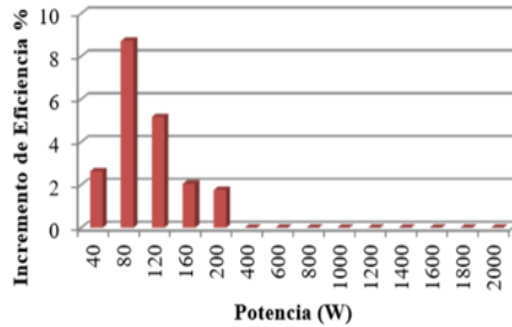


Figura 2.15. Gráfica de incremento de eficiencia

En [27], [28], [29] se muestran topologías de puentes completos con eficiencias bastante elevadas utilizando ZVS u otros circuitos de resonancia. En [29] se utiliza una topología variante del puente completo, su gráfica experimental de eficiencia se muestra en figura 2.16.

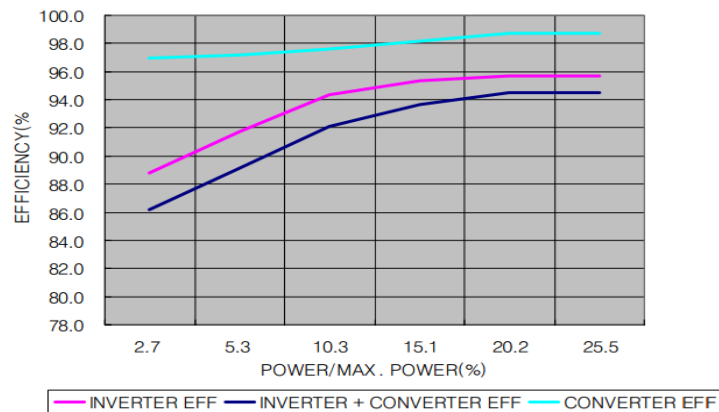


Figura 2.16. Gráfica de eficiencia experimental convertidor puente completo

Las principales ventajas del convertidor puente completo son:

- ✓ La eficiencia total del sistema es alta.
- ✓ La eficiencia es constante en todo el intervalo de carga
- ✓ En condiciones de carga ligeras la eficiencia de sistema de acondicionamiento de potencia es muy alta, haciendo uso de snubbers para lograr conmutación a voltaje o corriente cero.

Las desventajas más importantes de esta topología son:

- Topología compleja debido al diseño magnético
- Al tener mayor número de interruptores existen más pérdidas

En [30] se utiliza un convertidor elevador puente completo bidireccional de 10 kW para carga y descarga de baterías que presenta buenas eficiencias en un amplio intervalo de cargas; en la figura 2.17 se observa el esquema del convertidor.

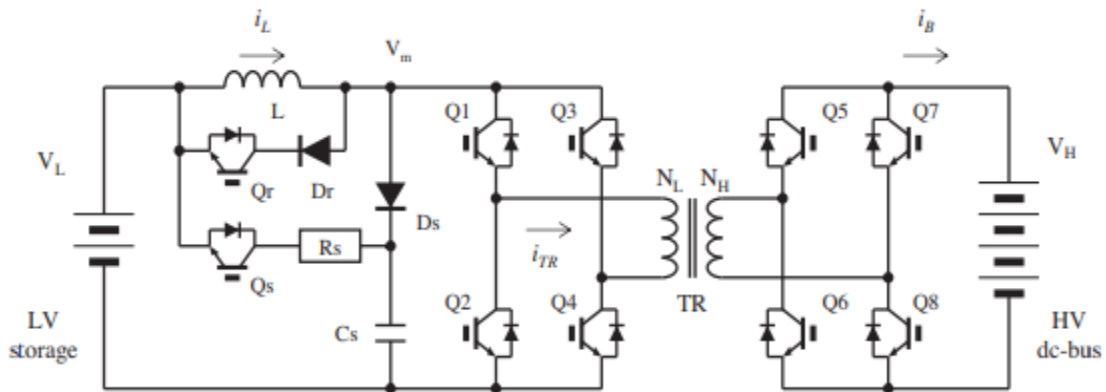


Figura 2.17. Convertidor elevador puente completo

En la figura 2.18 se puede observar la curva de eficiencia del convertidor elevador puente completo, se puede observar que se hicieron pruebas con diferentes frecuencias y distintos materiales del diodo del snubber, donde FRD (Fast Recovery Diode) es un diodo de recuperación rápida, SiC un diodo de carburo de silicio y el ultimo es un diodo estándar es decir un diodo de silicio..

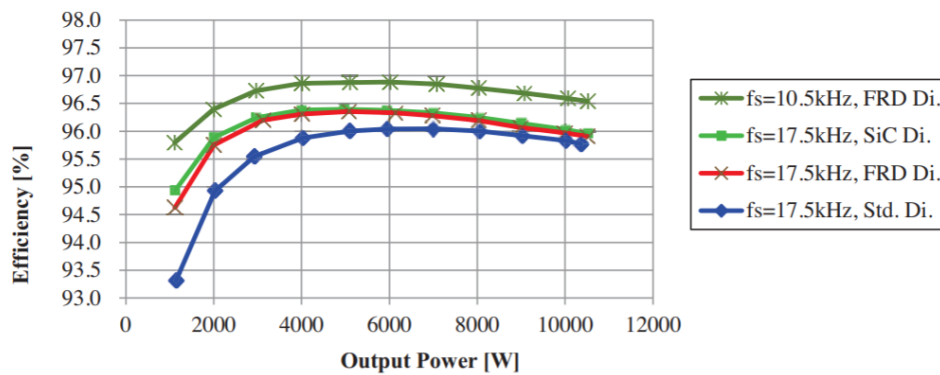


Figura 2.18. Curva de eficiencia del convertidor elevador puente completo

### 2.3.4.2 TOPOLOGÍAS NO AISLADAS

El convertidor reductor es un convertidor no aislado que se utiliza ampliamente en aplicaciones donde se requiere un nivel de voltaje bajo y corriente alta de salida; además, presenta ventajas como simplicidad y costo reducido.

En [31] se reporta un convertidor reductor síncrono para aplicaciones móviles, el cual presenta una buena eficiencia en cargas ligeras, al añadirle un esquema de control la eficiencia puede ser constante a lo largo de todo el intervalo de potencia. En la figura 2.19 se muestra la topología del convertidor reductor síncrono.

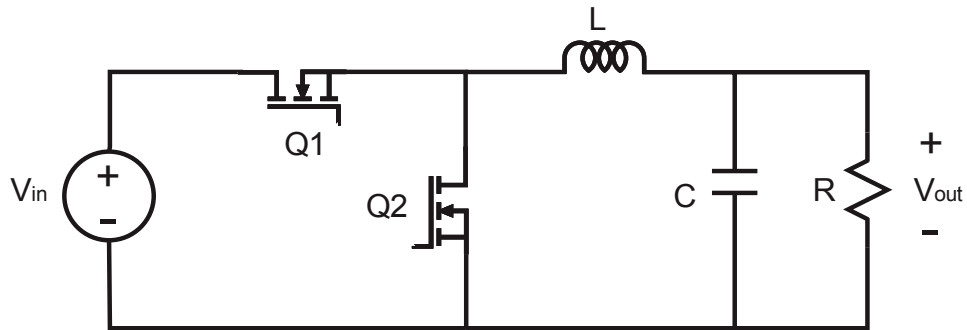


Figura 2.19. Convertidor reductor síncrono

Finalmente, en la figura 2.20 se muestra la curva de eficiencia del convertidor reductor síncrono, donde se puede observar que la eficiencia es buena solo a cargas pesadas.

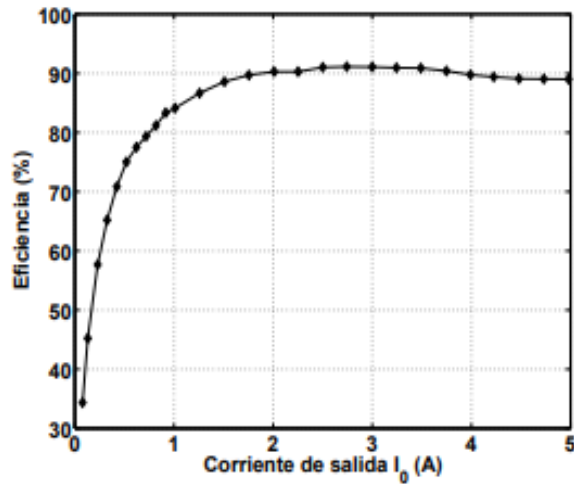


Figura 2.20. Curva de eficiencia del convertidor reductor

En la referencia [32] se describe el diseño de un convertidor reductor para mejorar la eficiencia en un intervalo de potencia amplio. Se utiliza el modo dual de PWM y PSM. Esto se logra gracias a la combinación de ambos métodos ya que, como se vio en la referencia [33], el convertidor por sí solo no presenta buenas eficiencias a cargas ligeras; esto se puede observar en la figura 2.21.

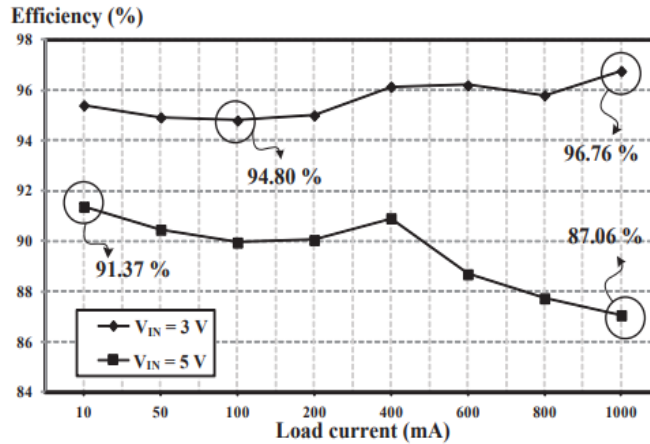


Figura 2.21. Curva de eficiencia del convertidor reductor con PSM/PWM

En [33] se propone un convertidor no aislado con transición a voltaje cero, al cual le añadieron un inductor y dos interruptores extra como se puede observar en la figura 2.22.

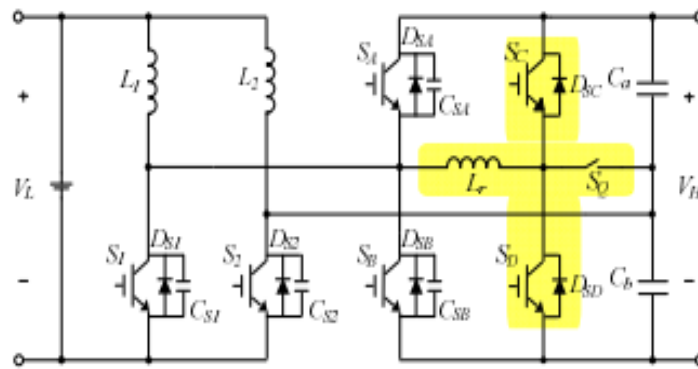


Figura 2.22. Convertidor ZVT (transición a voltaje cero)

Con la inclusión de la conmutación suave al encendido (ZVS) y al apagado (ZCS) se alcanza una eficiencia muy buena en todo el intervalo de carga; sin embargo, se puede observar que por sí solo presenta una mala eficiencia en cargas medias (figura 2.23).

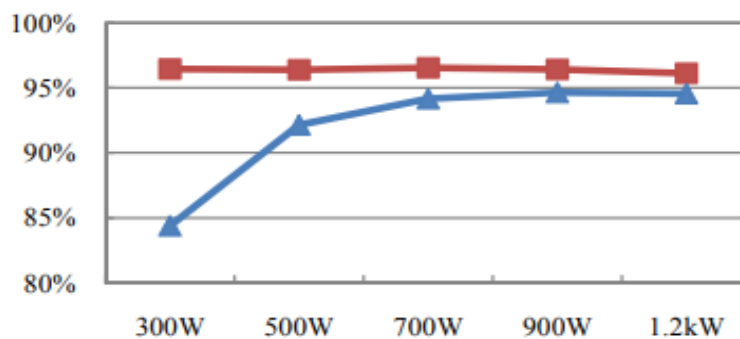


Figura 2.23. Eficiencia del convertidor ZVT

### 2.3.5 DESCONEXIÓN DE FASES

En general, las técnicas mencionadas, como PFM Y PSM, se utilizan en convertidores con aplicaciones de corriente de carga muy baja o sistemas portátiles; por otro lado, el consumo de energía en microprocesadores, memorias (altamente dinámicas), circuitos de corrección del factor de potencia y reguladores de voltaje depende del consumo de la aplicación. Es por esta razón que desconectar algunas fases durante periodos de carga ligera aumenta la eficiencia de los convertidores. En [34].se lleva a cabo el método de desconexión de fases en un convertidor reductor de dos fases, siguiendo el esquema general mostrado en la figura 2.24.

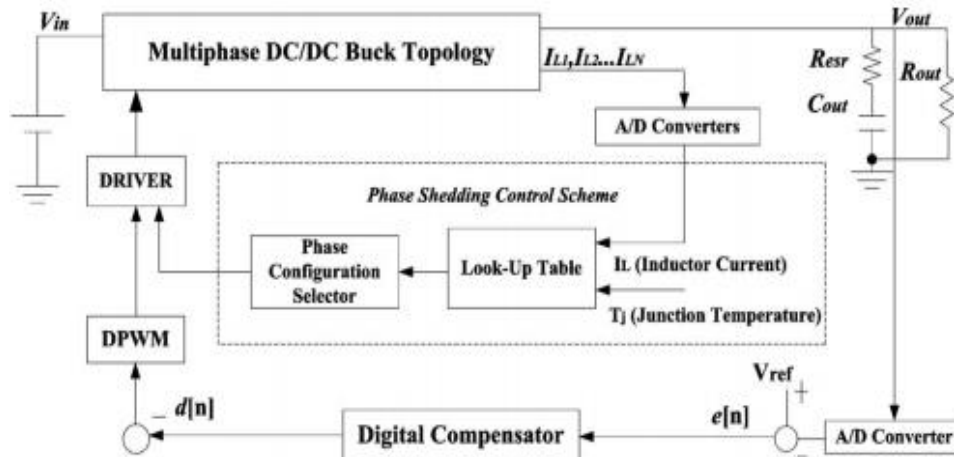


Figura 2.24. Convertidor reductor con desconexión de fases

En [35] se propone un convertidor elevador de tres fases y la desconexión de fases se hace mediante un algoritmo de control; el esquema general se muestra en la figura 2.25. La curva de eficiencia se muestra en la figura 2.26.

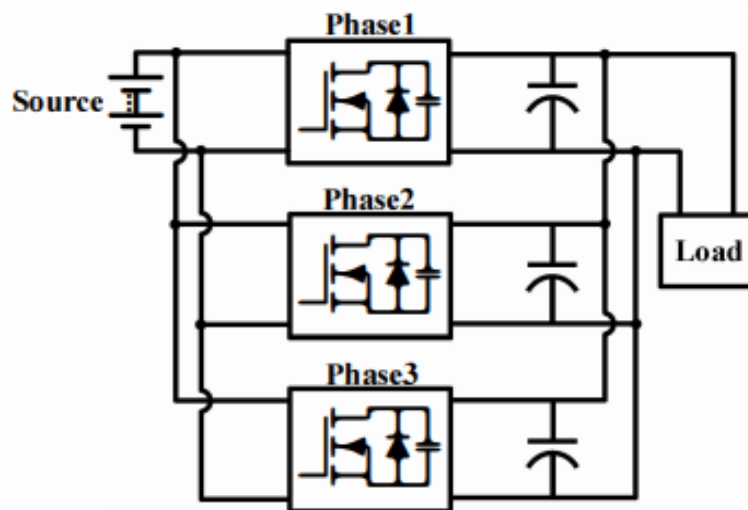


Figura 2.25. Convertidor elevador de tres fases

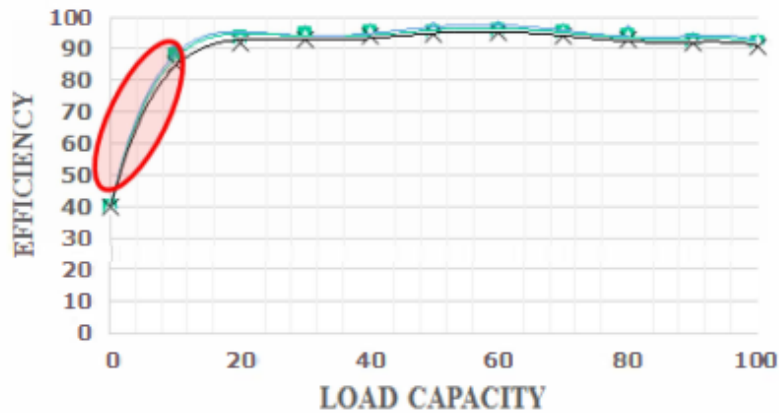


Figura 2.26. Curva de eficiencia del convertidor elevador con desconexión de fases

## 2.4 CONCLUSIÓN DE LA REVISIÓN DEL ESTADO DEL ARTE

En la literatura se encontraron reportes de distintas alternativas para mejorar la eficiencia en un amplio intervalo de potencia. La técnica de control de frecuencia variable es una de las alternativas más reportadas en la literatura. A pesar de que su implementación puede volverse compleja, la técnica es capaz de proporcionar una eficiencia constante a lo largo del intervalo de carga si se combinada con otras técnicas, como la PWM.

A semejanza de la PFM, otro de los métodos que más se utilizan para elevar la eficiencia, sobre todo en convertidores puente completo, son los circuitos resonantes los cuales, por medio de diodos, inductores y capacitores extra (la cantidad depende de si es media onda u onda completa) permiten que la onda de voltaje no se superponga con la corriente en el encendido o apagado, lo que permite minimizar las pérdidas durante la conmutación.

Otra solución que presenta buenos resultados es el uso de interruptores híbridos ya que, al tener la combinación de componentes (MOSFET e IGBT), se puede mejorar la eficiencia, aunque una de las principales desventajas detectadas es que existe muy poca información en la literatura.

La desconexión de fases también mostró buenas eficiencias en la literatura gracias a que, cuando se detecta una carga ligera, se desconecta una o más de las fases que componen al convertidor; por otro lado, cuando se eleva la carga trabajan todas las fases, lo cual permite elevar la eficiencia del convertidor.

Así pues, con fines de simulación y posterior análisis se eligen los siguientes métodos para mejorar la eficiencia:

- interruptores híbridos,
- desconexión de fases,
- control por frecuencia variable, y
- circuitos resonantes.

En cuanto a topologías se encontraron dos que muestran altas eficiencias, el convertidor reductor el cual es ideal para bajas potencias y el convertidor puente completo aislado, el cual presenta buenas eficiencias al diseñarse a altas potencias. A continuación, se muestran las ventajas y desventajas de dichas topologías.

### **Convertidor puente completo**

#### Ventajas

- La eficiencia total del sistema es alta
- Ideal para altas potencias

#### Desventajas

- Complejidad del diseño magnético
- Pérdidas agregadas por parásitos del transformador
- Mayor número de interruptores

### **Convertidor reductor**

#### Ventajas

- Simplicidad
- Menor cantidad de componentes
- Alta eficiencia

#### Desventajas

- Debido a que solo cuenta con un interruptor operar a altas potencias implica un mayor esfuerzo para este mismo
- Corriente pulsante a la entrada



# 3 CAPITULO 3: SELECCIÓN, ANÁLISIS, DISEÑO Y SIMULACIÓN DE LOS CONVERTIDORES

---

En el capítulo 3 se realiza la selección del convertidor a partir de su análisis y simulación. A partir del estado del arte se encontró que dos de las topologías con mejor eficiencia son el convertidor puente completo y el reductor; así pues, se eligen estas dos topologías para análisis y simulación.

### 3.1 DATOS DE DISEÑO

Los datos de diseño para los convertidores se listan en la tabla 3.1.

Tabla 3.1. Datos de diseño del convertidor

| <b>Convertidor reductor</b>                |              |
|--|--------------|
| <b>Datos de diseño</b>                     | <b>Valor</b> |
| Frecuencia de conmutación $f_s$            | 100 kHz      |
| Voltaje de entrada $V_{in}$                | 96 V         |
| Voltaje de salida $V_o$                    | 48 V         |
| Rizo de voltaje a la salida $\Delta V_o$   | 10 %         |
| Rizos de corriente de entrada $\Delta i_i$ | 10 %         |
| Potencia $P$                               | 100 W        |
| Ganancia                                   | 0.5          |
| <b>Convertidor puente completo</b>         |              |
| Ganancia                                   | 0.25         |
| Relación de vueltas                        | 1:1          |

### 3.2 ANÁLISIS DE LOS CONVERTIDORES

#### 3.2.1 CONVERTIDOR REDUCTOR

En la figura 3.1 se muestra el convertidor reductor. Las ecuaciones para el cálculo de los componentes (capacitor e inductor), para la ganancia y para los rizados de corriente en el inductor, y de voltaje en el capacitor, se obtienen a partir de los análisis de los circuitos equivalentes en los estados de encendido (figura 3.2) y apagado (figura 3.3).

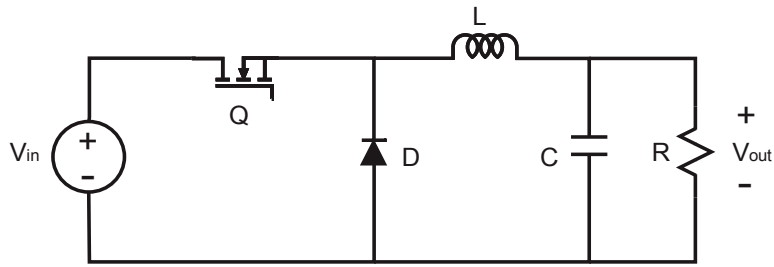


Figura 3.1. Convertidor reductor tradicional

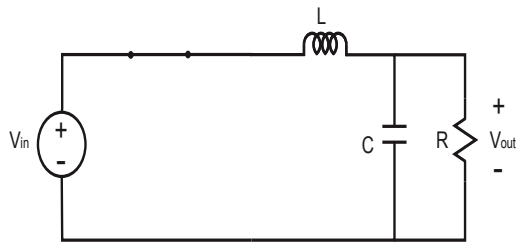


Figura 3.2. Circuito equivalente encendido

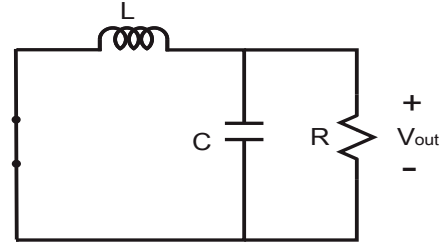


Figura 3.3. Circuito equivalente apagado

El principio de funcionamiento se basa en la aplicación de una señal de conmutación al interruptor, con una frecuencia establecida y un ciclo de trabajo dado por la ganancia deseada. Cuando en la compuerta del interruptor hay una tensión positiva, este enciende provocando el circuito equivalente de encendido (figura 3.2). Cuando el interruptor se apaga el diodo conduce, provocando el circuito de apagado (figura 3.3). Las formas de onda se ilustran en la figura 3.4.

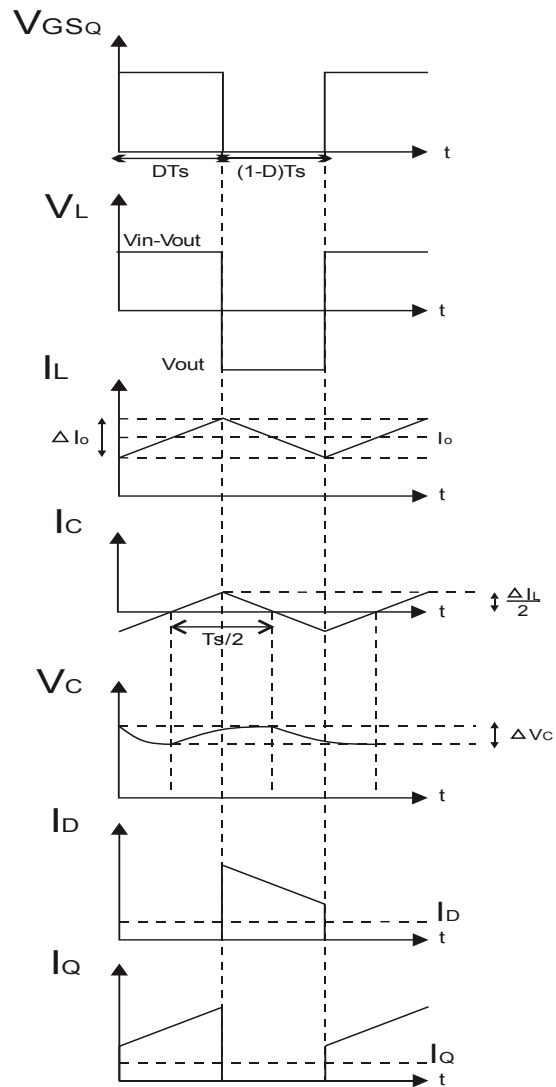


Figura 3.4. Formas de onda del convertidor reductor.

Se parte de que, en estado estable, la tensión promedio que hay en entre terminales del inductor en un periodo es igual a cero. Aplicando la condición de balance volt-segundo se obtiene la ecuación de ganancia de voltaje.

$$(V_{in} - V_o)DT_s = T_s V_o(1-D) \quad (3.1)$$

$$M = \frac{V_o}{V_{in}} = D \quad (3.2)$$

A partir de la relación voltaje-corriente del inductor se deriva la ecuación de diseño para este componente.

$$V_L = L \frac{di}{dt} \quad (3.3)$$

$$L = \frac{(V_{in} - V_o)D}{\Delta i_L * f_s} \quad (3.4)$$

De la ecuación 3.4 se define como rizo de corriente el 10 % del valor de la corriente en el inductor. Para encontrar el valor del capacitor se realiza un proceso similar al del inductor, usando un rizo de tensión que es equivalente al 10 % de la tensión promedio en el capacitor y mediante la ecuación 3.5.

$$i_C = C \frac{dV}{dt} \quad (3.5)$$

$$C = \frac{V_o(1-D)}{8 * \Delta V_C * L * f_s^2} \quad (3.6)$$

La corriente promedio en el transistor es igual a la corriente de entrada al expresarla en términos del ciclo de trabajo y tomando en cuenta que  $P_{in} = P_o \therefore V_{in} i_{in} = V_o i_o$  se obtiene la ecuación 3.7.

$$I_Q = D * V_o / R_o \quad (3.7)$$

La corriente promedio del diodo queda en función de la corriente de salida, tomando en cuenta el estado en apagado del convertidor (figura 3.3). La ecuación es mostrada a continuación.

$$I_D = \frac{1}{T_s} \left[ \frac{(i_{min} + i_{max})}{2} (1-D) T_s \right] \quad (3.8)$$

$$I_D = (1-D) * V_o / R_o$$

En la tabla 3.2 se muestra un resumen de las ecuaciones.

Tabla 3.2. Ecuaciones del convertidor reductor.

| Parámetro                   | Ecuación Reductor                                 |
|-----------------------------|---|
| Ganancia y ciclo de trabajo | $M = D = \frac{V_o}{V_{in}}$                      |
| Inductor                    | $L = \frac{(V_{in} - V_o)D}{\Delta i_L * f_s}$    |
| Capacitor                   | $C = \frac{V_o(1-D)}{8 * \Delta V_C * L * f_s^2}$ |

|   |  |
|---|--|
| <b>Tensión máxima en interruptores</b>    | $V_{DS}=V_{in}=V_{AK}$                                     |
| <b>Corriente promedio en transistores</b> | $I_Q=D*V_o/R_o$  |
| <b>Corriente pico en transistores</b>     | $I_{qpik}=\frac{V_o}{R_o} + \frac{(V_{in}-V_o)D}{2*L*f_s}$ |
| <b>Corriente promedio en diodo</b>        | $I_D=(1-D)*V_o/R_o$  |
| <b>Corriente pico en diodo</b>            | $I_{d pik}=\frac{V_o}{R_o} + \frac{V_o(1-D)}{2*L*f_s}$     |

### 3.2.2 CONVERTIDOR PUENTE COMPLETO

En la figura 3.5 se muestra el convertidor puente completo mientras que, en la figura 3.6 se muestran las formas de onda correspondientes.

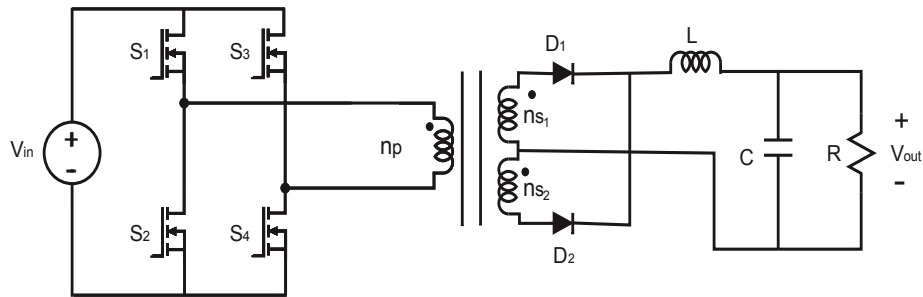


Figura 3.5. Convertidor puente completo

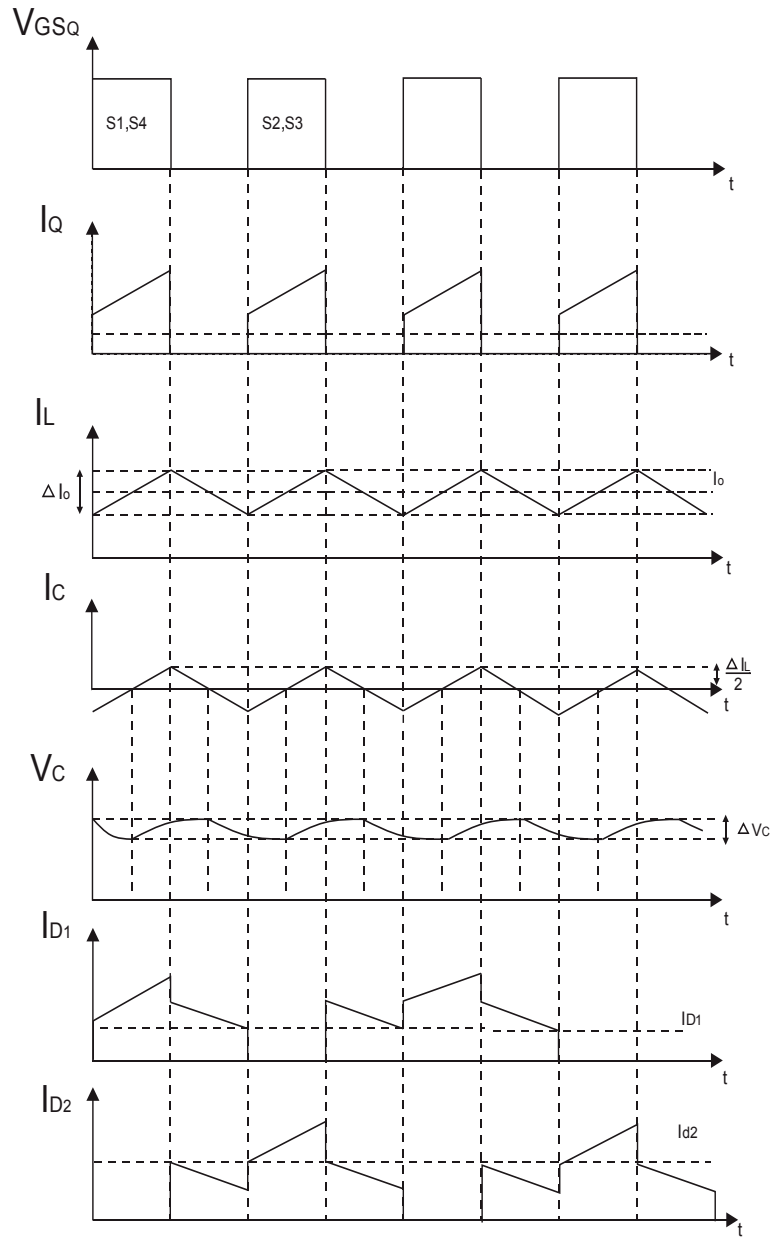


Figura 3.6. Formas de onda puente completo [38]

En la figura 3.6 se muestran las formas de onda del convertidor puente completo, en las que se puede observar la conmutación de los cuatro interruptores, así como la forma de onda de la corriente presente en los diodos, voltaje y corriente del capacitor y la corriente del inductor.

Para obtener la ganancia del convertidor se analiza el convertidor puente completo con los tiempos de encendido (carga) y de apagado (descarga).

Como primer paso se analiza el convertidor cuando S1 y S4 están encendidos como se ve en la figura 3.7

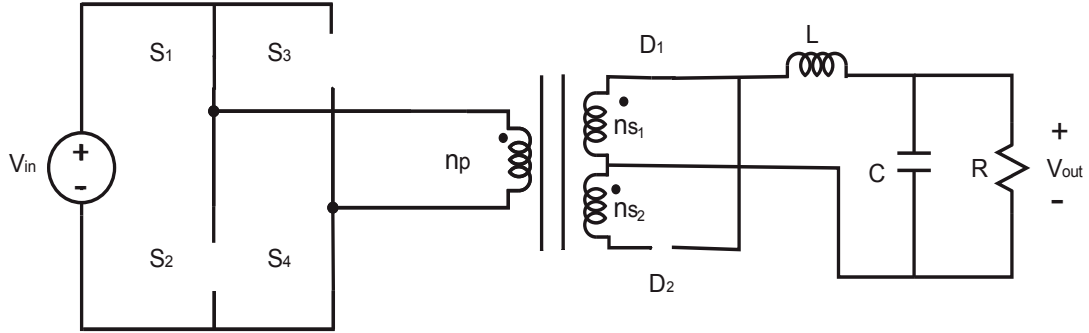


Figura 3.7. Puente completo, S1 y S4 encendidos

Las ecuaciones se muestran a continuación. Donde  $n_{s1}$  es el número de vueltas en el secundario 1,  $n_{s2}$  el número de vueltas en el secundario 2 y  $n_p$  el número de vueltas en el primario del transformador. Donde  $t_{on}$  es el tiempo de encendido del convertidor.

$$V_{in} \frac{n_{s1}}{n_p} - V_o = L_o \frac{\Delta i_{l_o}}{t_{on}} \quad (3.9)$$

A partir de la ecuación 3.9 se despeja  $\Delta i_{l_o}$ :

$$\Delta i_{l_o} = \frac{(V_{in} \frac{n_{s1}}{n_p} - V_o) t_{on}}{L_o} \quad (3.10)$$

En la parte del apagado se lleva a cabo el mismo procedimiento, pero esta vez con todos los interruptores apagados (figura 3.8).

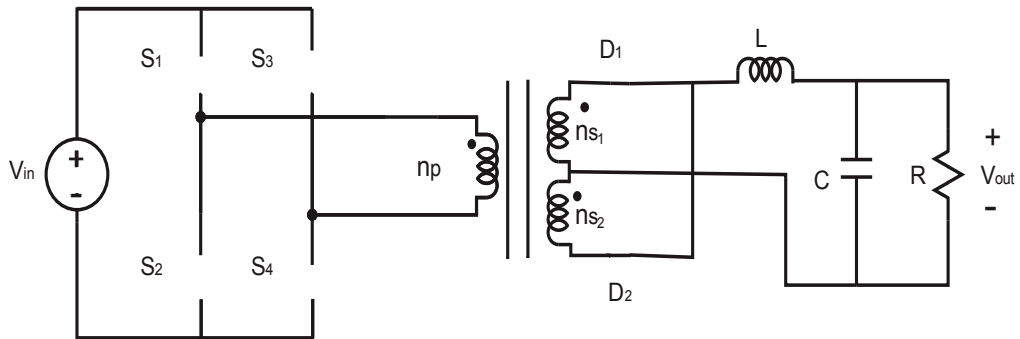


Figura 3.8. Puente completo: S1, S2, S3 y S4 apagados

A continuación, se muestran las ecuaciones.

$$-V_o = L_o \frac{\Delta i_{l_o}}{\frac{T_s}{2} - t_{on}} \quad (3.11)$$

A partir de la ecuación 3.11 se despeja  $\Delta i_{l_o}$ :



$$\Delta i_{lo} = \frac{-V_o}{L_o} \left( \frac{T_s}{2} - t_{on} \right) \quad (3.12)$$

Finalmente se igualan las ecuaciones 3.10 y 3.12 para obtener la ganancia del convertidor puente completo dicha igualdad se muestra en la ecuación 3.13.

$$\Delta i_{lo(carga)} = -\Delta i_{lo(descarga)} \quad (3.13)$$

Sustituyendo la expresión de la corriente de salida (carga y descarga), se obtiene:

$$\frac{(V_{in} \frac{n_{s1}}{n_p} - V_o) t_{on}}{L_o} = \frac{-V_o}{L_o} \left( \frac{T_s}{2} - t_{on} \right) \quad (3.14)$$

Despejando  $V_o/V_{in}$  se tiene:

$$\frac{V_o}{V_{in}} = 2 \frac{t_{on}}{T_s} \left( \frac{n_{s1}}{n_p} \right) \quad (3.15)$$

Donde  $\frac{t_{on}}{T_s}$  es el ciclo de trabajo; por lo tanto, se sustituye.

$$\frac{V_o}{V_{in}} = 2D \left( \frac{n_{s1}}{n_p} \right) \quad (3.16)$$

Para finalizar se obtiene el valor del capacitor y el inductor.

$$L_o = \frac{V_o}{2\Delta i_{lo} f_s} (1-2D) \quad (3.17)$$

Para el capacitor se utiliza la ecuación 3.18 y se obtiene la ecuación 3.19. Donde  $dv_{C_o}$  es el rizo de voltaje a la salida.

$$i_{co} = C_o \frac{dv_{C_o}}{dt} \quad (3.18)$$

$$C_o = \frac{V_o(1-2D)}{3 * 2\Delta V_o L_o f_s^2} \quad (3.19)$$

En la tabla 3.3 se muestra un resumen de las ecuaciones del convertidor puente completo.

Tabla 3.3. Ecuaciones del convertidor puente completo.

| Parámetro | Ecuación Reductor   |
|-----------|---|
| Ganancia  | $\frac{V_o}{V_{in}} = 2D \left( \frac{n_{s1}}{n_p} \right)$ |

|   |  |
|---|--|
| <b>Ciclo de trabajo</b>                   | $D = \frac{V_o n_p}{2V_{in} n_{s1}}$   |
| <b>Inductor</b>                           | $L_o = \frac{V_o}{2\Delta I_o f_s} (1-2D)$   |
| <b>Capacitor</b>                          | $C_o = \frac{V_o (1-2D)}{3 * 2\Delta V_o L_o f_s^2}$   |
| <b>Tensión máxima en interruptores</b>    | $V_{DS} = V_{in}$  |
| <b>Corriente promedio en transistores</b> | $I_{Q1,3} = I_{Q1,4} = D * \frac{V_o}{R_o} \left( \frac{n_{s1}}{n_p} \right)$                  |
| <b>Corriente pico en transistores</b>     | $I_{qpk} = \frac{V_o}{R_o} + \frac{V_o (1-2D)}{4 * L * f_s} \left( \frac{n_{s1}}{n_p} \right)$ |
| <b>Corriente promedio en los diodos</b>   | $I_{D1} = I_{D2} = \frac{I_o}{2}$  |
| <b>Corriente pico en diodo</b>            | $I_{dpk} = \frac{P_o}{V_o} + \frac{V_o (1-2D)}{4 * L * f_s}$                                   |

### 3.3 SIMULACIÓN DE LOS CONVERTIDORES

En las simulaciones se utilizaron los mismos valores de componentes para ambas topologías, y las mismas matriculas. Que se muestran en la tabla 3.1 y 3.4, en el caso del convertidor puente completo se utilizó una relación de vueltas 1:2.

Para llevar a cabo las simulaciones se utilizaron tres softwares, Simulink (Matlab), Simetrix y Psim.

#### 3.3.1 SELECCIÓN DE COMPONENTES

Los componentes se seleccionaron tomando en cuenta las tablas 3.1, 3.2 y 3.3 los valores de inductancia y capacitancia, tensiones máximas en interruptores y finalmente los valores comerciales. Esto se hizo así para tener simulaciones lo más cercanas a la realidad. Los componentes seleccionados se listan en la tabla 3.4.

Tabla 3.4. Componentes seleccionados.

| Elemento | Categoría             | Valor     |           | Fabricante | Matrícula        |
|----------|-----------------------|-----------|-----------|------------|------------------|
|          |                       | Calculado | Comercial |            |                  |
| <b>C</b> | Capacitor de película | 54.25 nF  | 0.054 μF  | KEMET      | PHE426DJ5560JR05 |

|           |               |              |              |          |              |
|-----------|---------------|--------------|--------------|----------|--------------|
| <b>L</b>  | Inductor fijo | 1.15 mH      | 1.2 mH       | Bourns   | 1130-122K-RC |
| <b>D</b>  | Diodo         | 96V / 2.18 A | 1200 V/16 A  | Infineon | IDH16G120C5  |
| <b>S1</b> | MOSFET        | 96V / 2.18 A | 1200 V/ 38 A | Cree     | C2M0080120   |
| <b>S2</b> | IGBT          | 96 V /2.18 A | 650 V / 20 A | Infineon | IGP20N65F5   |

En la figura 3.9 se muestra el esquema de simulación del convertidor puente completo, mientras que en la figura 3.10 se muestra la simulación del convertidor reductor en el software Simetrix. Los datos de diseño (condiciones de operación) son mostrados en la tabla 3.1.

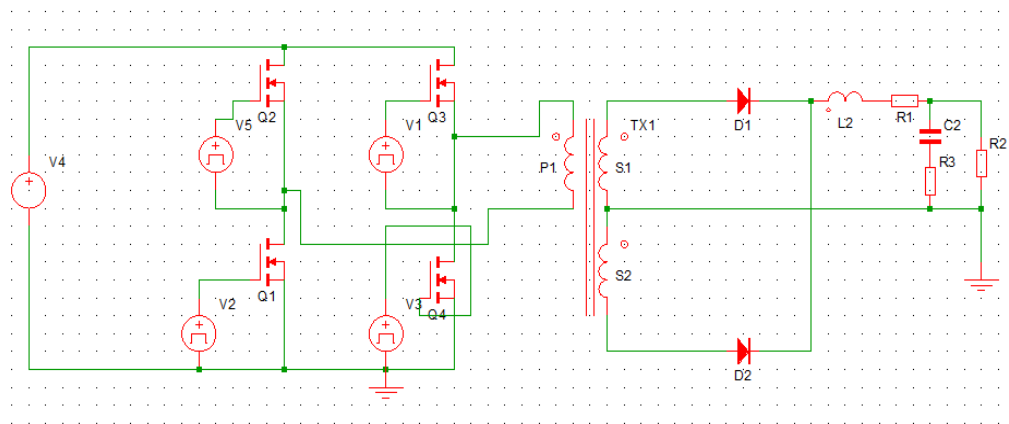


Figura 3.9. Simulación del convertidor puente completo

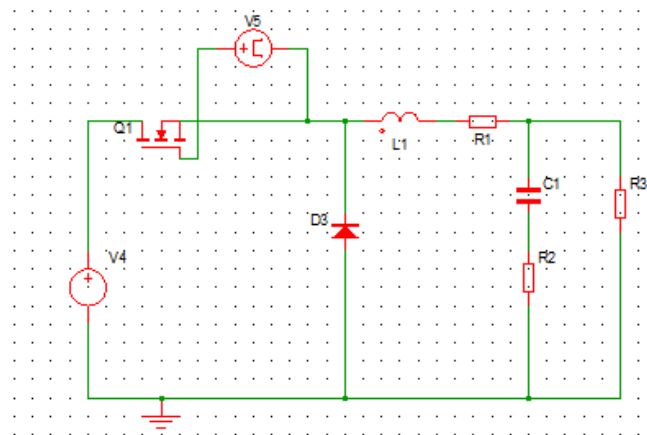


Figura 3.10. Simulación del convertidor reductor

En la figura 3.11 se muestra la gráfica con las eficiencias de ambos convertidores, Se puede observar que el que mejor eficiencia presenta es el convertidor reductor, lo cual se debe a que tiene menor cantidad de interruptores y no tiene pérdidas por transformador.

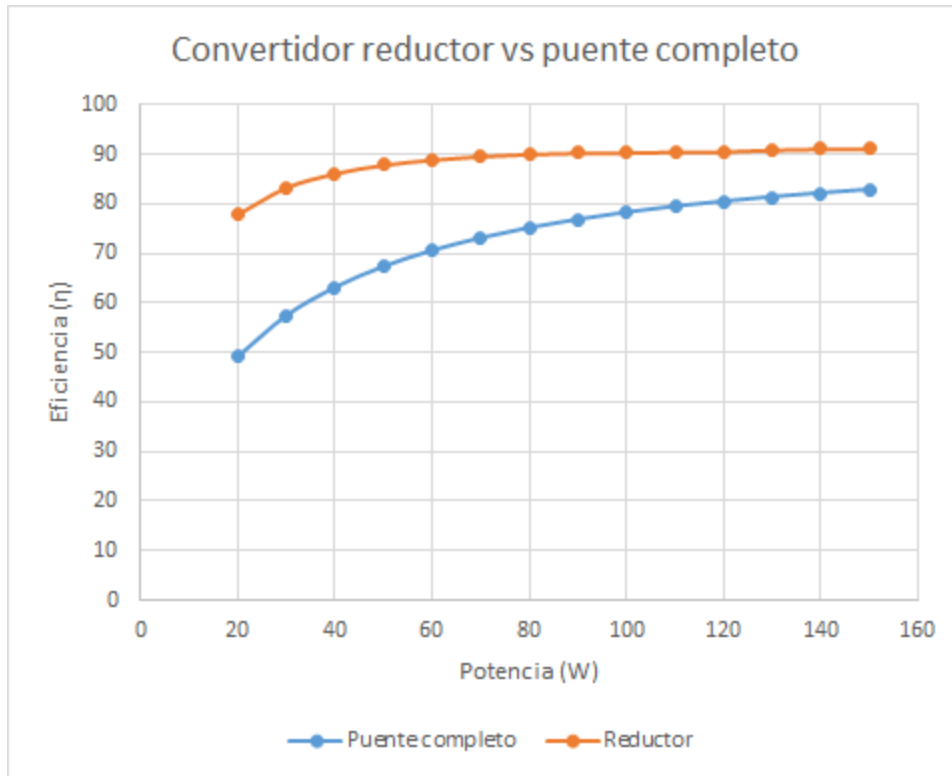


Figura 3.11. Eficiencias de los convertidores reductor y puente completo

### 3.4 SELECCIÓN DEL CONVERTIDOR

Rememorando las características del convertidor reductor y el puente completo mencionadas en el capítulo anterior, una vez analizado y simulado ambas topologías, se opta por trabajar con el convertidor reductor ya que muestra una mejor eficiencia para la potencia nominal. Aunado a esto, dicha topología tiene menos interruptores y, al ser una topología no aislada, presenta menos pérdidas a diferencia del convertidor puente completo que presenta pérdidas en el transformador.

## 4 CAPITULO 4: SIMULACIÓN DE LAS TÉCNICAS DE MEJORA A LA EFICIENCIA

---

En el presente capítulo se realizan las simulaciones de los métodos para la mejora de la eficiencia en el convertidor CD/CD seleccionado, también se lleva a cabo la comparación de dichos métodos.

## 4.1 INTERRUPTORES HÍBRIDOS

En la literatura se encontró que el método que presentó mejores resultados fue el añadir interruptores híbridos a los convertidores de potencia [37], [10]. Así pues, una vez seleccionado el convertidor reductor y los componentes, como siguiente paso se simuló este método con un MOSFET y un IGBT en paralelo, como se muestra en la figura 4.1.

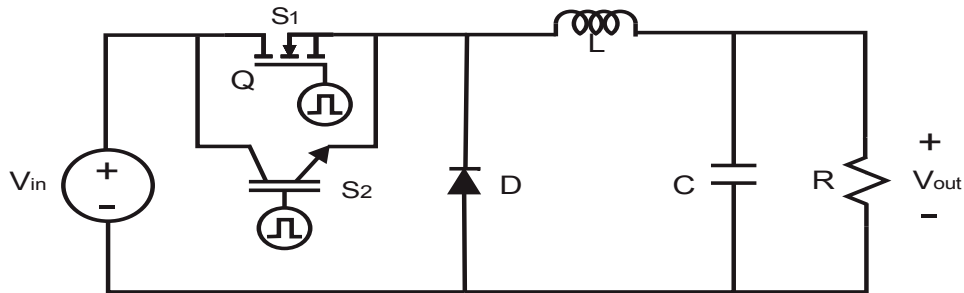


Figura 4.1. Convertidor reductor con interruptores híbridos

Esta configuración opera con un mecanismo en el cual, cuando existe una carga alta o media, funcionan ambos interruptores (MOSFET-IGBT) en paralelo con conmutación síncrona; por otro lado, cuando se detecta una carga ligera se trabaja con un solo interruptor (el MOSFET), lo cual implica que el MOSFET opera en todo el intervalo de carga. En [37] se utiliza un mecanismo parecido denominado conmutación W, en el cual se utilizan dos interruptores en paralelo con un tamaño diferente de compuerta.

Al principio se opera con carga ligera, por lo cual únicamente conmuta el MOSFET; cuando la corriente aumenta, en  $t = 0.03$  segundos, entra en conmutación el IGBT en sincronía con el MOSFET, esto está definido por el nivel de corriente que corresponde a la caída de tensión del IGBT. En la figura 4.2 se muestra la corriente de carga. Los resultados de la simulación del mecanismo se observan en la figura 4.3, la cual muestra las señales de compuerta del IGBT.

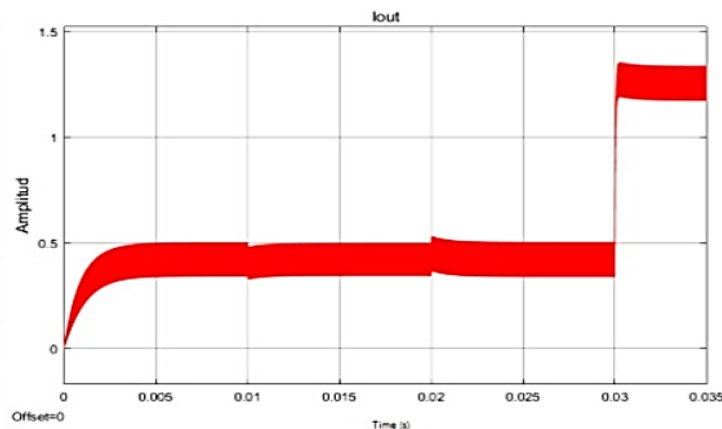


Figura 4.2. Corriente de salida

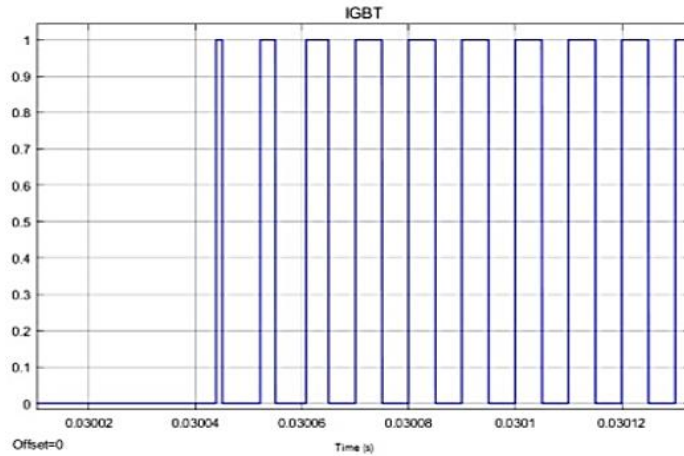


Figura 4.3. Conmutación del IGBT

En la figura 4.4 se observan las curvas de eficiencia de convertidor reductor con y sin el mecanismo descrito, tomando en cuenta las características de los componentes. Se aprecia la mejora en el intervalo de cargas ligeras, con un incremento del orden del 20 %. La mejora se mantiene inclusive para cargas pesadas, aunque con menor impacto.

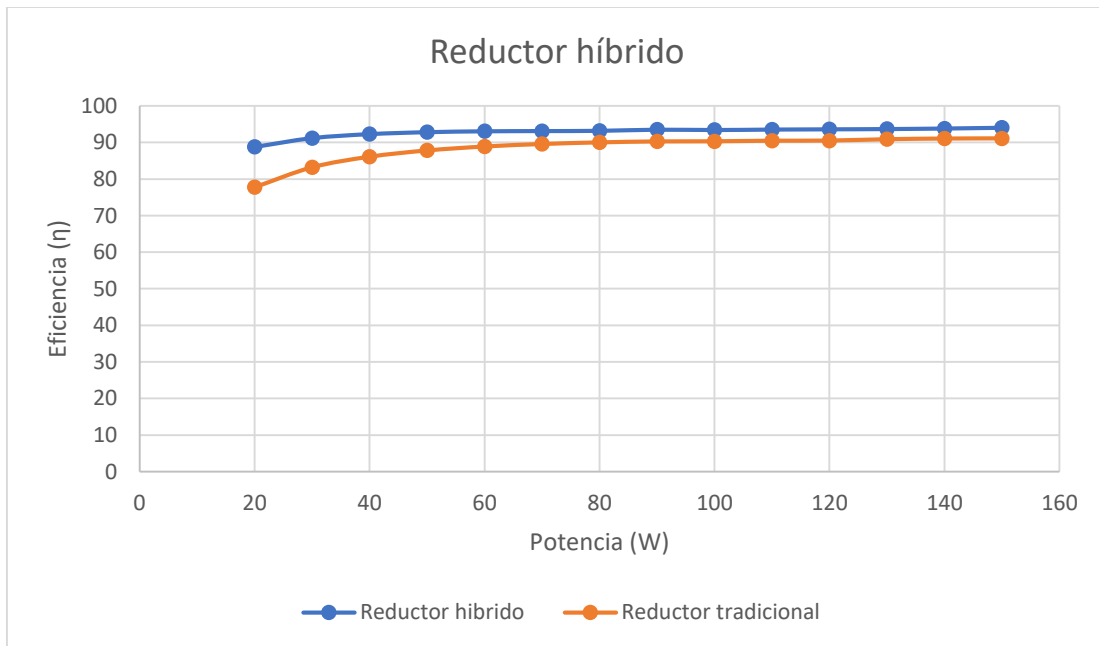


Figura 4.4. Comparación de eficiencia del convertidor reductor con interruptores híbridos vs reductor tradicional

Para este método se implementó la regulación de voltaje de salida, comparándose dos métodos, el control PID y el compensador tipo III. El diseño y resultados se muestran a continuación.

#### 4.1.1 REGULACIÓN DE VOLTAJE

Para la regulación del voltaje de salida del convertidor reductor se proponen dos soluciones. La primera es mediante un control PID y la segunda con un compensador tipo III. Los controladores se diseñaron y se comparó su desempeño, con el fin de elegir el que mejores resultados presente para su implementación.

#### 4.1.2 CONTROL PID

Para determinar las ganancias del controlador se utilizó el método de colocación de polos, simplificando el diagrama de bloques mostrado en la figura 4.5.

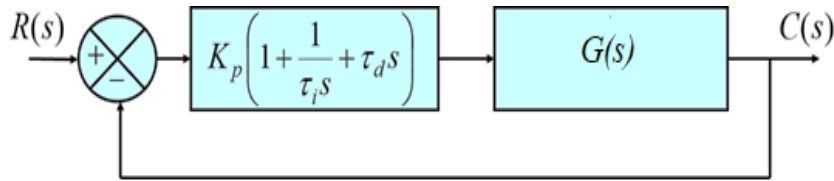


Figura 4.5. Diagrama de bloques en lazo cerrado

Utilizando algebra de bloques para obtener el sistema en lazo cerrado [43] se obtiene:

$$\frac{C(s)}{R(s)} = \frac{(\tau_d \tau_i k_p s^2 + \tau_i k_p s + k_p) \text{Vin} / LC}{s^3 \tau_i + s^2 (\tau_d \tau_i k_p \left(\frac{\text{Vin}}{LC}\right) + \tau_i \left(\frac{1}{RC}\right) + s \left[ \tau_i k_p \left(\frac{\text{Vin}}{LC}\right) + \tau_i \left(\frac{1}{LC}\right) \right] + k_p \left(\frac{\text{Vin}}{LC}\right))} \quad (4.1)$$

Se toma el polinomio característico y se iguala a la ecuación general de orden 3:

$$s^3 + s^2 \left[ \frac{\tau_d k_p \text{Vin}}{LC} + \frac{1}{RC} \right] + s \left[ \frac{k_p \text{Vin}}{LC} + \frac{1}{LC} \right] + \frac{k_p \text{Vin}}{\tau_i LC} = s^3 + s^2 (2\varepsilon \omega_n + \alpha) + s (\omega_n^2 + \alpha 2\varepsilon \omega_n) + \alpha \omega_n^2 \quad (4.2)$$

Dada la ecuación 4.2, se relaciona cada miembro del polinomio característico con sus coeficientes:

$$\frac{k_p \text{Vin} + 1}{LC} = \omega_n^2 + \alpha 2\varepsilon \omega_n \quad (4.3)$$

Se despeja la ganancia proporcional:



$$k_p = \frac{\omega_n^2 LC + \alpha 2 \varepsilon \omega_n LC - 1}{V_{in}} \quad (4.4)$$

Se utiliza el mismo procedimiento para despejar  $\tau_d$  y  $\tau_i$  a partir de estos se obtiene la ganancia integral y derivativa considerando los valores de la tabla 4.1.

$$\tau_i = \frac{k_p V_{in}}{\alpha \omega_n^2 LC} \quad (4.5)$$

$$\tau_d = \left[ 2 \varepsilon \omega_n + \alpha - \frac{1}{RC} \right] \frac{LC}{k_p V_{in}} \quad (4.6)$$

Tabla 4.1. Parámetros para obtener las ganancias del controlador PID [43].

| Parámetro     | Valor                            |
|---------------|----------------------------------|
| $\omega_n$    | $\omega_n = \frac{1}{\sqrt{LC}}$ |
| $\varepsilon$ | 0.7                              |
| $t_s$         | $4T \approx 5ms$                 |
| $t_p$         | 2.5ms                            |
| $t_{dr}$      | 1.25ms                           |
| $\alpha$      | 1000                             |

$$k_i = \frac{k_p}{\tau_i} \quad (4.7)$$

$$k_d = k_p * \tau_d \quad (4.8)$$

Las ecuaciones se colocaron en Matlab para obtener los resultados de manera exacta; éstos se muestran en la tabla 4.2.

Tabla 4.2. Valor de las ganancias para el controlador PID.

| Ganancia | Valor      |
|----------|------------|
| $k_p$    | 1.3155e-04 |
| $k_d$    | 1.3240e-07 |
| $k_i$    | 10.4167    |
| $t_i$    | 12.52us    |
| $t_d$    | 38.1ms     |

Finalmente, se llevó a cabo la simulación del convertidor reductor con el mecanismo de interruptores híbridos y el control PID. Se simularon cambios tanto en la carga con en el voltaje de entrada; el resultado se muestra en la figura 4.6 en lazo abierto y en la figura 4.7 en lazo cerrado.

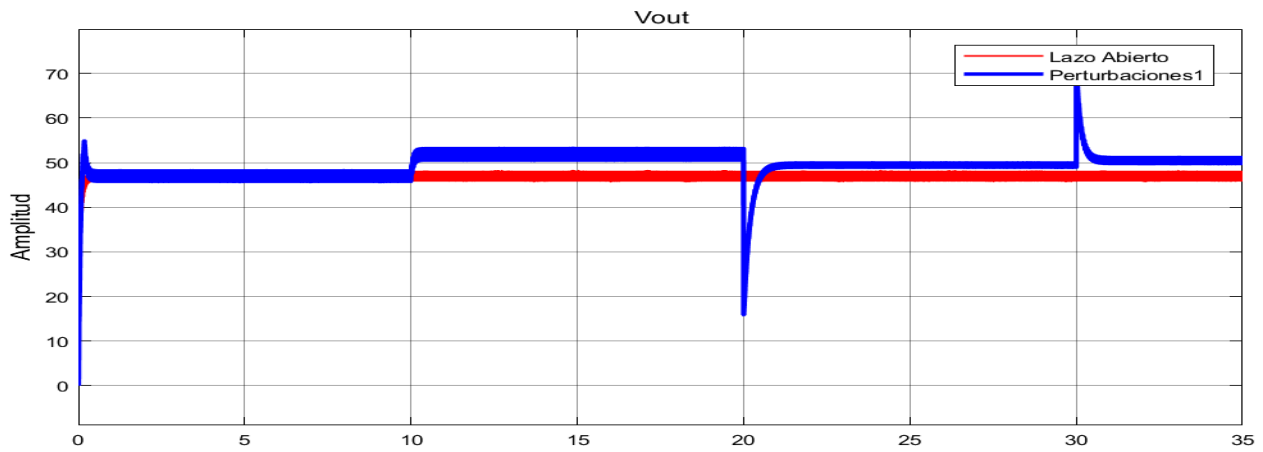


Figura 4.6. Respuesta en el tiempo lazo abierto

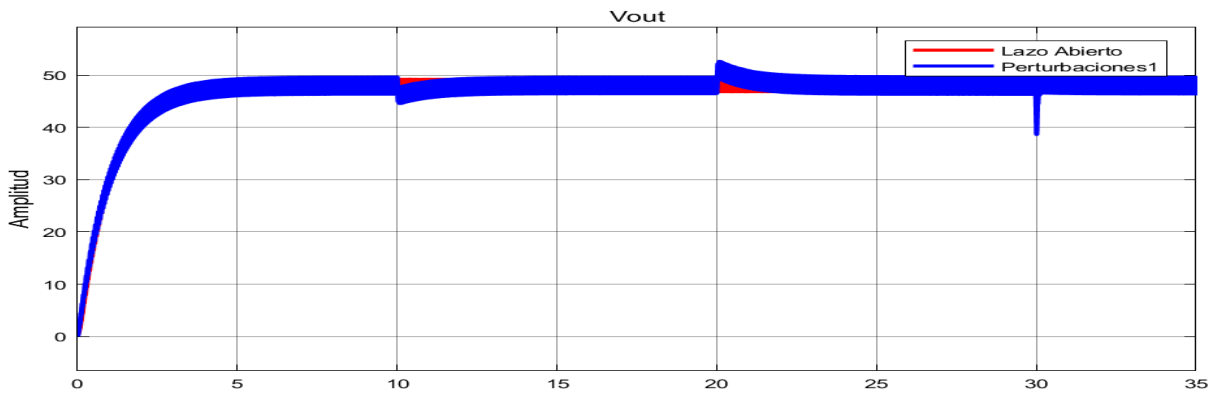


Figura 4.7. Respuesta en tiempo lazo cerrado

Se puede comprobar la robustez del controlador PID ya que, ante los cambios de carga y los cambios de voltaje, vuelve a retornar al valor de referencia. También se puede apreciar que elimina las oscilaciones presentes en la parte transitoria del sistema en lazo abierto.

### 4.1.3 COMPENSADOR TIPO III

El compensador tipo III es uno de los más utilizado en el campo de control de convertidores CD-CD [44]. Este tipo de esquemas realizan el ajuste en el ciclo de trabajo de la señal de conmutación permitiendo al convertidor mantener una salida de voltaje constante a pesar de las variaciones que puedan presentarse en la corriente de salida o en el voltaje de entrada.

En la figura 4.8 se observa la configuración del compensador tipo III; existen varias formas de obtener los valores de resistencias y capacitores, pero una de las más utilizadas es la que se muestra en [45], la cual se basa en proponer la  $R_1$  (típicamente de  $10k\Omega$ ), así como los dos polos y los dos ceros, a partir de este método se diseñó el compensador Tipo III para el convertidor reductor con interruptores híbridos.

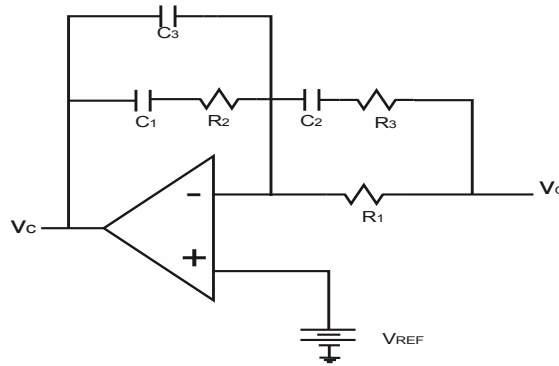


Figura 4.8. Esquema del compensador tipo III

Se muestran las ecuaciones del diseño. A partir de los polos y ceros se obtienen los valores de los capacitores y resistencias del compensador tomando en consideración que  $C_1 \gg C_3$  [45].

La respuesta del sistema está dada por la ecuación 4.9.

$$V_c = V_{ref} + \frac{z_f}{z_i} * (V_{ref} - V_o) \tag{4.9}$$

donde las impedancias  $z_i$  y  $z_f$  representan:

$$z_f = \left( \frac{1}{C_1 S} + R_2 \right) \parallel \frac{1}{C_3 S} \tag{4.10}$$

$$z_i = \left( \frac{1}{C_2 S} + R_3 \right) \parallel R_1 \tag{4.11}$$

Al llevar a cabo el paralelo de ambas impedancias se puede obtener la función de transferencia del compensador:

$$H(s) = \frac{(1+C_1R_2S)(1+C_2(R_1+R_3)S)}{R_1(C_1+C_3)S[1+R_2(\frac{C_1C_3}{C_1+C_3})S](1+C_2R_3S)} \quad (4.12)$$

De la ecuación 4.12 se obtienen los polos y ceros y se expresan en las siguientes ecuaciones:

$$H(s) = \frac{h_{lf}}{s} = \frac{(1+s/f_{z1})(1+s/f_{z2})}{(1+s/f_{p1})(1+s/f_{p2})} \quad (4.13)$$

Donde  $h_{lf}$  es la ganancia en bajas frecuencias y se puede obtener de la siguiente forma [45]:

$$h_{lf} = \frac{1}{R_1(C_1+C_3)} \quad (4.14)$$

Los ceros están representados por  $f_{z1}$  y  $f_{z2}$  y los polos  $f_{p1}$ ,  $f_{p2}$ .

$$f_{z1} = \frac{1}{R_1C_1} \quad (4.15)$$

$$f_{z2} = \frac{1}{C_2(R_1+R_3)} \quad (4.16)$$

$$f_{p1} = \frac{1}{R_3C_2} \quad (4.17)$$

$$f_{p2} = \frac{1}{R_3(\frac{C_1C_3}{C_1+C_3})} \quad (4.18)$$

Una vez que se proponen los valores de polos y ceros, y tomando en cuenta el valor de  $R_1$ , se obtiene el valor de los componentes del compensador.

$$C_1 = \frac{f_{p2} \cdot f_{z2}}{R_1 f_{p2} h_{lf}} \quad (4.19)$$

$$C_2 = \frac{f_{p1} \cdot f_{z1}}{R_1 f_{p1} f_{z1}} \quad (4.20)$$

$$C_3 = \frac{f_{z2}}{R_1 f_{p2} h_{lf}} \quad (4.21)$$

$$R_2 = \frac{f_{p2} R_1 h_f}{f_{p2}(f_{p2} - f_{z2})} \quad (4.22)$$

$$R_3 = \frac{f_{z1} R_1}{f_{p1} - f_{z1}} \quad (4.23)$$

Los valores de los polos y ceros propuestos se muestran en la tabla 4.3.

*Tabla 4.3. Valores de polos y ceros seleccionados*

| <b>Polos y ceros</b> | <b>Valor</b> |
|----------------------|--------------|
| $f_{z1}$             | 7 kHz        |
| $f_{z2}$             | 6.02 kHz     |
| $f_{p1}$             | 482.87 kHz   |
| $f_{p2}$             | 13268.94 kHz |

Los resultados se muestran en la tabla 4.4. El resultado en simulación se muestra en la figura 4.9.

*Tabla 4.4. Valores de los componentes para el compensador tipo III.*

| <b>Componente</b> | <b>Valor</b>    |
|-------------------|-----------------|
| $R_1$             | 10 k $\Omega$   |
| $R_2$             | 1137.6 $\Omega$ |
| $R_3$             | 141.8 $\Omega$  |
| $C_1$             | 126.53 nF       |
| $C_2$             | 14.0857 nF      |
| $C_3$             | 49.226 pF       |

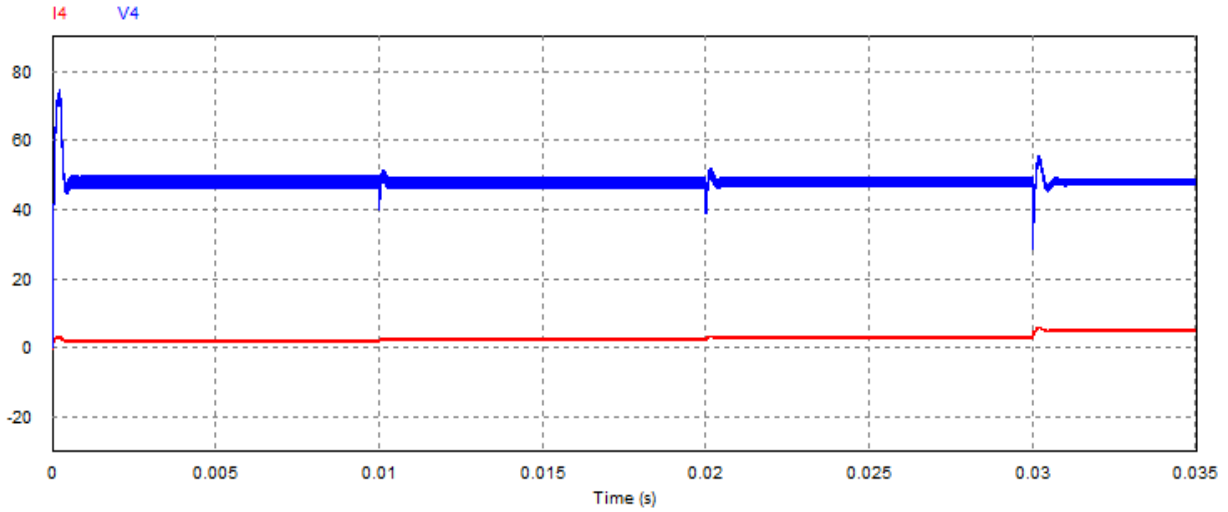


Figura 4.9. Respuesta en lazo cerrado del reductor con compensador tipo III ante perturbaciones en carga y voltaje de entrada

Como se puede observar, dos de las principales ventajas del compensador tipo III son su respuesta rápida, y la reducción de los rizados ante las perturbaciones.

## 4.2 CIRCUITO CUASI-RESONANTE

En la figura 4.10 se muestra el convertidor reductor con conmutación a voltaje cero cuasi-resonante, cuya operación se divide en cuatro etapas como se ilustra en la figura 4.11.

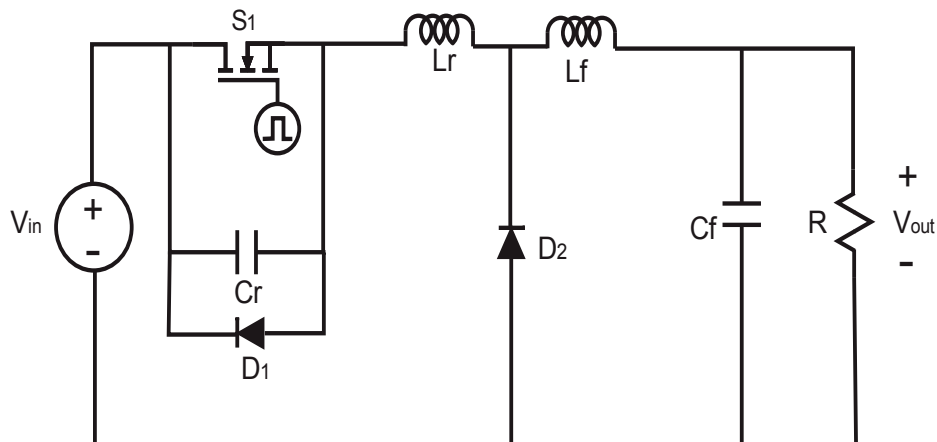


Figura 4.10. Reductor ZVS QRC

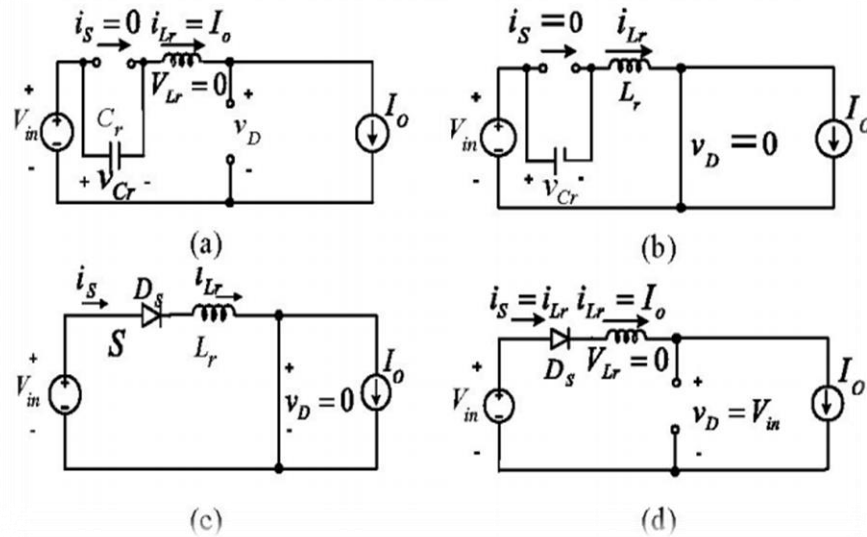


Figura 4.11. Etapas de funcionamiento del convertidor QRC.

Las condiciones iniciales son:

- Etapa lineal (figura 4.11 a): El interruptor y el diodo se apagan; la corriente a través del capacitor y el inductor resonante es igual a la corriente de salida. Al ser constante esta corriente, la caída de voltaje entre las terminales del inductor es nula y el voltaje entre terminales del capacitor crece de manera lineal.
- Etapa resonante (figura 4.11 b): El voltaje en el capacitor resonante excede el voltaje de entrada y el diodo de conmutación libre enciende, dando como resultado que el capacitor e inductor resonante comiencen a resonar.
- Etapa de recuperación (figura 4.11 c): El interruptor y el diodo están encendidos en esta etapa, el voltaje en el capacitor resonante es nulo y en el inductor resonante es negativo por lo que es justo aquí donde se logra la conmutación a voltaje cero, siendo esta etapa la más importantes.
- Etapa de conmutación libre (figura 4.11 d): Esta etapa comienza cuando la corriente en el diodo es nula y la corriente del inductor resonante alcanza el valor de la corriente de salida, en esta etapa el funcionamiento del convertidor es el de un reductor tradicional.

El desarrollo para obtener los valores del capacitor y del inductor resonante, y la frecuencia de resonancia, se muestra a continuación

El funcionamiento y características de convertidor dependen del diseño del circuito resonante. Para ello se definen los siguientes parámetros con las especificaciones mostradas en la tabla 4.5, en la cual los valores del voltaje de entrada máximo y mínimo se tomaron de las especificaciones de un panel con un  $\pm 5$  de tolerancia para el máximo y el mínimo [39], [40], [41].

Tabla 4.5. Especificaciones de diseño del circuito resonante.

| Parámetro      | Valor          |
|----------------|----------------|
| $V_{out}$      | 48 V           |
| $V_{in_{max}}$ | 100.8 V        |
| $V_{in_{min}}$ | 91.2 V         |
| $R_{l_{max}}$  | 46.08 $\Omega$ |
| $R_{l_{min}}$  | 15.36 $\Omega$ |

Como primer paso, se obtienen las ganancias máxima y mínima a partir de las siguientes ecuaciones.

$$M_{min} = \frac{V_{out}}{V_{in_{max}}} = 0.4761 \quad (4.24)$$

$$M_{max} = \frac{V_{out}}{V_{in_{min}}} = 0.5263 \quad (4.25)$$

Como segundo paso se obtiene la impedancia característica óptima mostrada en la ecuación 4.26, y posteriormente se obtiene la frecuencia resonante mostrada en la ecuación 4.27 [9], [35].

$$Z_n = \frac{R_{l_{max}}}{M_{min}} = \frac{46.08}{0.4761} = 96.7863 \quad (4.26)$$

$$f_R = \frac{3(1+\pi)f_s}{4\pi(1-M_{min})} = 188.7254 \text{kHz} \quad (4.27)$$

Una vez que se obtiene la impedancia característica se pueden obtener los valores del capacitor e inductor resonante mediante las ecuaciones 4.28 y 4.29.

$$L_R = \frac{Z_n}{2\pi f_s} = 81.62 \mu\text{H} \quad (4.28)$$

$$C_R = \frac{1}{2\pi f_s Z_n} = 8.7131 \text{nF} \quad (4.29)$$

En la figura 4.12 se muestra la forma de onda resultante de la simulación, con la conmutación a voltaje cero; es decir: conmutación suave al encendido. En la figura 4.13 se muestran los resultados en eficiencia.



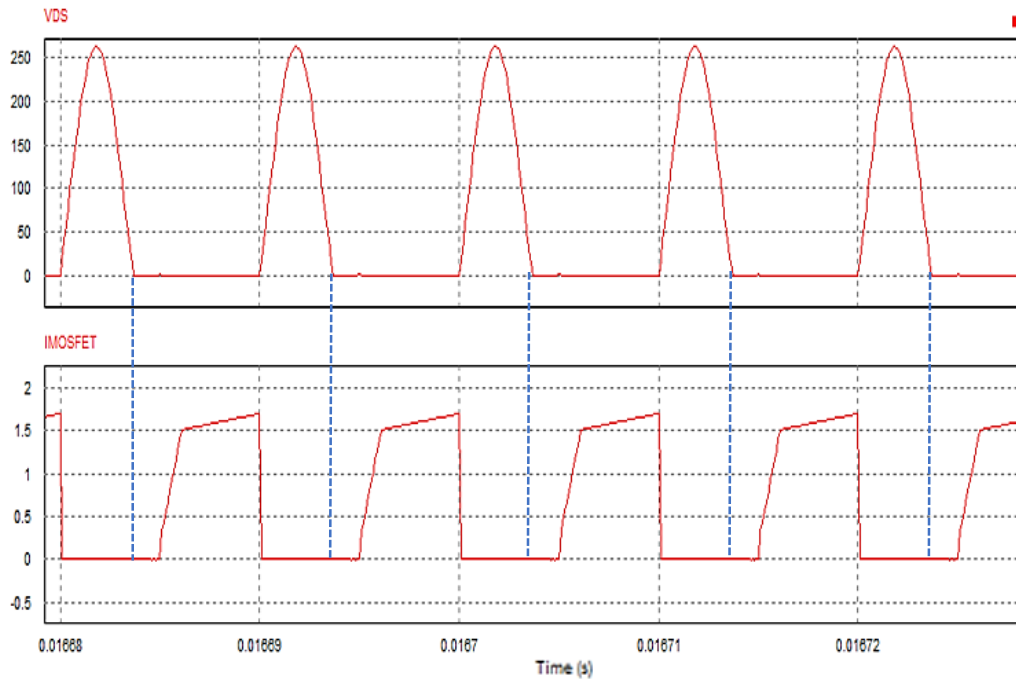


Figura 4.12. Conmutación a voltaje cero

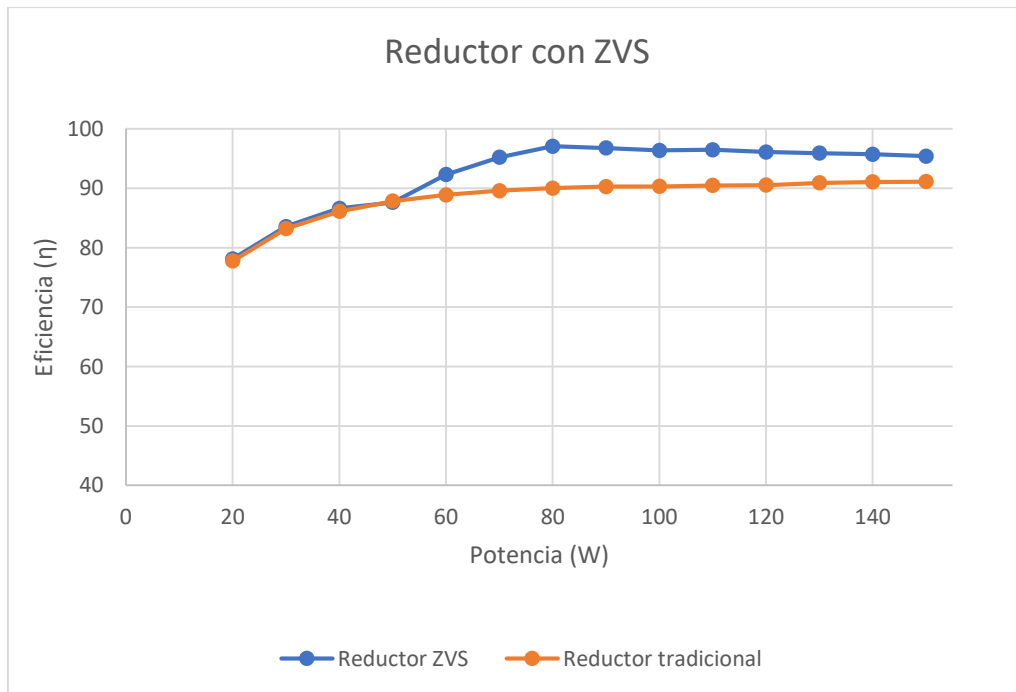


Figura 4.13. Gráfica de eficiencia del reductor ZVS

### 4.3 CONTROL POR FRECUENCIA VARIABLE

La técnica de control por frecuencia variable se utiliza principalmente para elevar la eficiencia en cargas ligeras; a continuación, se muestran los parámetros que se utilizaron para llevar a cabo el control.

A partir de la referencia [42] se obtiene la ecuación 4.30 para obtener la frecuencia en cargas ligeras; para las cargas pesadas se utiliza la frecuencia de conmutación, estas frecuencias se rigen por el parámetro de discontinuidad K y la ganancia M mostrados en la tabla 4.6.

$$f_{s_{Qligeras}} = \frac{V_O(V_{in}-V_O)}{L * I_{pico} * V_{in}} \quad (4.30)$$

Tabla 4.6. Parámetros de discontinuidad.

| Parámetro   | Modo     |
|-------------|----------|
| $K = 1 - M$ | Frontera |
| $K < 1 - M$ | MCD      |
| $K > 1 - M$ | MCC      |

En la figura 4.14 se muestra el funcionamiento en simulación del control: se puede observar que en cargas pesadas el convertidor trabaja en modo de conducción continua, con la frecuencia de conmutación del diseño (100kHz), mientras que cuando se tienen cargas ligeras el convertidor trabaja en modo de conducción discontinua y la frecuencia de conmutación disminuye.

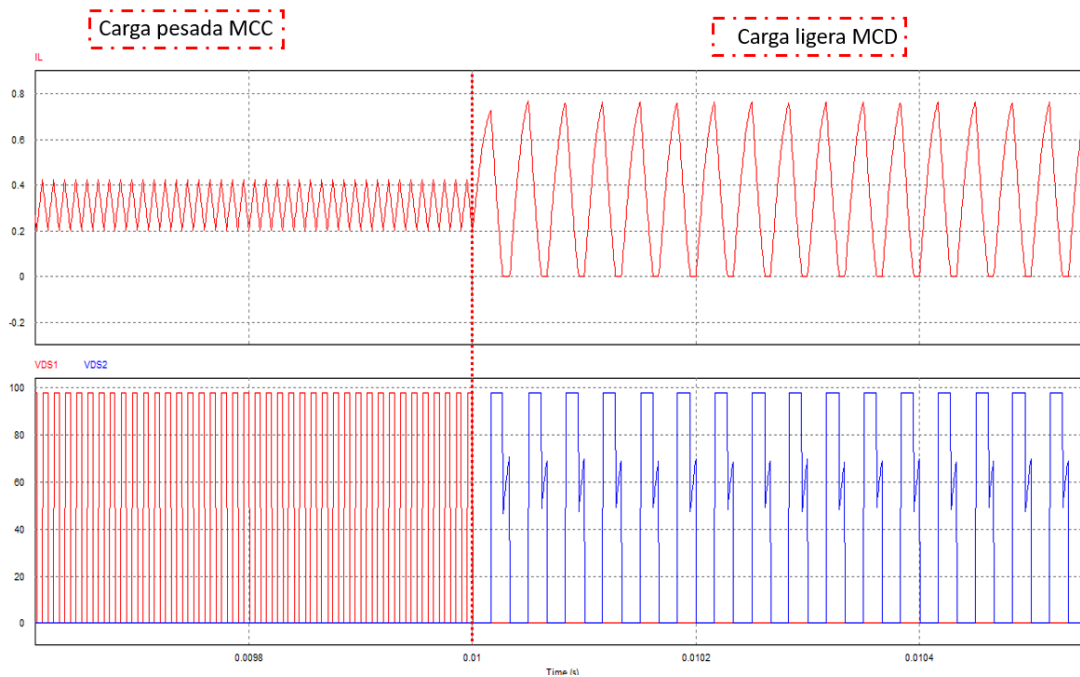


Figura 4.14. Funcionamiento del convertidor reductor con frecuencia variable

En la figura 4.15 se observa que, cuando la carga varía de pesada a ligera, la frecuencia varía de mayor a menor.

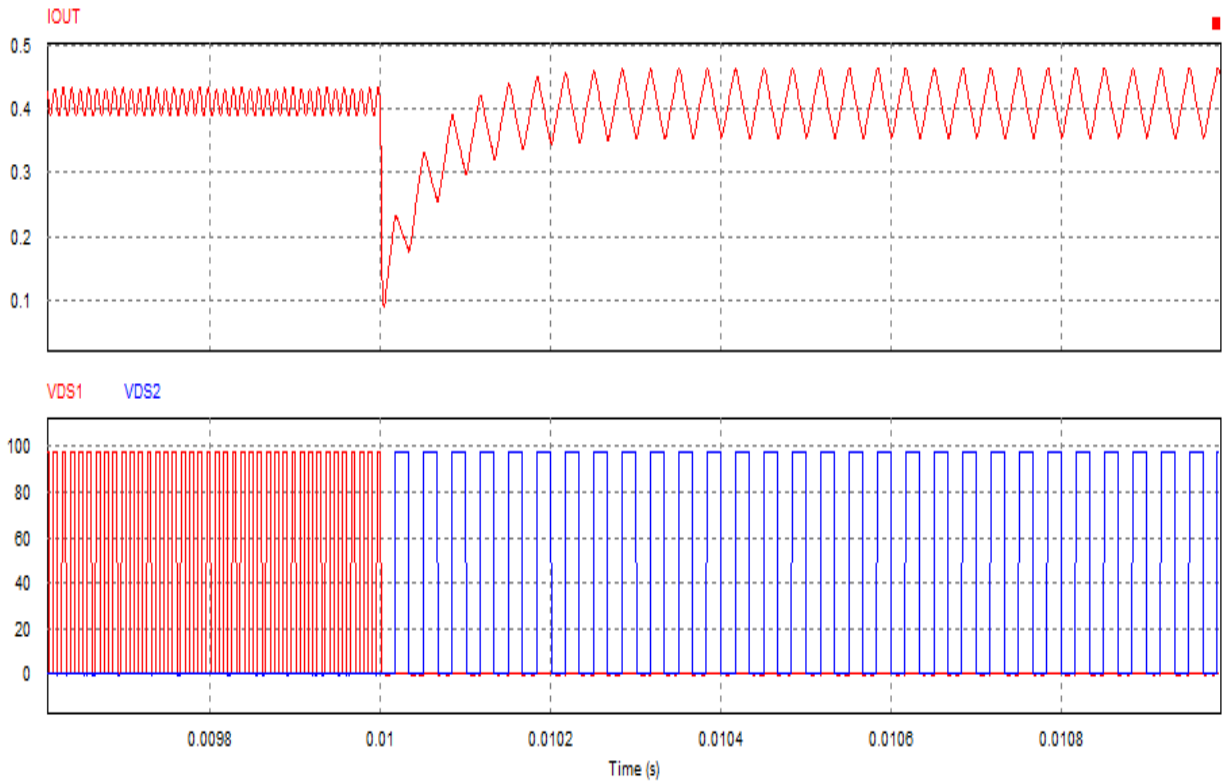


Figura 4.15. Cambio de frecuencia en función de la carga

La figura 4.16 muestra el resultado en eficiencia de convertidor reductor con control por frecuencia variable, comparado con el reductor estándar.

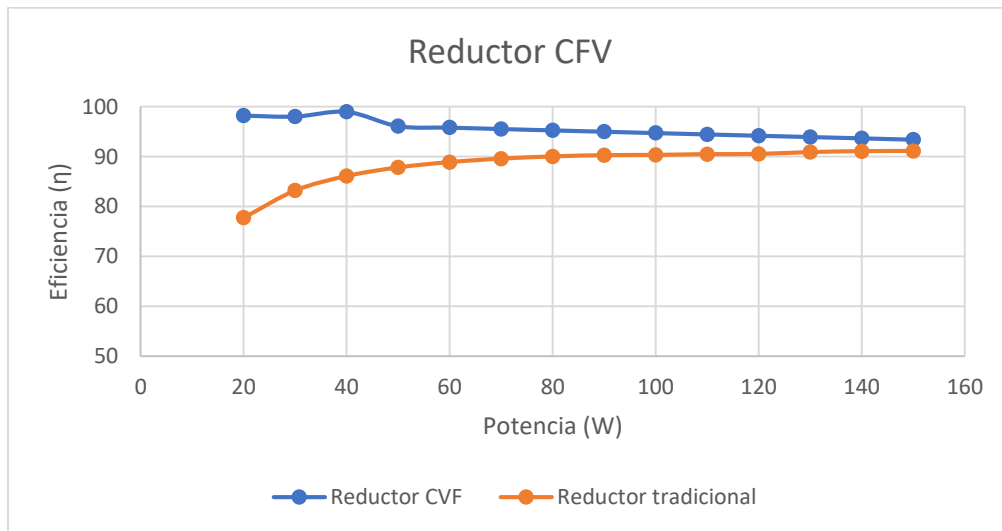


Figura 4.16. Eficiencia del convertidor reductor con CVF

## 4.4 DESCONEXIÓN DE FASES

En la figura 4.17 se muestra la simulación del convertidor reductor de dos fases, una de las cuales se desconecta cuando detecta una carga ligera. Se usa un comparador para establecer el umbral de conexión-desconexión y lo que se calcula son los valores de las resistencias se propone la  $R_1$ , para la resistencia  $R_2$  y el valor de la fuente  $V_x$  se utilizan las ecuaciones 4.31 y 4.32. Donde  $R_1$  y  $R_2$  son las resistencias conectadas a la parte no inversora del comparador

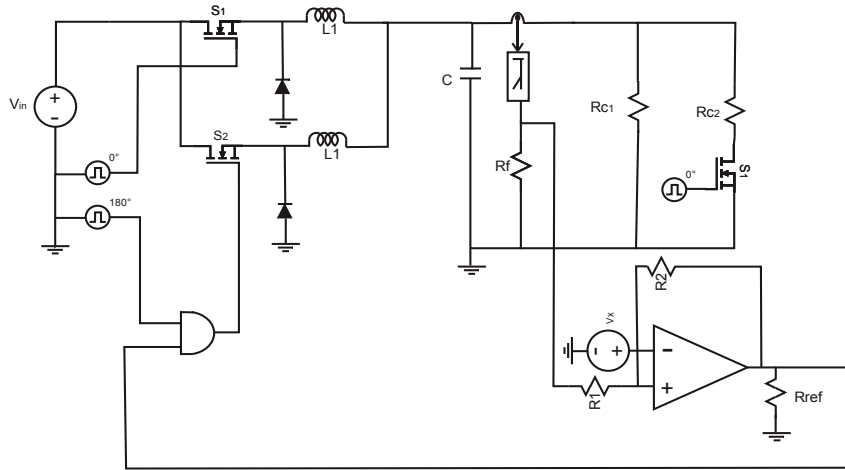


Figura 4.17. Esquema de simulación del convertidor con desconexión de fases

$$R_2 = \frac{(V_{OH} - V_{OL})}{(V_{IH} - V_{IL})} R_1 \quad (4.31)$$

$$V_x = \frac{V_{IH} R_2 + V_{OL} R_1}{R_1 + R_2} \quad (4.32)$$

donde  $V_{OH}$ ,  $V_{OL}$ ,  $V_{IH}$ ,  $V_{IL}$  son los voltajes de salida y de entrada altos y bajos del comparador, estos se muestran en la figura 4.18. Donde la fuente conectada a la parte negativa del comparador permite realizar un desplazamiento de nivel.

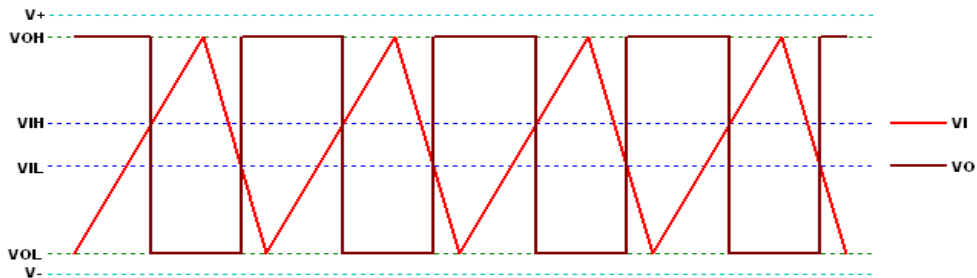


Figura 4.18. Señal de entrada y salida del comparador

En la figura 4.19 se muestran las formas de onda de la carga y las dos fases del convertidor reductor. Ya que la corriente de carga se comparte entre las diferentes fases, cuando existe una carga ligera no es necesario encenderlas todas y en este caso solo funciona una. Por otro lado, cuando el convertidor tiene cargas pesadas funcionan ambas fases por lo que aumenta la eficiencia del convertidor.

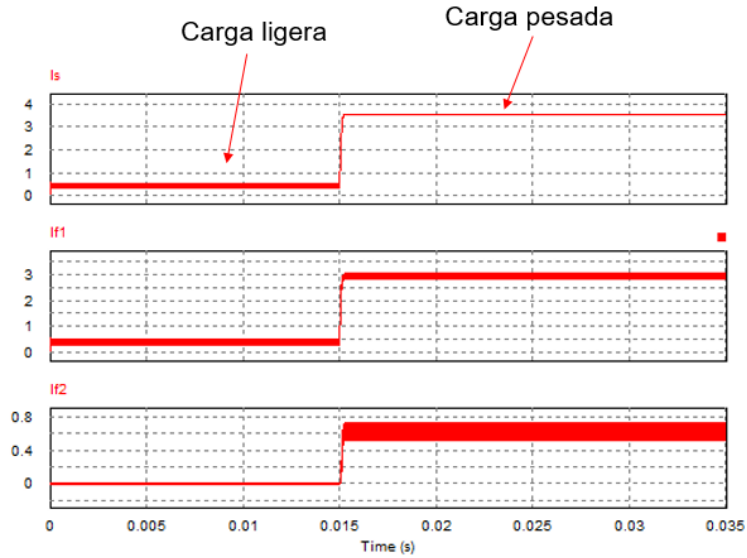


Figura 4.19. Formas de onda de la carga y de la fase 1 y 2

En la figura 4.20 se muestra el resultado de la simulación en eficiencia.

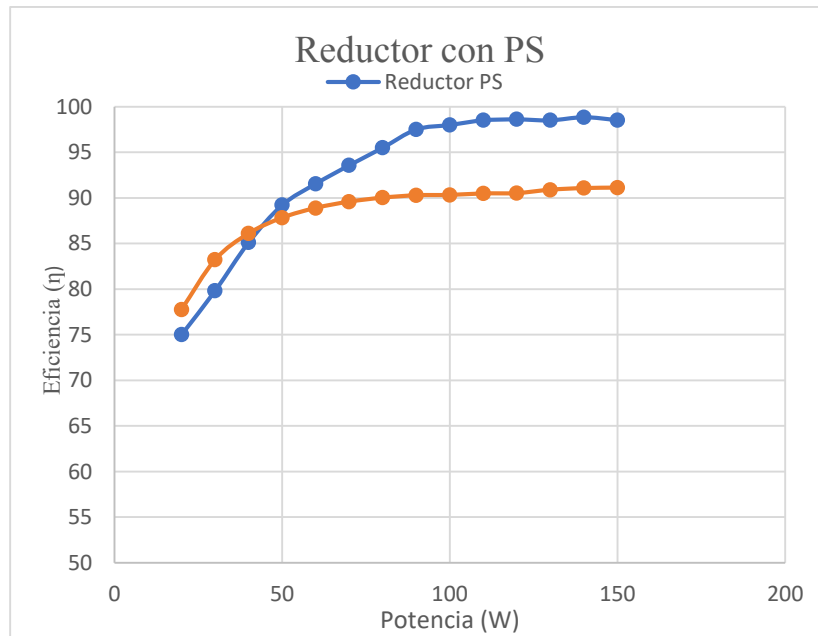


Figura 4.20. Eficiencia del convertidor con desconexión de fases

## 4.5 COMPARACIÓN DE LOS MÉTODOS

Para llevar a cabo la comparación de los métodos se utilizaron gráficas de radar, en las que se involucran las siguientes variables:

- Número de interruptores
- Número de capacitores
- Número de inductores
- Eficiencia en carga ligera
- Eficiencia en carga pesada

La eficiencia se muestra en una escala de 0 a 10, para que pueda apreciarse de mejor forma. Las comparaciones se ilustran en las siguientes figuras.



Figura 4.21. Gráfica de radar interruptores híbridos

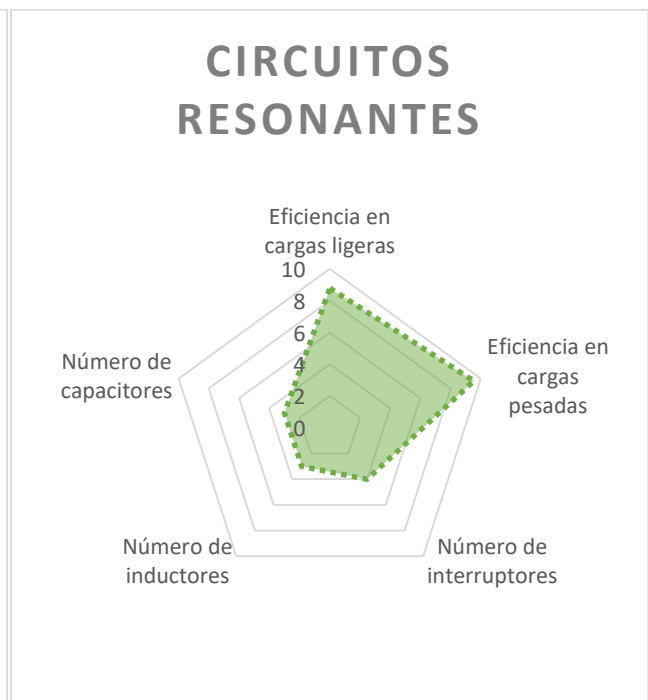


Figura 4.22. Gráfica de radar circuito cuasi-resonante

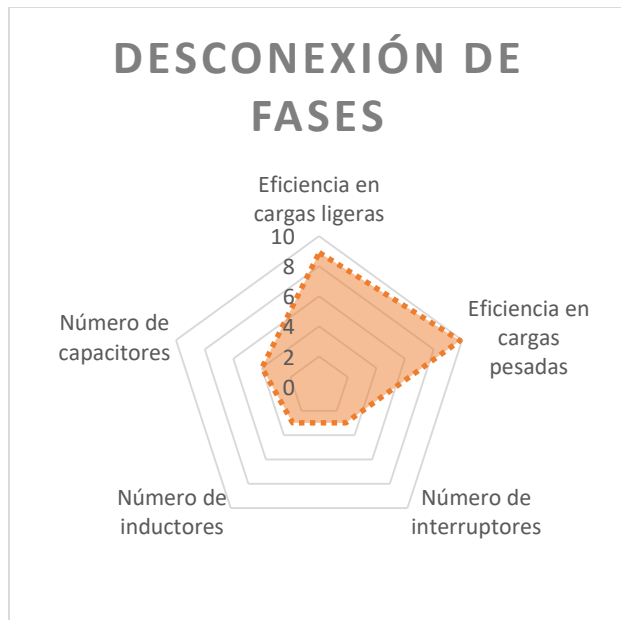


Figura 4.23. Gráfica de radar desconexión de fases

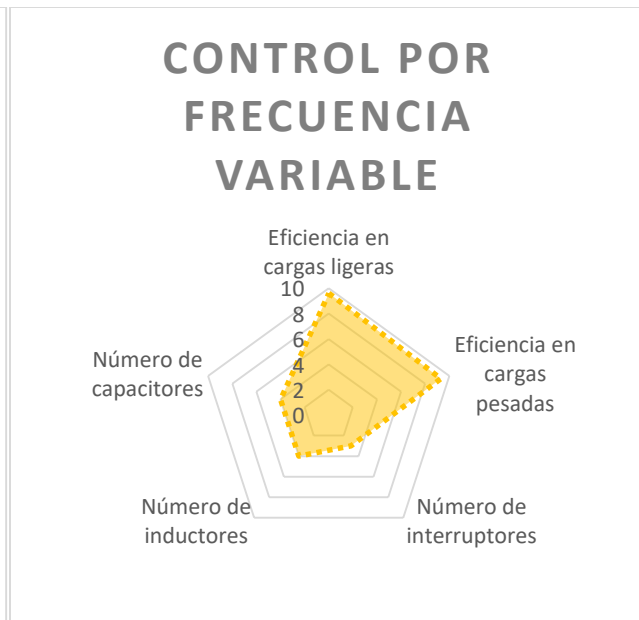


Figura 4.24. Gráfica de radar control por frecuencia variable

En la tabla 4.7 se observa un contraste de las cuatro técnicas simuladas, mostrándose la cantidad de inductores, capacitores e interruptores extra que se utilizaron en cada caso. También se observa si la eficiencia es alta en todo el intervalo de carga.

Tabla 4.7. Contraste de las técnicas para mejorarla eficiencia.

| Parámetro                          | Interruptores híbridos | Circuitos resonantes | Control por frecuencia variable | Desconexión de fases |
|------------------------------------|------------------------|----------------------|---------------------------------|----------------------|
| Interruptor adicional              | Sí                     | No                   | Sí                              | Sí                   |
| Inductor adicional                 | No                     | Sí                   | No                              | Sí                   |
| Capacitor adicional                | No                     | Sí                   | No                              | No                   |
| Problemas con EMI                  | Sí                     | Sí                   | Sí                              | Sí                   |
| Buena eficiencia en cargas ligeras | Sí                     | No                   | Sí                              | No                   |
| Buena eficiencia en cargas pesadas | Sí                     | Sí                   | Sí                              | Sí                   |





# 5 CAPITULO 5: CONCLUSIONES Y TRABAJOS FUTUROS

---

En el capítulo 5 se observan las conclusiones finales del trabajo de tesis, así como las mejoras que pueden hacerse a trabajo futuro.

## 5.1 CONCLUSIONES

De manera general, se puede concluir que se cumplió con los nuevos objetivos. Se simularon y compararon los cuatro métodos propuestos, lo cual en sí mismo representa un aporte ya que en la literatura existen pocas comparaciones de los distintos métodos de mejora a la eficiencia, como se muestra en la figura A.1 del anexo A.

En las tablas 1.1 y 1.2 se observa el consumo de energía en aplicaciones que están en modo de espera a baja potencia. Se puede ver que en México los consumos de estos están en el orden de los TWh al año, por lo que si se tiene una buena eficiencia en cargas ligeras este consumo disminuye. A su vez, se cumple con el objetivo de mejorar la eficiencia de una carga mínima a una máxima, ya sea en mayor proporción o en menor proporción en cada uno de los cuatro métodos. A continuación, se muestran a manera de lista algunas de las conclusiones a resaltar.

- De acuerdo a la comparación, se resalta que el método que presenta mejores eficiencias es el del control por frecuencia variable, tal como se ve en la literatura [11]. Al combinarse este método con la conmutación PWM, se eleva la eficiencia en todo el intervalo de carga; en comparación con los otros métodos, el cambio de frecuencia permite aumentar la eficiencia.
- En cuanto a la regulación de voltaje se puede concluir que, al compararse el PID y el tipo III, ambos cumplieron con el objetivo de regular el voltaje de salida ante cambios en la entrada y en la carga en el convertidor reductor con interruptores híbridos. Debe notarse, sin embargo, que el compensador tipo III presentó mejores resultados ya que llega a su estado estacionario más rápido.
- Tener una buena eficiencia en cargas ligeras permitirá un mejor funcionamiento del convertidor ya que se tienen menores pérdidas con menos pérdidas se tienen temperaturas de operación más bajas y, potencialmente, vidas útiles más largas. Otra ventaja es que se puede ahorrar una buena cantidad de dinero ya que se ahorra más energía.

En conclusión, la técnica que se recomienda es la de control por frecuencia variable ya que permite elevar considerablemente la eficiencia en cargas ligeras y en combinación con una técnica PWM esta nos permite tener una buena eficiencia en todo el intervalo de carga.

## 5.2 TRABAJOS FUTUROS

- Recordando lo que se vio en el estado del arte, una de las mejoras que se pueden llevar a cabo es la combinación de técnicas; por ejemplo, la combinación de una modulación PWM con una PFM o PSM permitiría que el convertidor reductor aumente su eficiencia en todo el intervalo de potencia, teniendo un mayor impacto en cargas ligeras debido al cambio en las frecuencias de estas técnicas.
- Otra combinación muy utilizada encontrada en el estado del arte es la de circuitos resonantes con PFM o PSM sobre todo en convertidores puente completo.

- Recordando el capítulo 3, un trabajo a futuro podría ser el dimensionamiento del convertidor puente completo a altas potencias, ya que es uno de los convertidores más utilizados para combinarse con técnicas como circuitos resonantes para tener una conmutación a voltaje cero o a corriente cero.
- Otro punto a explorar podría ser el añadir conmutación a corriente cero al circuito cuasi resonante simulado en el presente tema de tesis, ya que, si se lleva a cabo esto se tendría un apagado y encendido suave lo que permitiría aumentar la eficiencia que se presentó en el presente documento.
- Además, podría analizarse también la conveniencia de añadir otros métodos, como el modo ráfaga en las modulaciones.
- Queda pendiente la verificación y comparación experimental de las técnicas que aquí se describen.

## REFERENCIAS

---

- [1] E. Diaz, J. Vasquez, "Potential Energy Savings by Using Direct Current for Residential Applications: A Danish Household Study Case", *IEEE Applied Power Electronics*, vol. 5, nº 15, p. 280, 2015.
- [2] X. Jinwen, et al., "A 4- $\mu$ a quiescent-current dual mode digitally controlled buck converter IC for cellular phone applications", *Solid-State Circuits, IEEE Journal*, nº 39, pp. 2342-2348, 2004.
- [3] G. Lancel, B. Deneuille, "Energy storage systems (ESS) and microgrids in Brittany islands", *CIREC - Open Access Proceedings Journal*, pp. 1741-1744, 2017.
- [4] J. Itoh, L. Takashi Fujii, "A New Approach for High Efficiency Buck-Boost DC/DC Converters Using Series Compensation", *IEEE Transactions on Circuits and Systems*, vol. 4, nº 4, 2018.
- [5] S. Zhou, R. Mora, "A High Efficiency, Soft Switching DC-DC Converter With Adaptive Current-Ripple Control for Portable Applications", *IEEE Transactions on Circuits and Systems*, vol. 53, p. 319, 2006.
- [6] Y. Olivier Trescases, Y. When, "A Survey of Light-Load Efficiency Improvement Techniques for Low-Power DC-DC Converters", *8th International Conference on Power Electronics*, 2011.
- [7] L. P. Diaz, "Los vampiros de la energía," *Revista del fideicomiso para el ahorro de energía eléctrica*, vol. 2, nº 7, p. 30, 2013.
- [8] Mohanty, "Perspectives for Reduction of Standby Power Consumption in Electrical Appliances", 2002.
- [9] A. Mendoza Mendoza, J. Fontalvo Herrera y D. A. Visbal Cadavid, "Optimización multiobjetivo en una cadena de suministro", *Revista Ciencias Estratégicas*, vol. 22, nº 32, p. 295, 2014.
- [10] C. Betanzo, "Estudio de la Mejora de la Eficiencia ante Cargas Ligeras de un Inversor sin Transformador Orientado a Microrredes en CD (Tesis de Doctorado)", 2016.
- [11] W. Al-Hoor, J. A. Abu-Qahouq, L. Huang y I. Batarseh, "Adaptive Variable Switching Frequency Digital Controller Algorithm to Optimize Efficiency", *IEEE Transactions on Circuits and Systems*, pp. 781-784, 2007.
- [12] M. Salem, J. Awang, N. I. Rumzi, T. Chee Wei y I. Alhamrouni, "Phase-shifted Series Resonant DC-DC Converter for Wide Load Variations Using Variable Frequency Control", *IEEE Transactions on Circuits and Systems*, vol. 17, nº 1, p. 329, 2017.
- [13] Y. Ching-Yuan y W. Jun-Hong, "Realization of Buck Converter with Adaptive Variable-Frequency Control", *IEEE Transactions on Circuits and Systems*, vol. 17, p. 211, 2017.
- [14] M. Liu, J. Yu, C. Kuo y T. Kuo, "Optimizing the Efficiency of DC-DC Converters with an Analog Variable-Frequency Controller", *IEEE Transactions on Circuits and Systems*, pp. 910-913, 2008.

- [15] G. Rincon-Mora, Z. Zhou, "An accurate, low-voltage, cmos switching power supply with adaptive on-time pulse-frequency modulation (PFM) control", *IEEE Transactions on Circuits and Systems*, vol. 2, nº 54, pp. 312-321, 2007.
- [16] D. Maeve, et al., "Comparison of light-load improvement techniques for low power buck converters.,» *International Universities Power Engineering Conference (UPEC)*", 2012.
- [17] W. Ping Luo, "A high energy efficiency PSM/PWM dual-mode for DC-DC converter in portable applications", *International Conference on Communications, Circuits and Systems*, 2009.
- [18] H. Hong-Wei, C. Chieh-Ching, C. Ke-Horng y K. Sy-Yen, "Highly Efficient Tri-Mode Control of Buck Converters with Load Sensing,» *Applied Power Electronics Conference and Exposition*", vol. 6, pp. 1073-1079, 2006.
- [19] H. Akca & S. Akca, "Hybrid switch use for light load efficiency improvement of a power inverter for stand-alone residential renewable energy system", de *European Conference*, Istanbul, 2015.
- [20] R. Williams, et al., "The dual-gate W-switched power MOSFET: a new concept for improving light load efficiency in DC/DC converters", *IEEE International Symposium on Power Semiconductor Devices and ICs*, pp. 193-196, 1997.
- [21] K. Hoffmann y J. Karst, "High frequency power switch - improved performance by MOSFETs and IGBTs connected in parallel", *Power Electronics and Applications, 2005 European Conference on*, p. 11, 2005.
- [22] N. Hatziaargyriou, "Microgrids", » *IEEE Power Energy Mag*, vol. 6, nº 3, pp. 78-94, 2008.
- [23] T. Dragjević, «"DC Microgrids—Part II: A Review of Power Architectures, Applications, and Standardization Issues,"» *IEEE Transactions on Power Electronics*, vol. 31, nº 5, pp. 3528-3549, 2016.
- [24] Fabien, L.: 'Primary frequency control by using a 1 MW battery: study at grid scale on the concept grid EDF platform', CIREN paper 0775, Lyon, 2015
- [25] J. Higa, A. Sagawa, "Improvement of Light Load Efficiency for Buck-Boost DC-DC converter with ZVS using Switched Auxiliary Inductors", *IEEE International Power Electronics and Application Conference and Exposition*, 2018.
- [26] M. Byung-Duk, L. Jong-pil y K. Tae-Jin, «A New Topology With High Efficiency Throughout All Load Range for Photovoltaic PCS,» *IEEE Transactions On Industrial Electronics*, vol. 56, nº 1, p. 4427, 2009.
- [27] LW. Lehn, E. Zubieta, "A High Efficiency Unidirectional DC/DC Converter For Integrating Distributed Resources Into DC Microgrids", *IEEE International Power Electronics*, vol. 7, nº 15, p. 280, 2015.
- [28] S. Mohamed, M. Salem, "Phase-shifted Series Resonant DC-DC Converter for Wide Load Variations Using Frequency Control", *IEEE International Power Electronics*, p. 329, 2017.
- [29] M. Byung Duk y L. JongPil, "A New Topology for Grid-Connected Photovoltaic System Using the Converter with Flat Efficiency Curve for All Load Range", *IEEE International Power Electronics*, pp. 1250-1253, 2007.

- [30] K. Satoshi Ikeda, "Efficiency Improvement of Isolated Bidirectional Boost Full Bridge DC-DC Converter", *International conference on Renewable Energy Research and Applications*, vol. 14, nº 17, pp. 673-674, 2018.
- [31] A. P. Alamos, "Análisis de Pérdidas del Convertidor Buck Síncrono para Aplicaciones Móviles (Tesis de maestría)", Cuernavaca, 2007.
- [32] H. Tzung-Je L y C.-C. Wang, "High Efficiency Buck Converter with Wide Load Current Range Using Dual-mode of PWM and PSM", *IEEE International Power Electronics*, 2019.
- [33] K. JiTai Han, H.Cho,"A High Efficiency Non-isolated Bidirectional DC-DC Converter with Zero-Voltage-Transition", *IEEE Trans. Ind. Electr*, pp. 198-203, 2013.
- [34] W. Su, W.Liu,"A Novel Phase-Shedding Control Scheme for Improved Light Load Efficiency of Multiphase Interleaved DC–DC Converters",*IEEE Transactions On Power Electronics*, vol. 28, nº 10, 2013.
- [35] W. Seung-Ho Baek, "A Novel Phase Shedding Control Algorithm Considering Maximum Efficiency for 3-Phase Interleaved Boost Converter",*IEEE Transportation Electrification Conference and Expo, Asia - Pacific (ITEC)*, vol. 5, nº 16, pp. 427-431, 2016.
- [36] R. G. Nava, Diseño, construcción y análisis de un convertidor DC-DC de 1kW., 2013.
- [37] R. Williams, W. Grabowski, "The dual-gate w-switched power mosfet: a new concept for improving light load efficiency in dc/dc converters",*IEEE International symposium on power semiconductor devices and IC'S*, pp. 193-196, 1997.
- [38] K. Ogata, "Ingeniería de Control Moderna", Ed. Pearson, pp. 15-17, 2010.
- [39] G. López, "Asistente para el Diseño y Simulación de Convertidores CD-CD en Lazo Cerrado. Tesis de Maestría, CENIDET", Cuernavaca, 2018.
- [40] L. Cao,et al., "Type III Compensator Design for Power Converters",» *Power Electronics Technology*, pp. 20-25, 2011.
- [41] S. Chauhan y A. Kumar Pandey, "Simulation of ZVS Buck Converter for Charging Application using PSIM simulator", *International Conference on Computation of Power, Energy (ICCPEIC)*, vol. 1, nº 8, pp. 809-814, 2017.
- [42] L. Kwang-Hwa, R. Oruganti y F. C.Lee, "Resonant Switchces - Topologies and Characteristics", *IEEE International Power Electronics and Application Conference and Exposition* , pp. 106-116, 1985.
- [43] F. C.Lee, P. Gradzki y A. Tabisz, «Zero-Voltage-Switched Quasi-Resonant Buck and Flyback Convverters Experimental Result at 10MHz,» *IEEE Transactions On Power Electronics*, pp. 404-413, 1987.
- [44] H. S. Higa, « Improvement of Light Load Efficiency for Buck Boost DC-DC converter with ZVS using Switched Auxiliary Inductors.,» *IEEE International Power Electronics and Application Conference and Exposition.*, 2018.

- [45] J. Chen, et al., "Determine Buck Converter Efficiency in PFM Mode-By analyzing the light-load efficiency of a synchronous buck operating under pulse frequency modulation control, designers can predict efficiency", *Power Electronics Technology*, vol. 33, n° 9, pp. 28-33, 2007.
- [46] W. Ping Luo, «"A high energy efficiency PSM/PWM dual-mode for DC-DC converter in portable applications",» *International Conference on Communications. Circuits and Systems*, 2009.
- [47] G. Sahu, R. Mora, "An accurate, low-voltage, cmos switching power supply with adaptive on-time pulse-frequency modulation (PFM) control," *IEEE Transactions on Circuits and Systems*, vol. 5, n° 2, p. 312–321, 2007.

## ANEXO A: APORTE

---

Como se menciona en las conclusiones, la aportación consiste en la comparación de las cuatro técnicas de mejora a la eficiencia, ya que en la revisión de la literatura técnica se encontró que menos del 5% de artículos de la IEEE comparan más de dos técnicas.

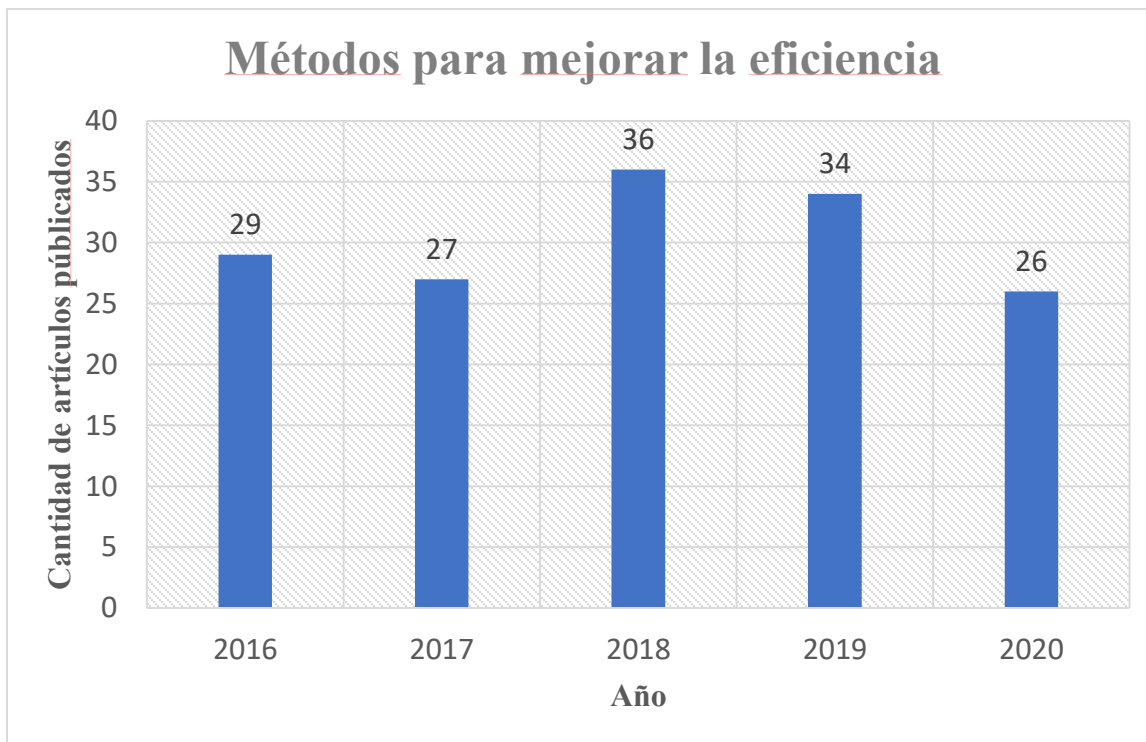


Figura A.1. Artículos encontrados en la literatura para mejorar la eficiencia.