



**EDUCACIÓN**

SECRETARÍA DE EDUCACIÓN PÚBLICA



TECNOLÓGICO  
NACIONAL DE MÉXICO

# **Tecnológico Nacional de México**

**Centro Nacional de Investigación  
y Desarrollo Tecnológico**

## **Tesis de Maestría**

**Capacitores conmutados apilados aplicados a  
sistemas de iluminación LED**

presentada por

**Ing. Omar Rodriguez Benitez**

como requisito para la obtención del grado de  
**Maestro en Ciencias de ingeniería electrónica**

Director de tesis

**Dr. Mario Ponce Silva**

**Cuernavaca, Morelos, México. Octubre de 2020.**



Cuernavaca, **21/septiembre/2021**  
Mor., **DIE/165/2021**  
No. de Oficio: **Aceptación de documentos de**  
Asunto: **tesis**

**DR. CARLOS MANUEL ASTROGA ZARAGOZA**  
**SUBDIRECTOR ACADÉMICO**  
**PRESENTE**

Por este conducto, los integrantes de Comité Tutorial del C. Ing. Omar Rodríguez Benítez, con número de control M19CE044 de la Maestría en Ciencias en Ingeniería Electrónica, le informamos que hemos revisado el trabajo de tesis profesional titulado "Capacitores Conmutados Apilados Aplicados A Sistemas De Iluminación Led" y hemos encontrado que se han realizado todas las correcciones y observaciones que se le indicaron, por lo que hemos acordado aceptar el documento de tesis y le solicitamos la autorización de impresión definitiva.

**DIRECTOR DE TESIS**

Dr. Mario Ponce Silva  
Doctor en Ciencias en Ingeniería  
Electrónica  
Cédula profesional 3516427

**CODIRECTOR DE TESIS**

M.C. Alfredo González Ortega  
Maestro en Ciencias en Ingeniería  
Electrónica  
Cédula profesional 7675050

**REVISOR 1**

Dr. Jarniel García Morales  
Doctor en Ciencias en Ingeniería  
Electrónica  
Cédula profesional 11106825

**REVISOR 2**

Dr. Rodolfo Amalio Vargas Méndez  
Doctor en Ciencias en Ingeniería  
Electrónica  
Cédula profesional 9526506

**REVISOR 3**

---





Centro Nacional de Investigación y Desarrollo Tecnológico  
Departamento de Ing. Electrónica

**Dr. Ricardo Elv Lozoya Ponce**  
**Doctor en Ciencias Aplicadas**  
**Cédula profesional 10533388**

C.p. M.E. Guadalupe Garrido Rivera- Jefa del Departamento de Servicios Escolares  
Estudiante  
HEE/mrsr





Centro Nacional de Investigación y Desarrollo Tecnológico  
Subdirección Académica

Cuernavaca, Mor.,  
No. de Oficio:  
Asunto:

11/octubre/2021  
SAC/127/2021  
Autorización de  
impresión de tesis

**OMAR RODRÍGUEZ BENÍTEZ  
CANDIDATO AL GRADO DE MAESTRO EN CIENCIAS  
EN INGENIERÍA ELECTRÓNICA  
P R E S E N T E**

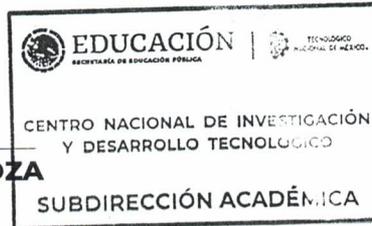
Por este conducto tengo el agrado de comunicarle que el Comité Tutorial asignado a su trabajo de tesis titulado "Capacitores Conmutados Apilados Aplicados A Sistemas De Iluminación Led", ha informado a esta Subdirección Académica, que están de acuerdo con el trabajo presentado. Por lo anterior, se le autoriza a que proceda con la impresión definitiva de su trabajo de tesis.

Esperando que el logro del mismo sea acorde con sus aspiraciones profesionales, reciba un cordial saludo.

**ATENTAMENTE**

"Excelencia en Educación Tecnológica®"  
"Educación Tecnológica al Servicio de México"

**DR. CARLOS MANUEL ASTORGA ZARAGOZA  
SUBDIRECTOR ACADÉMICO**



C.c.p. M.E. Guadalupe Garrido Rivera. Jefa del Departamento de Servicios Escolares  
Expediente  
CMAZ/CHG



Interior Internado Palmira S/N, Col. Palmira, C. P. 62490,  
Cuernavaca, Morelos Tel. (01) 777 3 62 77 73, ext. 4104,  
e-mail: acad\_cenidet@tecnm.mx  
www.tecnm.mx | www.cenidet.tecnm.mx



# Contenido

---

---

Contenido .....	1
<i>Dedicatoria</i> .....	3
<i>Agradecimientos</i> .....	4
<b>Resumen</b> .....	5
<b>Abstract</b> .....	6
<b>Lista de figuras</b> .....	7
<b>Lista de tablas</b> .....	8
<b>Abreviaturas y acrónimos</b> .....	9
<b>1 INTRODUCCIÓN</b> .....	10
<b>1.1. Antecedentes</b> .....	11
<b>1.2. Estado del arte</b> .....	15
<b>1.2.1. SSC unipolares y bipolares</b> .....	16
<b>1.2.2 Topologías con la arquitectura SSC reportadas</b> .....	18
<b>1.3. Planteamiento del problema</b> .....	21
<b>1.4. Propuesta de solución</b> .....	23
<b>1.5. Objetivos</b> .....	23
<b>1.5.1 Objetivo general</b> .....	23
<b>1.5.2 Objetivos específicos</b> .....	23
<b>1.6 Aportación del trabajo de tesis</b> .....	23
<b>1.7 Justificación</b> .....	24
<b>1.8 Alcances y limitaciones</b> .....	24
<b>2. ANÁLISIS DE LA TOPOLOGÍA PROPUESTA</b> .....	25
<b>2.1 Uso de un SSC unipolar, aplicado a un convertidor <i>Flyback</i></b> .....	26
<b>2.2 Estudio de las conmutaciones de los interruptores de soporte bajo el esquema unipolar seleccionado</b> .....	29
<b>2.3 Elección de los dispositivos semiconductores de potencia y lámpara LED</b> .....	32
<b>3. DISEÑO, SIMULACIÓN Y RESULTADOS</b> .....	35
<b>3.1 Resultados del convertidor CD-CD con carga resistiva</b> .....	36
<b>4. CONCLUSIONES</b> .....	45
<b>4.1 Conclusiones</b> .....	46

<b>4.2</b>	<b>Trabajos a futuro .....</b>	<b>46</b>
	<b>Anexo A: Diseño del convertidor. ....</b>	<b>49</b>
	<b>Anexo B: Número de capacitores para el diseño unipolar. ....</b>	<b>50</b>
	<b>Anexo C: Estimación del factor de potencia. ....</b>	<b>52</b>

# *Dedicatoria*

A Dios por guiar mi camino y permitirme culminar una etapa profesional más ya que sin él esto no sería posible.

A mi hijo: que a pesar de ser yo quien estaba enfocado en mi trabajo, el esfuerzo mayor lo hacia él, cediendo su tiempo para que “Papá estudie”. Por enseñarme de entre tantas cosas, a siempre tener una sonrisa aun en momentos difíciles, a él que ha sido mi mejor maestro de vida, quien indudablemente es mi motor y motivación para superarme.

A mi esposa: quien ha estado presente a mi lado en este andar por la vida con la mejor actitud para conmigo, alentándome, brindándome su apoyo y amor incondicional, por su inmensa comprensión, confianza y dándome el tiempo necesario para realizarme profesionalmente, por ser mi sostén en días malos, por eso y mucho más, todo mi amor y admiración para ella.

A mis padres: que siempre han estado presentes en cada paso que doy y me apoyan en cada momento, así como su confianza puesta en mi a pesar de las adversidades.

A mi hermano: que siempre ha sido un guía e inspiración para mí, por su apoyo, amor y respaldo absoluto, quien siempre ha sido pieza clave en mi vida.

A ellos, mi eterno amor y gratitud.

# *Agradecimientos*

A mi director de Tesis, Dr. Mario Ponce Silva por permitirme trabajar bajo su asesoría, por su orientación, paciencia, consejos y apoyo brindados.

A mi codirector de tesis, MC. Alfredo González Ortega por su disposición y atención durante la elaboración del trabajo de tesis.

A mis revisores de tesis, Dr. Jarniel García Morales, Dr. Ricardo Eliu Lozoya Ponce y Dr. Rodolfo Amalio Vargas Méndez, por sus valiosos comentarios, orientación y tiempo dedicado a la revisión del trabajo de tesis.

A mis amigos del CENIDET por los inolvidables recuerdos.

A la Lic. Lorena Ruíz Ramírez por su invaluable apoyo.

Al Centro Nacional de Investigación y Desarrollo Tecnológico (CENIDET), por darme la oportunidad de realizar mis estudios de posgrado.

Al Tecnológico Nacional de México (TecNM) y al Consejo Nacional de Ciencia y Tecnología (CONACYT) por el apoyo económico brindado, el cual ha sido esencial para la realización del presente trabajo, muchas gracias.

# Resumen

Las aplicaciones emergentes de la electrónica de potencia presentan requisitos de diseño desafiantes. En un sistema CD-CA o CA-CD el tema del desacoplamiento de energía provoca que debido a la fluctuación de la parte de CA con respecto a la de CD o viceversa, se requieran de componentes con alta densidad de energía para satisfacer las variaciones de potencia que en ocasiones presentarán oscilaciones con el doble de la frecuencia de red, por tal motivo el uso de capacitores electrolíticos como componentes de desacoplamiento de energía se vuelven fundamentales para la aplicación. Sin embargo, este tipo de capacitores reducen la confiabilidad del sistema, por lo que estudios que contemplen su eliminación o sustitución, ayudarán a brindar mejores características de confiabilidad y vida útil. En este sentido, el trabajo de tesis evalúa el uso de capacitores de película o cerámicos a partir de una estructura usando capacitores conmutados apilados en un esquema de capacitor conmutado unipolar de 1 a m para una aplicación LED, mediante el uso de un convertidor CA-CD *flyback* en modo de conducción discontinuo (MCD). El estudio presentado, se basa en determinar el valor capacitivo del sistema conmutado utilizado, a partir de la variación en la densidad de energía de cada capacitor. La metodología de diseño se valida en simulación con un modelo de controlador LED de 9.3 W, una frecuencia de conmutación de 100 kHz y un voltaje de LED de 23.75 V. Los resultados obtenidos validan las estimaciones realizadas, obteniendo un factor de potencia casi unitario y una eficiencia del 90%.

# Abstract

Emerging power electronic applications present challenging design requirements. In a DC-AC or AC-DC system, the issue of power decoupling causes that since the fluctuation from the AC to the DC part or vice versa, the use of components with high energy density are critical to satisfying the twice line-frequency variations, for this reason, the use of electrolytic capacitors as energy decoupling components become essential for the application. However, these types of capacitors reduce the system reliability, so studies that consider their elimination or replacement will help to provide better lifetime characteristics. In this way, the thesis evaluates the use of film or ceramic capacitors by using 1 to m stacked switched unipolar capacitors for a LED application, applying an AC flyback converter in discontinuous mode (MCD). The study presented is based on determining the capacitive value of the switched system used from the variation in the energy density of each capacitor. The simulation results validate the design methodology by applying a 9.3 W LED driver model, a switching frequency of 100 kHz, and a LED voltage of 23.75 V. The results obtained show an almost unity power factor and 90% efficiency.

## Lista de figuras

---

Figura 1. Principio de operación y recombinación en un LED [4].	12
Figura 2. Esquema por etapas para una aplicación CA-CD LED	13
Figura 4. (a) variación de voltaje en el enlace de CD, (b) señal de voltaje en la red eléctrica	16
Figura 5. Arquitectura de capacitores SSC: (a) unipolar, (b) bipolar	17
Figura 6. Arquitectura de los conmutados apilados [26]	18
Figura 7. Conmutación en un ciclo completo [26]	19
Figura 8. Porcentajes de rizo a) $R_v = 5\%$ , (b) $R_v = 10\%$ , y (c) $R_v = 20\%$ . [26]	20
Figura 9. Potencia instantánea en los puertos de CD y CA	22
Figura 10. Convertidor <i>flyback</i> [29]	26
Figura 11. Modos de operación de convertidor Flyback, (a) modo "ON", (b) modo "OFF"	27
Figura 12. Esquema completo con SSC	27
Figura 13. Estados de conmutación	30
Figura 14. Señales de encendido y apagado de C1m y C4	31
Figura 15. Topología utilizando un convertidor <i>flyback</i> y una arquitectura de SSC unipolar	36
Figura 16. Disparo del interruptor	37
Figura 17. (a) voltaje de entrada al convertidor, (b) voltaje promedio entregado al LED	38
Figura 18. Potencia de salida	39
Figura 19. Convertidor <i>flyback</i> con capacitores conmutados unipolares	39
Figura 20. Variación en el porcentaje del ancho de pulso para el interruptor de columna	41
Figura 21. Potencia de entrada	42
Figura 22. Potencia de salida	42
Figura 23. Factor de potencia utilizando capacitores conmutados apilados	43
Figura 24. Pérdidas de potencia en la topología	44

## Lista de tablas

---

Tabla 1. Principales ventajas y desventajas de los sistemas de iluminación [9-11].....	12
Tabla 2. Comparación entre las topologías consultadas.....	21
Tabla 3. Comparación de la arquitectura SSC en aplicaciones LED.....	21
Tabla 4. Especificaciones de diseño .....	28
Tabla 5. Metodología de diseño.....	28
Tabla 6. Comparativa de MOSFETs de SiC.....	32
Tabla 7. Comparativa de diodos de SiC.....	33
Tabla 8. Características de los MOSFETs seleccionados .....	33
Tabla 9. Características de los diodos seleccionados.....	33
Tabla 10. Características de diferentes lámparas LEDs.....	34
Tabla 11. Consideraciones para el cálculo de los capacitores conmutados .....	40
Tabla 12. Variación en el porcentaje del ancho de pulso del capacitor de columna.....	40

## Abreviaturas y acrónimos

---

CA	Corriente alterna
CD	Corriente directa
CENIDET	Centro Nacional de Investigación y Desarrollo Tecnológico
FP	Factor de potencia
LED	Diodo Emisor de Luz
MOSFET	Transistor de Efecto de Campo de Metal Óxido Semiconductor
SiC	Carburo de Silicio
GaN	Nitruro de Galio
IRC	Índice de Reproducción Cromática
HID	Descarga de Alta Densidad
CFP	Corrector de Factor de Potencia
SSC	Capacitores Conmutados Apilados

# Capítulo 1

---

## 1 INTRODUCCIÓN

## 1.1. Antecedentes

Los seres humanos dependen de la luz para el desarrollo de prácticamente todas sus actividades; el uso de luz artificial ha brindado la oportunidad de realizar dichas actividades en ambientes cerrados con poca iluminación o en el transcurso de la noche donde la iluminación es casi nula. El fuego fue la primera forma de iluminación artificial utilizada por nuestros antepasados para compensar la oscuridad de la noche; poco a poco las necesidades del hombre lo llevaron a mejorar esta forma de iluminación artificial, mediante formas primitivas de antorchas, las cuales evolucionaron para dar paso a la vela y a las lámparas de combustión, estas últimas utilizaron combustibles como petróleo, aceite, queroseno, alcohol, etcétera.

El principio del desarrollo del LED se remonta a 1907 cuando Henry Joshep Ronda observó la electroluminiscencia fenómeno que ocurre cuando una corriente fluye a través de un cristal de Carburo de Silicio (Si) [1]. Sin embargo, en ese momento, el proceso de emisión no fue bien entendido. En la década de 1920, Oleg Lossev hizo el primer intento de explicar científicamente la electroluminiscencia en uniones p-n [2]. El primer LED surge hasta 1962 y la invención se le atribuye a Nick Holonyak [3]. A partir de entonces los LEDs han sido comercialmente disponibles en colores tales como verde, ámbar y rojo [4].

Posteriormente en 1994 el LED azul fue desarrollado por Nakamura [5]. Esto produjo varias transformaciones en el mundo de la iluminación porque con el descubrimiento del Nitruro de Galio (GaN) se hizo posible obtener luz blanca de un semiconductor [4]. La luz blanca es básicamente obtenida por dos métodos; mezclando LEDs rojos, verdes y azules o añadiendo una capa de fósforo en un LED azul. Lo que modifica el espectro de emisión. Los LEDs blancos han transformado la tecnología en iluminación [4].

Para el principio de funcionamiento un LED se construye básicamente con dopado de materiales semiconductores. El dopaje en la región n proporciona portadores de carga negativa conocidos como electrones, mientras que el dopante en la región p proporciona portadores de carga positiva referidos como huecos. Así, cuando una tensión directa se aplica a la unión p-n desde la región p hasta la región n. Los portadores de carga cruzan en una zona donde se recombinan, liberan fotones los cuales se convierten en luz visible [4]. A este fenómeno se le conoce como electroluminiscencia [6]. Hay dos mecanismos de recombinación en semiconductores: la recombinación radiactiva y la no radiactiva. Durante la recombinación no radiactiva la energía del electrón es convertida en energía vibrante es decir en fotones. La energía radiada se convierte en calor [7]. Esto se muestra en la Figura 1.

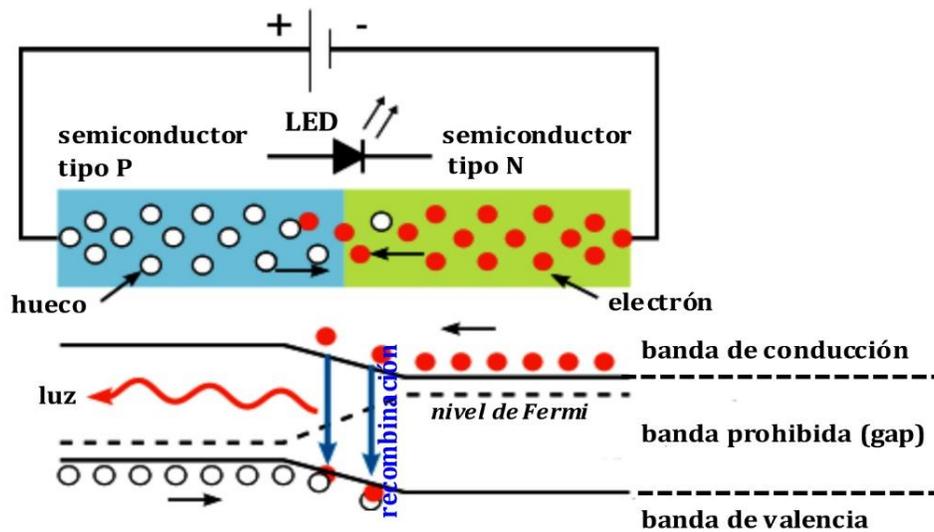


Figura 1. Principio de operación y recombinación en un LED [4].

En la mayoría de las aplicaciones CA-CD para iluminación se eligen lámparas LED, gracias a sus características en comparación con otras opciones como lo muestra la Tabla 1. Sin embargo, no solo estas características sino también su alta eficiencia y larga vida útil [8], las convierten en una mejor opción para este tipo de aplicaciones.

Tabla 1. Principales ventajas y desventajas de los sistemas de iluminación [9-11]

Tecnología	Ventajas	Desventajas
Lámparas Incandescentes	<ul style="list-style-type: none"> <li>• Menor costo</li> <li>• No se necesita sistema especial de alimentación (balastro)</li> <li>• Máximo IRC</li> </ul>	<ul style="list-style-type: none"> <li>• Menor eficiencia</li> <li>• Fragilidad ante impactos</li> <li>• Vida útil menor a 1000 horas</li> </ul>
Lámparas de HID	<ul style="list-style-type: none"> <li>• Eficiencia alta</li> <li>• Larga vida útil</li> </ul>	<ul style="list-style-type: none"> <li>• Fragilidad a impactos</li> <li>• Contiene sustancias venenosas</li> <li>• Se desgasta al encender y apagar</li> </ul>
Lámparas Fluorescentes	<ul style="list-style-type: none"> <li>• Eficiencia alta</li> <li>• Larga vida útil</li> </ul>	<ul style="list-style-type: none"> <li>• Fragilidad a impactos</li> <li>• Necesita direccionamiento para enfocar la luz</li> <li>• Se desgasta al encender y apagar</li> </ul>

LEDs de Potencia	<ul style="list-style-type: none"> <li>• Alta eficiencia y menor consumo energético</li> <li>• Mayor vida útil</li> <li>• Resiste impactos</li> <li>• No emite ondas dañinas</li> <li>• No direccionamiento</li> <li>• Pueden producir luz de color y blanca</li> <li>• Tamaño pequeño</li> <li>• Fáciles de controlar y programar</li> <li>• Rápida respuesta de encendido/apagado, ideales para aplicaciones donde se necesite conmutación</li> </ul>	<ul style="list-style-type: none"> <li>• Costo elevado</li> <li>• Requiere un suministro de corriente constante para funcionar correctamente</li> </ul>
------------------	---	---

El problema principal de los diodos LED es que no pueden alimentarse directamente con la red eléctrica, esto obliga a alimentar a los LEDs con fuentes de alimentación con control de corriente, a estas fuentes también se les conoce como driver LED. El principal objetivo de este driver no sólo es alimentar el LED sino también como indica la comisión internacional de iluminación (CIE) la cual es la autoridad internacional en luz, iluminación, color y espacios de color cumplir los estándares internacionales requeridos para este tipo de aplicaciones como son la UNE 72-502-84, UNE –EN 12464-1: 2012, UNE –EN 12464-2: 2008, etc. En la literatura se pueden encontrar diferentes tipos de drivers LED, como lo son de etapa única la cual emplea la etapa de corrección de factor de potencia (CFP) y regulación de corriente al mismo tiempo, también, debido al objetivo de conseguir mejores prestaciones se utilizan los convertidores de doble etapa, en la primera opera proporcionando un CFP y la segunda como etapa de control de potencia de salida.

Para hacer posible el uso de lámparas LED conectadas a la red eléctrica, se tiene un esquema como el mostrado en la Figura 2, en donde la etapa (1) muestra la señal de corriente alterna proveniente de la red eléctrica, la (2) y (3) presentan un filtro que ayudará a corregir el factor de potencia y obtener una señal en CD respectivamente, la (4) muestra un convertidor CD-CD para satisfacer la demanda de voltaje, la etapa (5) es el capacitor de enlace usualmente electrolítico, el cual permite gestionar el desacoplamiento de potencia generado de la parte de CA a la parte de CD, por último la etapa (6) es representada por el modelo de un LED.

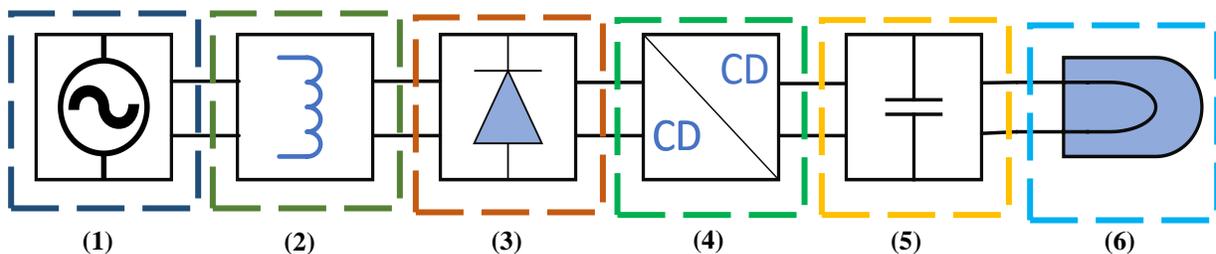


Figura 2. Esquema por etapas para una aplicación CA-CD LED

Los sistemas de conversión para la tecnología LED, mayormente utilizan capacitores electrolíticos para amortiguar el desacoplamiento de energía procedente de CA, debido a que tienen una alta densidad de energía y son relativamente económicos al compararlos con otra tecnología de capacitores. No obstante, al utilizar capacitores electrolíticos, se presenta un problema muy grande, ya que tienen una vida útil limitada [12].

La sustitución directa de los componentes electrolíticos por los de película o cerámica no es posible debido a la diferencia de densidad de energía que existe entre cada uno de ellos, es por lo anterior que se necesitan estudios que hagan posible reducir la cantidad de energía total que debe ser almacenada en el enlace, con el objetivo de optar por el uso de componentes que en principio ayuden a incrementar la confiabilidad del sistema completo.

Como alternativa al estudio de sistemas que ayuden en un incremento de confiabilidad, surgen los convertidores con capacitores conmutados apilados “*Stacked Switched Capacitors*” (SSC) por sus siglas en inglés, los cuales solamente están constituidos por interruptores y capacitores, mismos que pueden usar componentes cerámicos, lo que ayuda no solo a tener un incremento en la confiabilidad del sistema, sino también a tener una resistencia serie equivalente muy pequeña.

De entre los varios enfoques que existen, el que más destaca es el del búfer de capacitor apilado o SSC, debido a que tiene una complejidad menor respecto a otros sistemas. En la literatura se reportan aplicaciones de potencia considerable como en [13-16] que demuestra que este método es factible en esas aplicaciones; además, en las referencias [16-18] se muestran ejemplos de aplicaciones como fuentes de alimentación para LED conectadas al voltaje de línea, demostrando que se puede reducir el rizo de voltaje y disminuir el volumen de los capacitores utilizados con este tipo de topologías.

Parte importante en el estudio de la electrónica de potencia, es el desarrollo de nuevos sistemas que incrementen la confiabilidad en una aplicación. El trabajo de tesis estará centrado en determinar una configuración que ayude a evitar el uso de componentes de baja vida útil en una aplicación como la mostrada en la Figura 2.

## 1.2. Estado del arte

En la literatura se reportan técnicas diferentes de desacoplamiento de potencia, todas tratando de gestionar la variación de energía, su clasificación se basa en el lugar de localización del capacitor dentro del sistema.

La figura 3 (a) presenta el desacoplamiento del lado de la fuente de alimentación, la Figura 3(b) tiene el desacoplamiento en el enlace de CD y la Figura 3 (c) tiene el desacoplamiento en el lado de CA [19] [20].

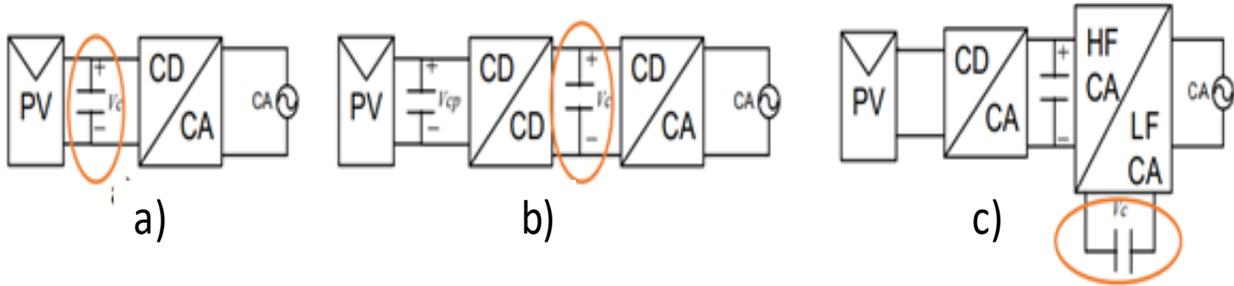


Figura 3. Clasificación del desacoplamiento de potencia: (a) en el lado de la fuente, (b) en el enlace de CD, (c) en el lado de CA.

El capacitor de desacoplamiento tanto para la Figura 3 (a) y Figura 3 (b) se puede calcular a partir de (1) [21], [22]; sin embargo, para el esquema de la Figura 3 (c) esto no es igual, requiere de un análisis diferente para su estimación; además, para poder implementar el desacoplamiento de potencia es necesario añadir una tercera fase, por consiguiente, también se menciona que se vuelve una alternativa compleja de implementar [23].

$$C_{21} = \frac{P_o}{\omega(V_{CD})(\Delta V_{CD})} \dots \dots (1)$$

En donde:

$P_o$  = potencia promedio en la carga

$\omega$  = frecuencia de red

$V_{CD}$  = Voltaje en el enlace de CD

$\Delta V_{CD}$  = Rizo de voltaje en el enlace de CD

Existen diferentes métodos para que se reduzca el valor de la capacitancia en un esquema, de esta forma se evitaría el uso de capacitores electrolíticos. Una alternativa consiste en incrementar el rizo de voltaje en el enlace de CD; aunque, este incremento está sujeto a un valor máximo definido por el valor pico de la red. Además, un rizo de voltaje elevado implica emplear un algoritmo del seguimiento del punto de máxima potencia que se adapte a las variaciones provocadas por el rizo de voltaje [20], [24].

El evaluar la relación del voltaje del bus CD y el rizo en el capacitor es necesario, esto con la finalidad de reducir la capacitancia, pero es posible que el bus de voltaje sea alto, provocando un mayor estrés en los dispositivos semiconductores, siendo ésta una de las principales desventajas. En la Figura 4, se observa el rizo en el bus de CD ( $V_{CD}$ ) y el voltaje en la red ( $v_{ca}(t)$ ) también se muestra que en ningún instante el valor de  $V_{CD}$  es igual o menor a  $v_{ca}(t)$ .

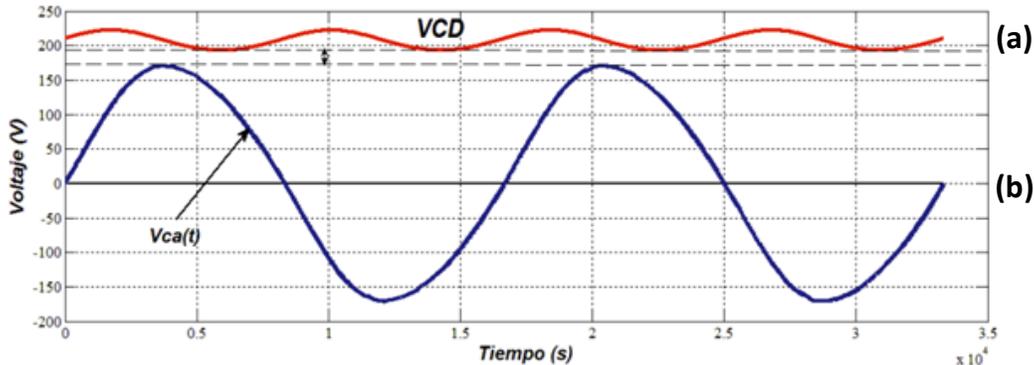


Figura 4. (a) variación de voltaje en el enlace de CD, (b) señal de voltaje en la red eléctrica

La técnica mencionada representa un método pasivo, de un bajo costo y también robusto; sin embargo, se puede ver comprometida la eficiencia en el sistema si no se cuenta con un algoritmo, el cual debe adaptarse a las condiciones de funcionamiento, de igual forma, añadir un algoritmo provoca una mayor complejidad para el control del sistema.

Debido a los puntos anteriores es que a continuación se presenta una alternativa diferente, la cual es el caso de estudio principal de este trabajo de tesis.

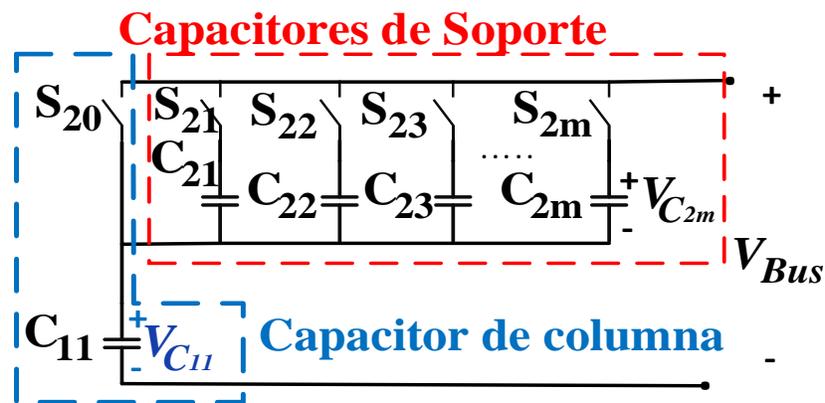
### 1.2.1. SSC unipolares y bipolares

Un SSC, se compone de bloques de interruptores y capacitores conectados denominados de “soporte” y de “columna”. El principio de operación se basa en permitir el paso de voltaje en cada bloque individual para así poder variarlo en un amplio rango [15], el búfer de energía (arreglo SSC) se carga y descarga, lo que permite que una fracción de la energía almacenada pueda ser utilizada como amortiguador y al mismo tiempo mantenga el nivel de voltaje en el bus de CD.

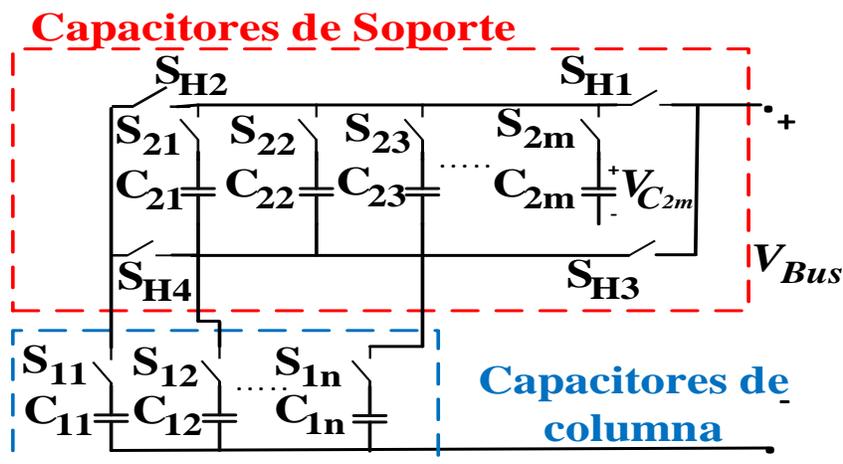
Existen dos esquemas de SSC, los cuales son los unipolares y bipolares como se muestra en la Figura 5. La principal diferencia entre ambos esquemas, es que el bipolar está diseñado para que las conexiones de los bloques de capacitores de soporte puedan cambiar entre serie y anti-serie con los de columna, mientras que el diseño unipolar permite que entre los bloques de capacitores de columna y de soporte solo existan conexiones en serie. De este modo, el esquema de la Figura 5(a), conocido como diseño unipolar de 1 a m, consta de un capacitor principal ( $C_{11}$ ), m capacitores de apoyo ( $C_{21}, C_{22}, \dots, C_{2m}$ ) los cuales

tienen el mismo valor capacitivo, pero con diferentes clasificaciones de voltaje y  $(m+1)$  interruptores ( $S_{20}, S_{21}, S_{22}, \dots, S_{2m}$ ). Los capacitores  $C_{21}, C_{22}, \dots, C_{2m}$  son precargados a los niveles de voltaje apropiados a través de una secuencia de precarga específica, cuyo funcionamiento es el siguiente: al comienzo del ciclo de descarga, todos los capacitores se cargan a sus voltajes máximos y  $S_{20}$  está encendido (los demás interruptores están apagados) conectando  $C_{11}$  a través del bus de CD y permitiendo que se descargue.

Una vez que el voltaje en el bus de CD ( $V_{Bus}$ ) alcanza su valor mínimo permitido,  $S_{20}$  se apaga y  $S_{21}$  se enciende de modo que la energía suministrada a la carga (modelo de LED) será la suma de la energía residual en  $C_{11}$  y  $C_{21}$ , el proceso permanece igual hasta recorrer el total de los capacitores de soporte. [25].



(a)



(b)

Figura 5. Arquitectura de capacitores SSC: (a) unipolar, (b) bipolar

En el caso del esquema mostrado en la Figura 5(b), se presenta un diseño bipolar n-m el cual tiene n capacitores de columna ( $C_{11}$ - $C_{1n}$ ), m capacitores de soporte ( $C_{21}$ - $C_{2m}$ ) e interruptores ( $n+m+4$ ). El valor de todos los capacitores es el mismo, pero a diferentes clasificaciones de voltaje y su funcionamiento se basa en que un capacitor de soporte sea conectado en serie o anti-serie con un capacitor de columna a través del bus de CD, este principio de funcionamiento viene dado por las conmutaciones en los interruptores del puente H ( $S_{H1}$ ,  $S_{H2}$ ,  $S_{H3}$  y  $S_{H4}$ ).

Otra diferencia entre los dos esquemas mostrados en la Figura 5, es que en el esquema unipolar se tiene un solo capacitor en el bloque de columna, mientras que en el bipolar se tiene un número ilimitado de capacitores de columna.

El diseño bipolar puede tener una mayor densidad de energía efectiva que los diseños unipolares. Sin embargo, debido a su simplicidad, el diseño unipolar es más adecuado para aplicaciones comerciales.

### 1.2.2 Topologías con la arquitectura SSC reportadas

La literatura aborda la arquitectura de capacitores conmutados apilados para diversas aplicaciones. Sin embargo, el funcionamiento de éstos es igual, solo cambia el número de capacitores e interruptores para poder satisfacer la necesidad de la aplicación, por ello a continuación se presenta de manera resumida las topologías consultadas.

En la Figura 6 se muestra la arquitectura general para este tipo de aplicaciones, haciendo referencia a que el número de capacitores a utilizar tanto de soporte como de columna estarán definidos por la potencia de la aplicación requerida.

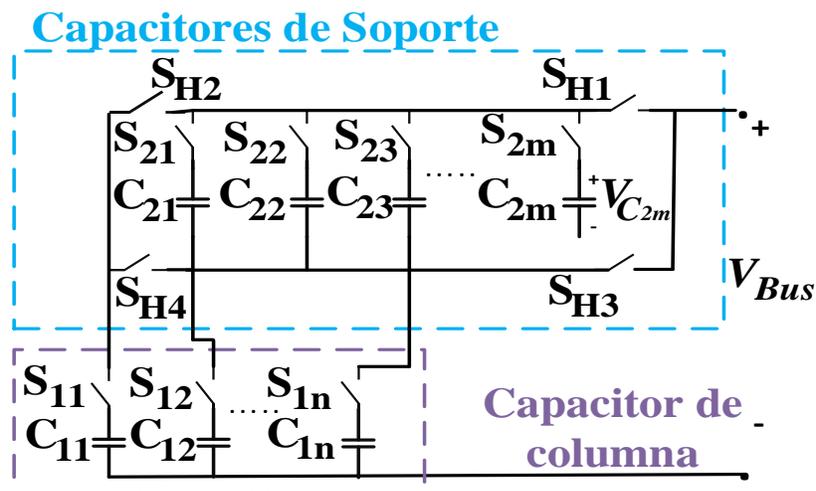


Figura 6. Arquitectura de los conmutados apilados [26]

La arquitectura mostrada en [26] presenta una aplicación de 130 W para sistemas de iluminación, trabajando con un bus de CD de 320 V, de esta misma referencia, la Figura 7, muestra los diferentes tiempos de conmutación para cada uno de los interruptores de los capacitores auxiliares de la arquitectura utilizada, así como los voltajes de los capacitores y el voltaje del bus resultante por el búfer de energía a lo largo de un ciclo completo de carga y descarga.

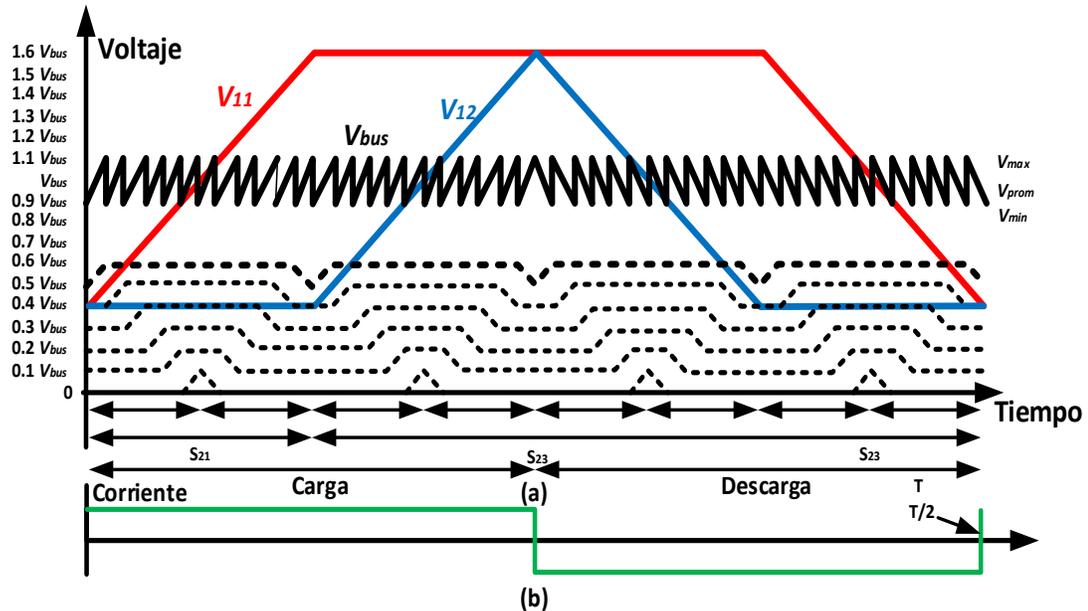


Figura 7. Conmutación en un ciclo completo [26]

De la Figura 7, cuando el búfer de energía comienza a cargarse desde su estado mínimo,  $Sh_1$ ,  $Sh_4$ ,  $S_{21}$  y  $S_{11}$  se encienden con todos los demás interruptores apagados. En este estado,  $C_{11}$  y  $C_{21}$  se conectan en serie y se cargan hasta que la tensión del bus de energía se eleva.

Es entonces cuando la tensión de  $C_{12}$  ( $V_{12}$  en la gráfica) alcanza un valor de 0,6 V y la de  $C_{11}$  ( $V_{11}$  en la gráfica) 0,5 los interruptores  $S_{21}$  y  $S_{22}$  se encienden y el voltaje del bus vuelve a bajar, este proceso se repite hasta cargar todos los capacitores de soporte.

Como se observó en la Figura 7, son los capacitores de columna los que tiene una mayor influencia en la carga y descarga del búfer de energía, por lo que un estudio en los tiempos de conmutación en sus interruptores, es fundamental.

Por otro lado, la figura 8, muestra una comparación de los números de capacitores utilizados dependiendo el rizo de voltaje aplicado, siendo  $n$  los capacitores de columna y  $m$  los de soporte. Las gráficas muestran que existe un número óptimo de capacitores de soporte para un número determinado de capacitores de columna, con la finalidad de hacer más grande el amortiguamiento de la energía. Se puede observar que este número óptimo de capacitores de soporte, dependen del valor de la relación de tensión permitida.

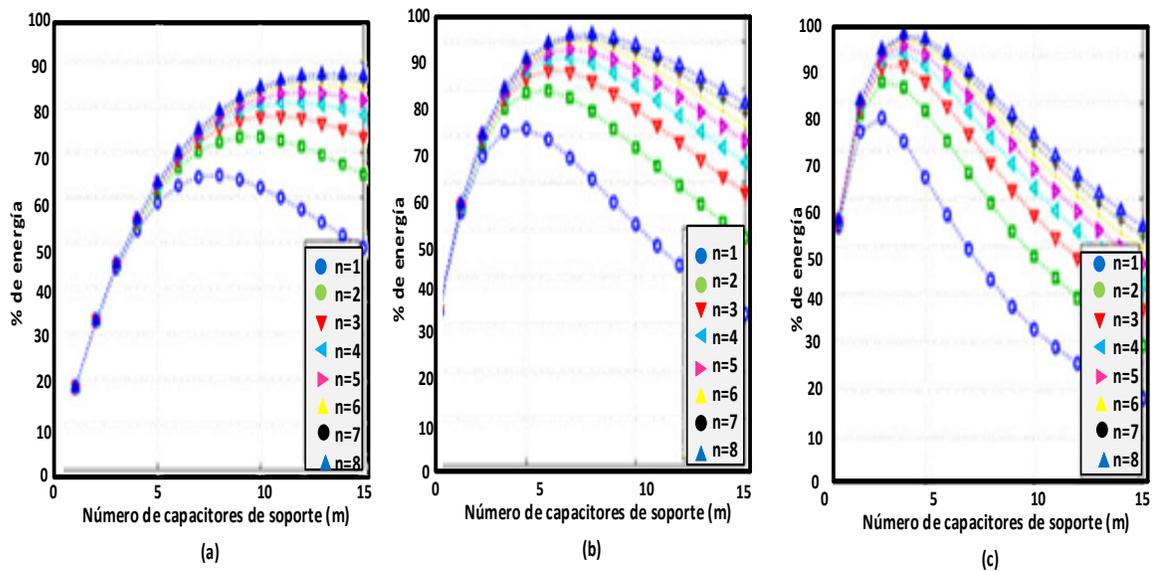


Figura 8. Porcentajes de rizo a)  $R_v = 5\%$ , (b)  $R_v = 10\%$ , y (c)  $R_v = 20\%$ . [26]

De las gráficas en la Figura 8, también es posible seleccionar el número adecuado de capacitores para ambos casos, que permita maximizar la relación de amortiguamiento de energía para una relación de rizo determinada. Si se reduce una mayor ondulación de tensión, se puede lograr una alta relación de amortiguamiento de energía. Sin embargo, al aumentar el número de capacitores de soporte, también aumenta la complejidad del circuito. Por ejemplo, para un rizo de voltaje del 10%, el número óptimo de capacitores de soporte es 6.

El principio de funcionamiento de una arquitectura de SSC es en esencia sustituir un capacitor electrolítico por un número adecuado de capacitores de película, en la Tabla 2, se hace una comparación de las aplicaciones consultadas.

Tabla 2. Comparación entre las topologías consultadas

Referencia	[26]	[17]	[27]	[28]
Aplicación	Controladores (LED) conectados a la red	Paneles interconectados	Inversor monofásico	Reducción del tamaño de un convertidor
Bus de CD	320 V	400 V	400 V	450 V
Potencia	130 W	500W	2kW	2.5 kW
Número de capacitores de columna	2	2	2	2
Número de capacitores de soporte	6	6	6	6

La Tabla 3 presenta una comparación de topologías directamente relacionadas con la aplicación de sistemas LED de potencia, en donde uno de los principales parámetros a tener en consideración es el tipo de convertidor utilizado, es por esta misma razón que de acuerdo a los resultados de las topologías consultadas el convertidor a utilizar en este trabajo es el *flyback*.

Tabla 3. Comparación de la arquitectura SSC en aplicaciones LED

Referencia	Potencia (W)	Eficiencia (%)	Topología	Año
[14]	300	96	Boost PFC+ LLC	2018
[26]	130	94	2-6 bipolar SSC bufer Boost PFC	2012
[17]	8	80	1-2 unipolar Flyback PFC	2015
[18]	8	98	1-2 unipolar Flyback PFC	2014
[16]	8	98	1-2 unipolar Flyback PFC	2016

Un parámetro muy importante en cualquier aplicación es la eficiencia y la Tabla 3 demuestra que los capacitores conmutados pueden eliminar el problema de confiabilidad sin sacrificar la eficiencia del sistema.

### 1.3. Planteamiento del problema

El tema de la vida útil es un reto en común para cualquier esquema en aplicación de LEDs, paneles solares y todas aquellas aplicaciones CA-CD y CD-CA. No obstante, y debido al trabajo de tesis, se ha mencionado que uno de los elementos que limita la vida útil de un sistema LED de potencia a partir de un esquema CA-CD es el capacitor de desacoplamiento de potencia, con base en eso, se ha abordado la arquitectura de capacitores conmutados apilados (SSC), los cuales deberán compensar la fluctuación de energía generada de CA a CD.

Los convertidores monofásicos CA-CD necesitan un almacenamiento de energía para poder amortiguar la diferencia de la potencia instantánea, siendo que la potencia en el puerto de CA ( $E_{ca}$ ) varía al doble de la frecuencia de la línea [26], requiriendo de una potencia constante ( $E_{cd}$ ) que será igual al valor promedio de  $E_{ca}$  como lo muestra la Figura 9.

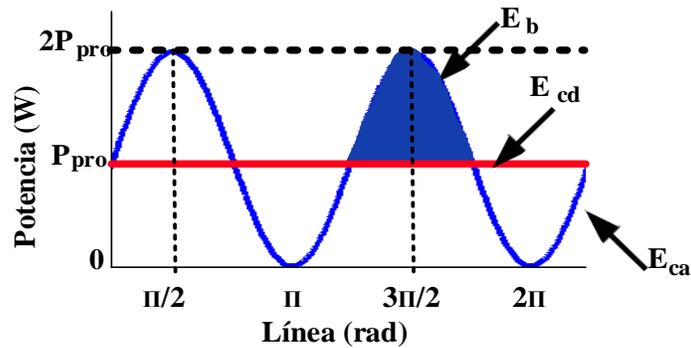


Figura 9. Potencia instantánea en los puertos de CD y CA

De la Figura 9, la energía almacenada ( $E_b$ ) se determina a partir de la ecuación (2).

$$E_b = \frac{P_{cd}}{\omega_{línea}} \dots\dots(2)$$

Donde,  $\omega_{línea}$  es la frecuencia de la red eléctrica.

Debido a esto, el componente de almacenamiento de energía, dependerá exclusivamente de la potencia del convertidor y la frecuencia de la línea, es decir, esta energía no se puede reducir a partir de un incremento en la frecuencia de conmutación del convertidor ( $f_{sw}$ ).

Uno de los componentes más utilizados para almacenar el desacoplamiento de energía es el capacitor electrolítico. Sin embargo, la reducida vida útil y las limitaciones de temperatura son una preocupación, especialmente en aplicaciones donde se requiere de una vida útil alta como microinversores para sistemas fotovoltaicos y controladores para sistemas LED de potencia.

Una de esas alternativas para eliminar el uso de capacitores electrolíticos, consiste en utilizar un sistema mediante el uso de convertidores con capacitores conmutados apilados (SSC por sus siglas en inglés), los cuales solamente están constituidos por interruptores y capacitores, mismos que pueden usar componentes cerámicos lo que ayuda no solo a tener un incremento en la confiabilidad del sistema, sino también a tener una resistencia serie muy pequeña, lo

que permite utilizar una fracción de su energía mayor y poder cargarse y descargarse a frecuencias bajas.

## **1.4. Propuesta de solución**

De acuerdo a las topologías investigadas en el estado del arte y también a los problemas mostrados en el apartado de la introducción, es fácil darse cuenta que la confiabilidad de los sistemas puede mejorar reemplazando el problema, es decir, reemplazando los capacitores electrolíticos por capacitores de película, sin embargo, el problema principal de estos últimos son sus bajos niveles de densidad de energía, por lo que hace que la sustitución directa no sea posible.

La solución propuesta es utilizar la arquitectura de capacitores conmutados bajo una arquitectura unipolar, en conjunto con todas las partes necesarias para poder trabajar en una aplicación CA-CD LED, utilizando como convertidor un convertidor *flyback* modificando en modo de conducción discontinuo (MCD).

## **1.5. Objetivos**

### **1.5.1 Objetivo general**

Evaluar y seleccionar una configuración para un capacitor conmutado apilado aplicado a un sistema LED conectado a red, con el fin de evitar el uso de capacitores electrolíticos.

### **1.5.2 Objetivos específicos**

- 1 Analizar el uso de capacitores de película para la sustitución de los capacitores electrolíticos.
- 2 Definir si la topología propuesta presenta las características de operación necesarias para la aplicación seleccionada, comparando su estructura y principio de funcionamiento con las topologías existentes.
- 3 Corroborar la eficiencia mediante simulación del sistema presentado frente a las topologías reportadas en la literatura.

## **1.6 Aportación del trabajo de tesis**

El objetivo de esta tesis fue evaluar una arquitectura de capacitores conmutados apilados logrando con esto verificar el funcionamiento que este tipo de arquitectura presenta para la correcta sustitución de los capacitores electrolíticos como amortiguadores de energía en aplicaciones de iluminación LED, logrando un correcto funcionamiento del sistema para una aplicación de 9.3 W.

## 1.7 Justificación

El creciente interés por desarrollar esquemas más confiables en aplicaciones de iluminación LED, ha traído consigo el reto de conocer aquellas causas que limitan su vida útil y las estrategias adoptadas para incrementarla. Por esta razón, a partir del análisis de la topología propuesta se pretende identificar el principio de funcionamiento que posibilita obtener una arquitectura de capacitancias reducidas en comparación con esquemas convencionales.

## 1.8 Alcances y limitaciones

El caso de estudio es el de una arquitectura de capacitores conmutados apilados para una aplicación de iluminación LED, esta arquitectura está conformada por la etapa 1 que representa la red eléctrica, la 2 y 3 compuestas por un corrector de factor de potencia, la 4 un convertidor flyback, la 5 el enlace el cual representa una parte muy importante de este trabajo porque es ahí en donde se gestiona el amortiguamiento de energía y la 6 representada por el LED, estas etapas fueron simuladas en Orcad Pspice.

Para validar el funcionamiento de la topología seleccionada se desarrolla un estudio bajo las siguientes consideraciones: 1) la frecuencia de conmutación ( $F_{sw}$ ) se consideró de 100 kHz, la cual es lo suficientemente alta para topologías con aplicaciones de iluminación. 2) la potencia del LED fue de 9.3 W debido a la lámpara seleccionada. 3) se eligió un rizo de voltaje del 10% siguiendo las recomendaciones presentadas con anterioridad en la literatura consultada y 4) no se incluye un estudio de confiabilidad.

En el capítulo 1 se aborda el panorama dentro del cual se desarrolla el presente trabajo de investigación. Para ello, se describe la problemática actual que gira en torno a la amortiguación de energía. Así mismo, se identifican los métodos utilizados como medios de solución a la reducción de la capacitancia de desacoplamiento de potencia, incluyendo las bondades y limitaciones. Para finalmente describir la propuesta de investigación.

En el capítulo 2 se presenta el análisis del esquema propuesto, se analiza el convertidor *Flyback* en su versión en MCD. Así como la selección de los dispositivos semiconductores de potencia y el modelo de lámpara utilizado.

Finalmente, en el capítulo 3 se presentan los resultados de simulación mediante Orcad Pspice, el propósito de los resultados fue verificar el funcionamiento de la arquitectura de capacitores seleccionada mediante la verificación de cada etapa del convertidor, el capítulo 4 presenta las conclusiones obtenidas.

## **Capítulo 2**

---

# **2. ANÁLISIS DE LA TOPOLOGÍA PROPUESTA**

## 2.1 Uso de un SSC unipolar, aplicado a un convertidor *Flyback*

Para el análisis del SSC unipolar, se utiliza como convertidor CA-CD una topología *flyback* y un modelo de LED conformado por una fuente de voltaje ( $V_{led}$ ) el cual es determinado por el voltaje de rodilla y una resistencia características del modelo de LED ( $R_{led}$ ) bajo un esquema como el mostrado en la Figura 10. Esta topología se diseña para funcionar en modo de conducción discontinua “MCD”, con el objetivo de conseguir un factor de potencia (FP) elevado.

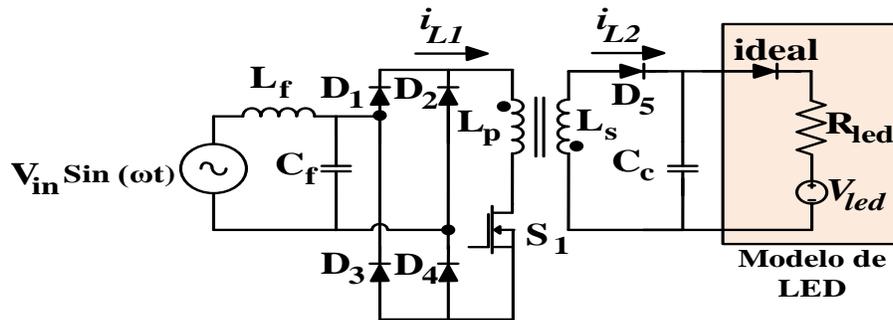


Figura 10. Convertidor *flyback* [29]

La topología de la Figura 10, presenta un filtro EMI a la entrada para eliminar la componente de alta frecuencia de la forma de onda de corriente causada por la conmutación en alta frecuencia de  $S_1$ , dicho filtro está conformado por los componentes  $L_f$  y  $C_f$ . Además, de un rectificador de onda completa ( $D_1:D_4$ ), un transformador con su devanado primario ( $L_p$ ) y secundario ( $L_s$ ) y un componente de enlace para el desacoplamiento de energía ( $C_c$ ) [29].

La Figura 11, muestra los estados de encendido y apagado de la topología *flyback*, para los cuales cuando el convertidor se encuentra encendido (Figura 11 (a))  $L_p$  estará conectado directamente a la fuente de alimentación, provocando un incremento del flujo magnético en el transformador, la tensión en  $L_s$  será negativa, por lo que el diodo  $D_5$  estará polarizado inversamente, provocando que el  $C_c$  sea el único que proporcione energía a la carga (LED).

Por otro lado, cuando el convertidor se encuentre en el estado de apagado (Figura 11 (b)) la energía almacenada en el transformador es transferida a la carga y al capacitor de salida.

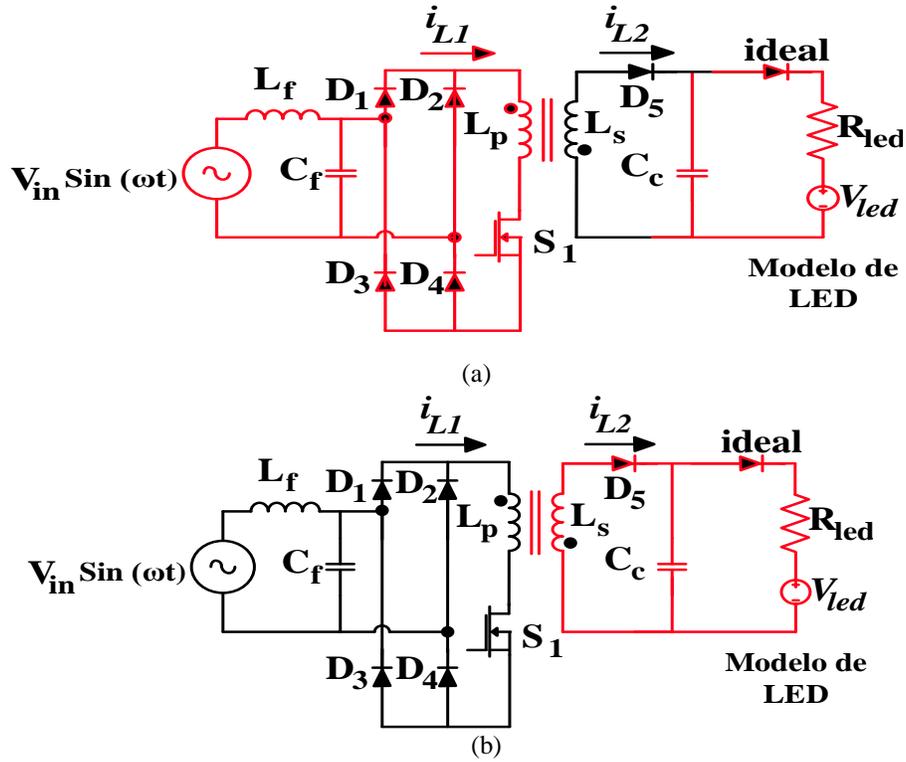


Figura 11. Modos de operación de convertidor Flyback, (a) modo “ON”, (b) modo “OFF”

De la topología mostrada en la Figura 10, el esquema completo utilizado para obtener los resultados de simulación se muestra en la Figura 12.

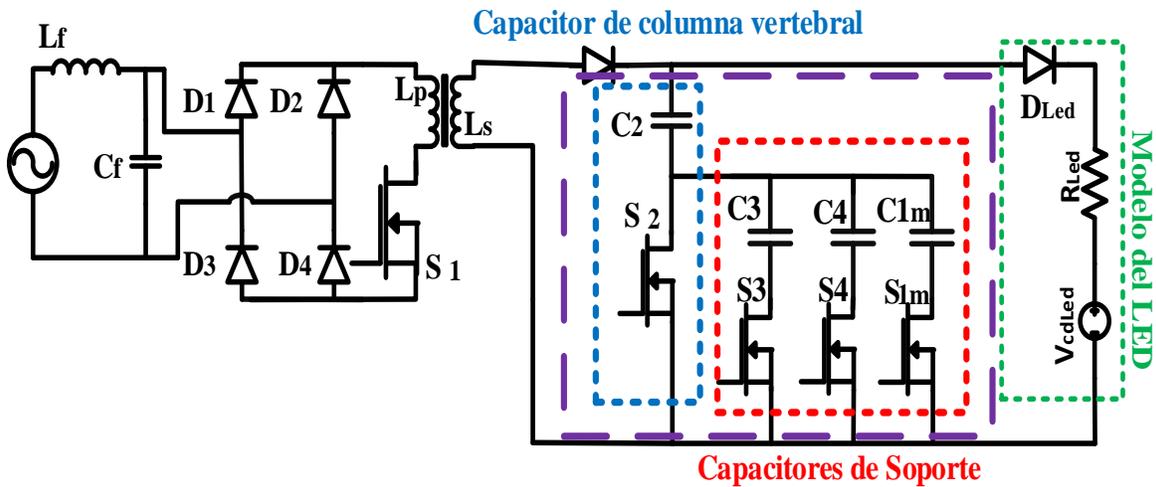


Figura 12. Esquema completo con SSC

De la topología mostrada en la Figura 12, las tablas 4 y 5 muestran las especificaciones de diseño dadas por el modelo mismo de la lámpara seleccionada y condiciones del convertidor utilizado, también se presenta la metodología obtenida, a partir del análisis de la propuesta de solución.

Tabla 4. Especificaciones de diseño

Parámetro	Descripción	Valor
$F_{sw}$	Frecuencia de conmutación	100000 (Hz)
$D$	Ciclo de trabajo	0.5
$V_{ent}$	Voltaje entrada	179.605 (V)
$R_{led}$	Resistencia de LED	7.5 ( $\Omega$ )
$V_{led}$	Voltaje de LED	23.75 (V)
$P_{led}$	Potencia de LED	9.3 (W)

Tabla 5. Metodología de diseño

Parámetro	Descripción	Ecuación	Valor
$R_a$	Resistencia del arreglo	$R_a = \frac{R_{led}}{3}$	2.5000 ( $\Omega$ )
$V_{prim}$	Voltaje promedio del primario	$V_{prim} = \frac{V_{led}}{2} * \left[ 1 + \sqrt{1 + (4 * P_{led} * R_{led})} \right]$	26.3928 (V)
$i_0$	Corriente promedio	$I_0 = \frac{V_{prim} - V_{led}}{R_a}$	1.0571 (A)
$P_a$	Potencia del arreglo	$P_a = 3 * P_{led}$	27.9000 (W)
$i_{0max}$	Corriente máxima en el LED	$i_{0max} = 2 * I_0$	2.1142 (A)

$M$	Ganancia	$M = \frac{V_{max}}{V_{ent}}$	0.1617
$V_{max}$	Voltaje máximo del Led	$V_{max} = (i_{0max} * R_a) + V_{led}$	29.0355 (V)
$n$	Número de vueltas	$n = \frac{D}{M * Desc}$	6.8730
$L_2$	Inductor secundario	$L_2 = \frac{(Desc^2 * V_{max} * T_s)}{(2 * i_{0max})}$	1.3905e-05 (H)
$L_1$	Inductor Primario	$L_1 = n^2 * L_2$	6.5685e-04 (H)
$i_{pkprim}$	Corriente pico del primario	$i_{pkprim} = \frac{(V_{ent} * D * T_s)}{L_1}$	1.3672 (A)
$i_{pksec}$	Corriente pico del secundario	$i_{pksec} = \frac{(n * V_{ent} * D * T_s)}{L_1}$	9.3965 (A)
$L_{EMI}$	Filtro EMI	$L_{EMI} = \frac{1}{\left(2 * \pi * \left(\frac{10000}{10}\right)^2 * 1e^{-6}\right)}$	0.0253 (H)

Una vez mostrada la metodología de diseño, una de las partes más importantes del trabajo de tesis, es determinar los tiempos óptimos de conmutación de los interruptores de los capacitores auxiliares. Para ello, a continuación, se muestra un breve resumen del análisis elaborado.

## 2.2 Estudio de las conmutaciones de los interruptores de soporte bajo el esquema unipolar seleccionado

El estudio de los tiempos de conmutación para los interruptores de los capacitores auxiliares, determinarán el tiempo en el que la energía en el búfer de soporte será gestionada. Para ello, la Figura 13, muestra los estados de conmutación de los interruptores auxiliares, a partir del esquema mostrado en la Figura 12.

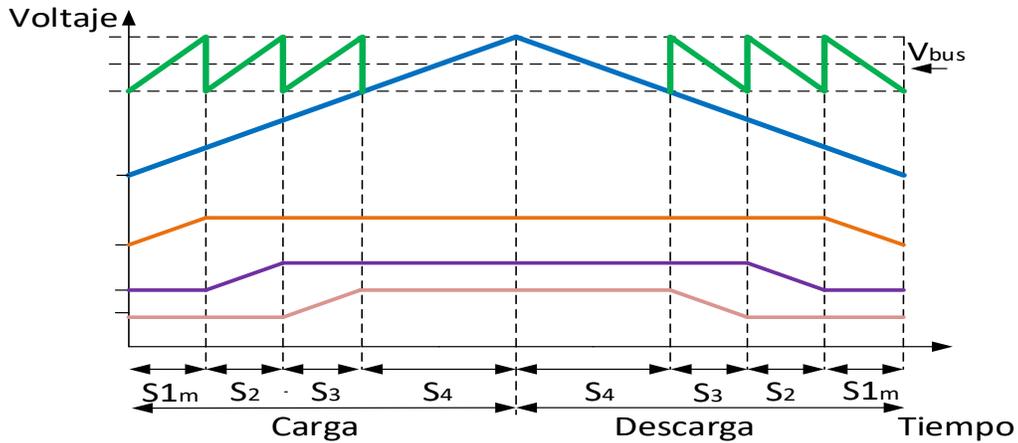


Figura 13. Estados de conmutación

La Figura 13, muestra los estados de conmutación de los interruptores auxiliares del búfer de energía, así mismo, muestra el voltaje gestionado a la salida del bus de CD ( $V_{bus}$ ) y el estado de carga y descarga del capacitor de columna ( $V_{C2}$ ). La Figura 13 se obtiene asumiendo una corriente casi constante para la carga y descarga de los capacitores auxiliares.

Durante su funcionamiento, los interruptores se encienden y apagan en secuencia, es decir el interruptor  $S_2$  estará encendido (y todos los demás apagados) cuando el búfer de energía comience a descargarse. Cuando  $V_{bus}$  alcanza su valor mínimo permitido,  $S_2$  se apaga y  $S_3$  se enciende de modo que el voltaje a través de  $C_3$  se suma al voltaje a través de  $C_2$  (cuyo valor de voltaje será pequeño) elevando nuevamente  $V_{bus}$  a su valor máximo permitido. En este punto  $C_2$  y  $C_3$  se descargan en serie hasta que se alcanza de nuevo el umbral mínimo en  $V_{bus}$  y se produce la siguiente transición de conmutación.

Este proceso continúa hasta que se hayan utilizado todos los capacitores. Después de esto, debe comenzar el proceso de carga, que es simplemente el inverso del proceso de descarga.

De la Figura 13, dado al número de conmutaciones, solo es necesario determinar las señales de  $S_{1m}$  y  $S_4$ , debido a que el tiempo de encendido ( $t_{on}$ ) y el tiempo de apagado ( $t_{off}$ ) es el mismo para todos los interruptores de soporte. De este modo, las señales se muestran en la Figura 14.

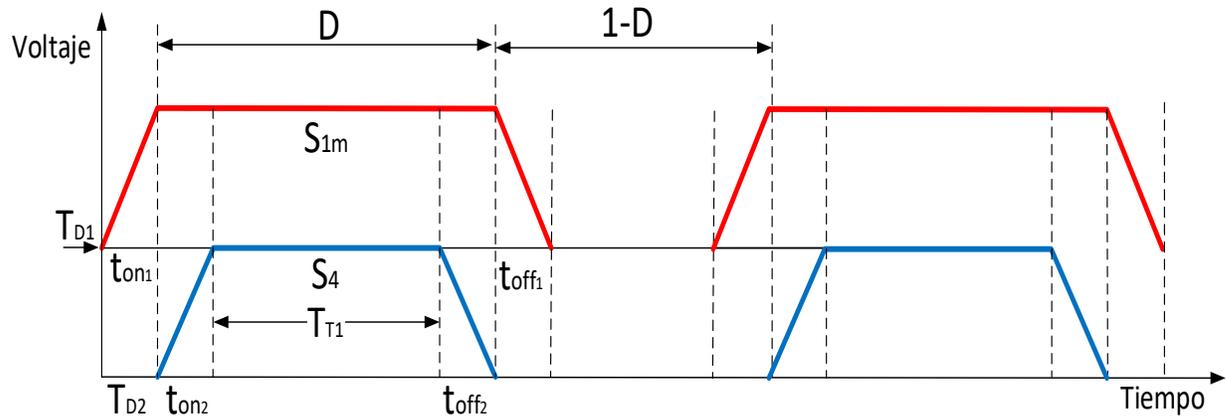


Figura 14. Señales de encendido y apagado de C1m y C4

De la Figura 14,  $T_{D1}$  y  $T_{D2}$  representan los tiempos de retardo que tendrán los interruptores  $S_{1m}$  y  $S_4$ , todos los tiempos de encendido y apagado ( $t_{on1}$ ,  $t_{on2}$ ,  $t_{off1}$ ,  $t_{off2}$ ) son iguales,  $D$  representa el ciclo de trabajo y  $T_{T1}$  representa el tiempo en el que las señales de  $S_{1m}$  y  $S_4$  estarán traslapadas. A partir de lo anterior, se sabe que  $T_{T1}$  puede ser representado como lo muestra la Ec. 3.

$$T_{T1} = D - T_{on2} - T_{off2} \dots \dots (3)$$

De igual forma, se sabe que  $T_{D2}$  es proporcional a  $t_{on}$ , de modo que para determinar el tiempo en el que las señales de los interruptores  $S_2$  y  $S_3$  de la Figura 10 estarán traslapados  $T_{T2}$ , se puede determinar mediante la Ec. 4.

$$T_{T2} = D - T_{D2} \dots \dots (4)$$

Una vez determinados los tiempos de conmutación en los interruptores de soporte, a continuación, se presenta una comparativa de los semiconductores, que serán utilizados para obtener los resultados en simulación.

## 2.3 Elección de los dispositivos semiconductores de potencia y lámpara LED

Una vez mostrada la metodología de diseño. Para la elección de los dispositivos semiconductores, se han comparado componentes de carburo de silicio (SiC) debido a que hoy en día se sabe que en comparación con los dispositivos de silicio (Si), los semiconductores de potencia de SiC presentan mejores características debido a su mayor campo de ruptura eléctrica (superior de entre 4-20 veces), mayor conductividad térmica (de entre 3-13 veces) y mayor velocidad de conmutación (de entre 2-2.25 veces)[30]. Lo anterior da como resultado dispositivos semiconductores de potencia que presentan mayor voltaje de ruptura, mayor corriente, mayor temperatura de operación, mayor velocidad de conmutación, menores resistencias de encendido y menores pérdidas de conmutación que cualquier otro dispositivo de Si. Debido a esto, la evaluación de componentes de SiC, se llevó a cabo comparando los siguientes puntos:

- Velocidad de conmutación.
- Operación a alta temperatura.
- Estructura interna.
- Pérdidas de potencia.

De los puntos anteriores, a continuación, se presentan algunas características de componentes de SiC en la Tabla 6.

Tabla 6. Comparativa de MOSFETs de SiC

Fabricante	Wolfspeed				ROHM			USCi			ST Microelectronics	
	900	1000	1200	1700	650	1200	1700	650	1200	1200	650	1200
<b>Voltaje (V)</b>	900	1000	1200	1700	650	1200	1700	650	1200	1200	650	1200
<b>Tecnología</b>	SiC MOSFET				SiC MOSFET			SiC Cascode		SiC JFET	SiC MOSFET	
<b>Package</b>	TO247/ TO263	TO247/ TO263	TO247/ TO247	TO247/ TO263	TO247/ TO220	TO247	TO247/ TO268	TO247	TO247	TO247	TO247	TO247
<b>Corriente (A)</b>	11.5 - 36	22 - 35	10 - 90	5 - 72	29 - 118	10 - 95	6	20	20 - 35	21 - 38	100	12 - 65
<b>Temperatura de operación máxima (°C)</b>	150	150	150	150	175	175	175	150	150	175	200	200
<b>C<sub>oss</sub> (pF)</b>	20 - 60	40 - 60	23 - 220	12 - 171	35 - 148	41- 237	19	178	57	53000	305	30 - 170

$R_{on}$ (mH)	65 - 280	65 - 120	25 - 280	45 - 1000	17 - 120	22 - 160	750	45	60 - 100	45 - 80	22	69 - 690
---------------	----------	----------	----------	-----------	----------	----------	-----	----	----------	---------	----	----------

Una vez presentadas algunas características de diferentes MOSFETs de SiC, a continuación, se presenta una comparativa similar, pero desde el punto de vista del diodo a utilizar en el convertidor propuesto. Para la elección de un diodo de SiC, lo que se busca es encontrar un elemento que presente menores corrientes de recuperación inversa, algunas características de estos diodos, se muestran en la Tabla 7.

Tabla 7. Comparativa de diodos de SiC

Fabricante	Wolfspeed				ROHM			CREE			STMicroelectronics	
Voltaje (V)	600	600	600	700	650	1200	650	600	600	600	1200	1200
Tecnología	SiC Schottky Diode				SiC Schottky Diode			SiC Schottky Diode			SiC Schottky Diode	
Package	TO-220-2	TO-220-2	TO-220-2	TO-220-2	TO-220-2	TO-220-2	TO-220-2	TO-220-2	TO-220-2	TO-220-2	TO-220AC	TO-220AC
Corriente (A)	14.5	9	6	8	20	5	6	14.5	9	6	5	5
Temperatura de operación máxima (°C)	135	135	135	135	128	150	138	135	135	135	175	175
$Q_c$ (nF)	24	15	10	14	31	17	9	24	25	20	36	29

De las anteriores Tablas y características, los componentes a utilizar en el convertidor, se muestran en las Tablas 8 y 9.

Tabla 8. Características de los MOSFETs seleccionados

Componente	Modelo	$V_{DS}$	$I_D$	$R_{DS(on)}$
MOSFET	C2M0160120D	1200 V	19 A	160 m $\Omega$

Tabla 9. Características de los diodos seleccionados

Componente	Modelo	$V_{RRM}$	$I_F$	$T_C$
Diodos	C4D08120A	1200	12 A	135 °C

Para el uso específico de una lámpara LED, a pesar de utilizar como modelo de la misma una carga resistiva, es importante determinar un tipo de lámpara real a utilizar con el objetivo de conocer aspectos importantes relacionados a su voltaje de umbral, frecuencia de

conmutación o corriente de entrada y salida. Para ello, la Tabla 10, muestra una clasificación de diversas lámparas tomadas de la literatura, de acuerdo a las especificaciones de diseño que el trabajo de tesis seguirá, en ella se observa que debido a que se desea operar a una frecuencia de conmutación en el flyback de 100 kHz aproximadamente a una potencia máxima de 10 W, el tipo de lámpara que más se asemeja a estas características es la última lámpara mostrada, la cual de acuerdo a sus características, es capaz de operar hasta los 12.5 W a una frecuencia de conmutación de 100 kHz, adicionalmente a esto, cabe mencionar que la eficacia lumínica para todos los casos fue de 110 lm/W aproximadamente.

Tabla 10. Características de diferentes lámparas LEDs

<b>LEDs comerciales consultados en la literatura</b>			
Parámetro	Hasta 6 W, 3 LEDs	Hasta 10 W, 3 LEDs	Hasta 12.5 W 18 LEDs
Corriente de entrada [mA]	45.79	54.45	137.1
Potencia de entrada [W]	5.139	3.733	12.468
Voltaje de salida [V]	8.911	9.157	50.403
Corriente de salida [mA]	437.07	322.28	205.30
Potencia de salida [W]	3.499	2.915	10.35
Factor de potencia	0.9596	0.5875	0.776
Eficiencia [%]	68.08	78.08	82.99
Frecuencia de conmutación [kHz]	92.08	42.3	103.6

De acuerdo a la selección anterior a continuación, se presentan los resultados de simulación obtenidos en PSPICE teniendo en cuenta los siguientes puntos: 1) Todos los inductores y capacitores que conforman la topología no consideran pérdidas, 2) Para los dispositivos semiconductores de potencia, se utilizan los modelos de los componentes reales presentados en las Tablas 8 y 9 y 3) La frecuencia de conmutación se elige de 100 kHz, debido a que es lo suficientemente alta para la topología seleccionada, lo que ayuda a reducir las pérdidas por conmutación.

## Capítulo 3

---

# 3. DISEÑO, SIMULACIÓN Y RESULTADOS

### 3.1 Resultados del convertidor CD-CD con carga resistiva

Los resultados de este trabajo de tesis se presentan a continuación. La Figura 15 presenta el esquema completo en simulación con los componentes seleccionados, así como también la arquitectura de capacitores conmutados apilados, la simulación se realizó en Orcad Pspice.

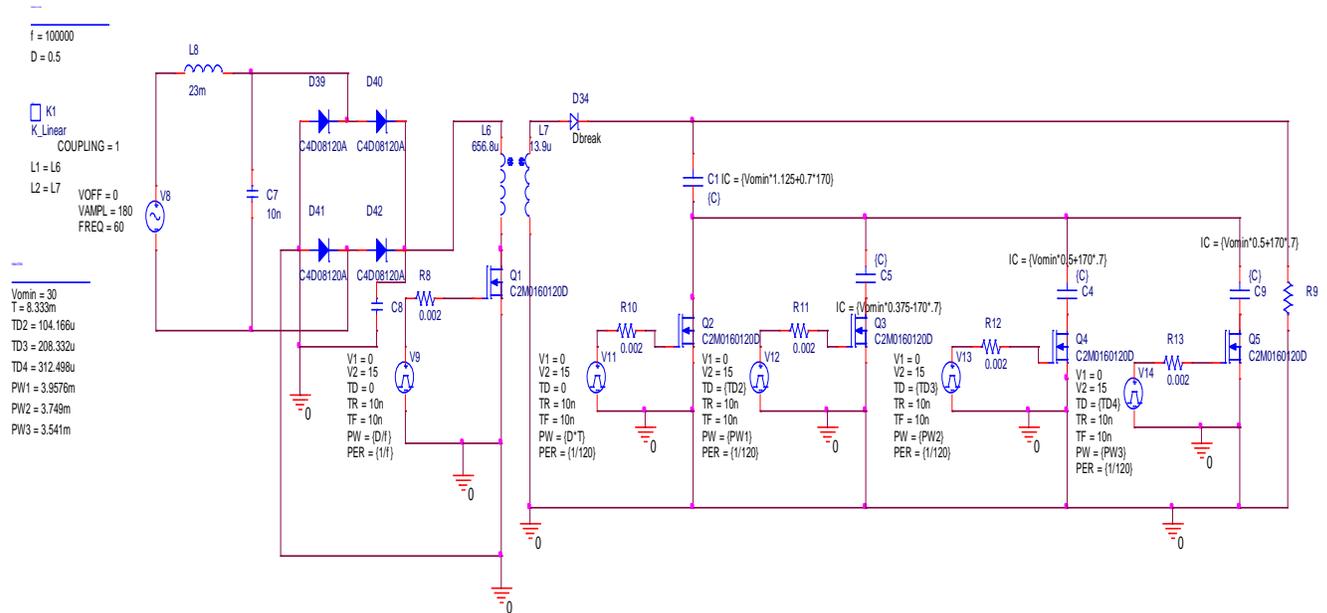


Figura 15. Topología utilizando un convertidor *flyback* y una arquitectura de SSC unipolar

Como primer resultado, la Figura 16 muestra el disparo en el interruptor del convertidor *flyback*, el cual, de acuerdo a lo establecido en simulación, no presenta ningún tiempo de retardo y se enciende a 15 V.

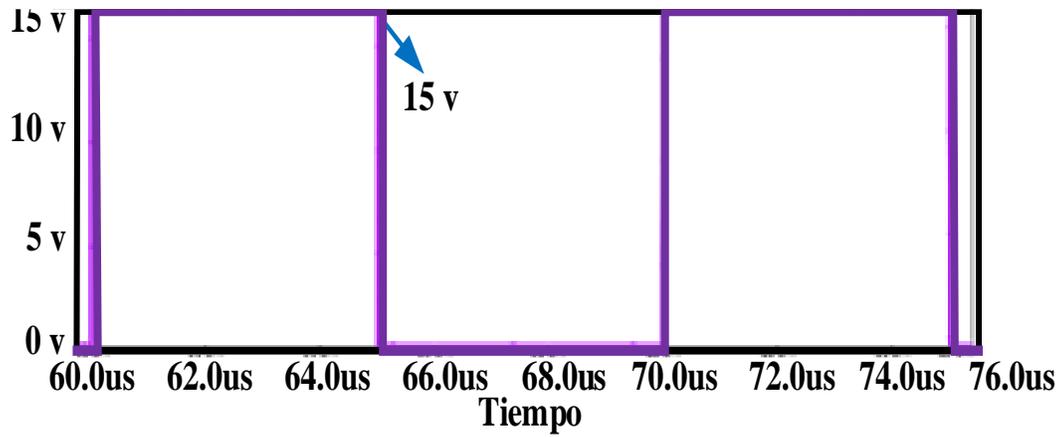


Figura 16. Disparo del interruptor

La siguiente señal ayuda a identificar el correcto funcionamiento del convertidor completo, se visualiza el voltaje promediado entregado a LED (Figura 17 a), y el voltaje de entrada al convertidor (Figura 17 b), teniendo en cuenta esta vez la utilización de componentes reales el voltaje que recibe el LED es de 18.94 V siendo el valor pretendido de 23.75 V.

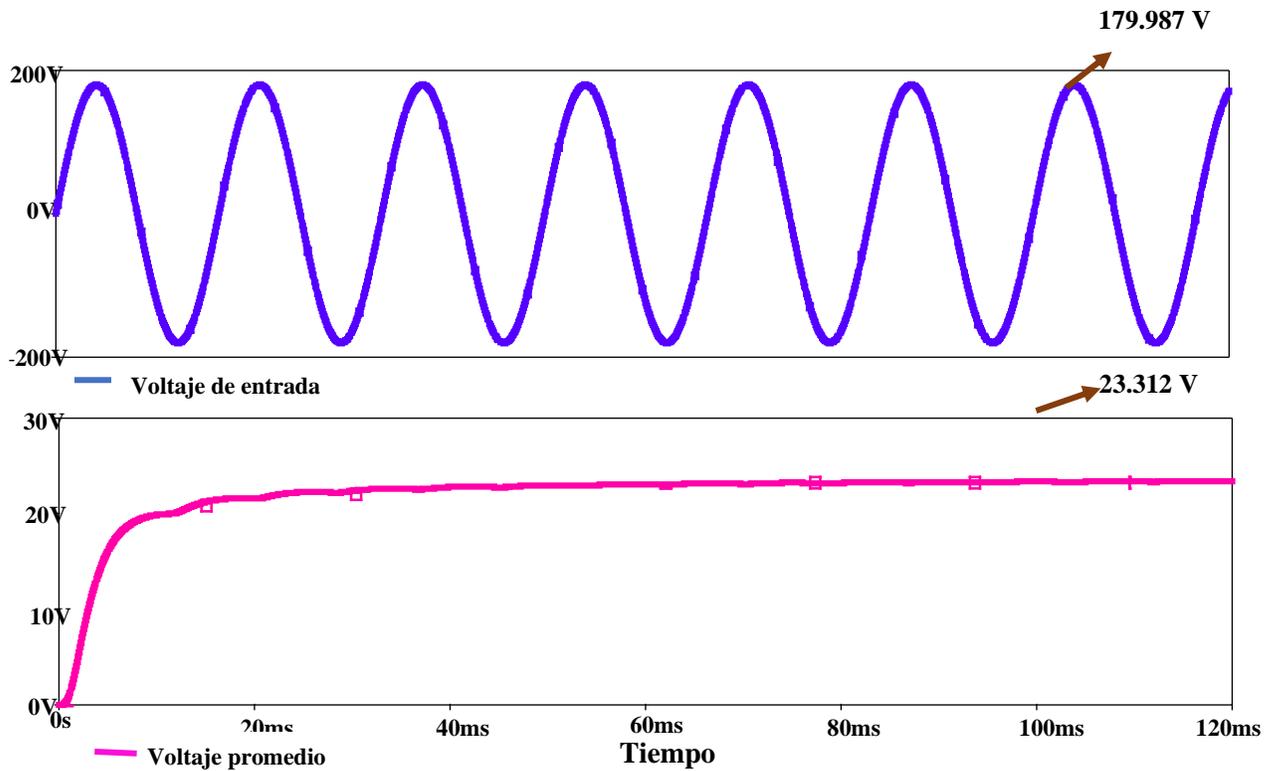


Figura 17. (a) voltaje de entrada al convertidor, (b) voltaje promedio entregado al LED

La Fig. 18 representa la potencia entregada al LED, siendo este parámetro muy importante para conocer qué tan eficiente será el sistema. El valor propuesto fue de 9.3 W y al usar componentes reales es de 8.5 W.

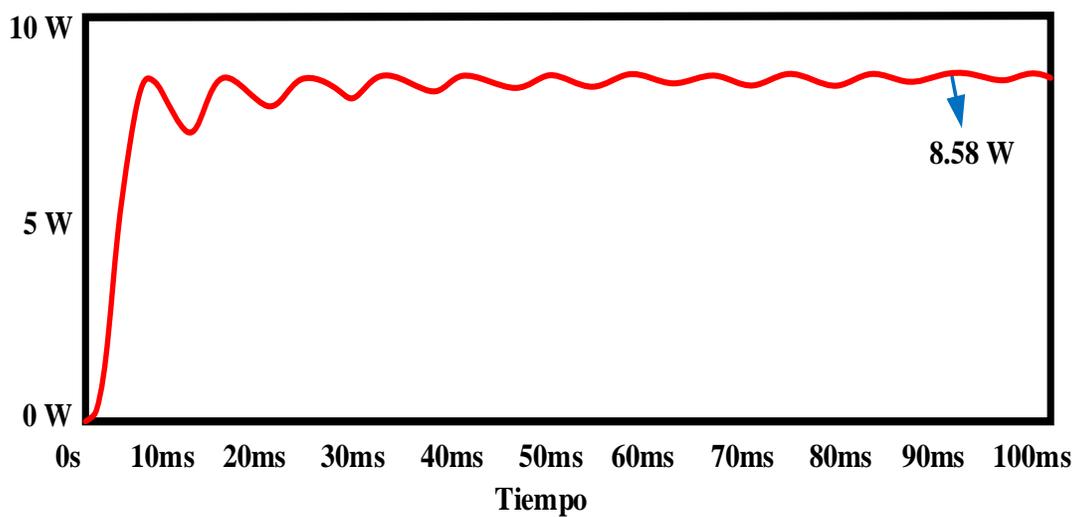


Figura 18. Potencia de salida

Es posible estimar la eficiencia que el convertidor propuesto presenta, esta estimación se verifica simplemente comparando la potencia de salida con respecto a la potencia de entrada como se muestra a continuación:

$$\eta = \frac{\text{Potencia de salida}}{\text{Potencia de entrada}} = \frac{8.58 \text{ W}}{9.3 \text{ W}} = 0.922$$

Una vez validado el funcionamiento del convertidor completo con los elementos reales, se presenta la arquitectura del convertidor utilizando capacitores conmutados. Para ello la Figura 19, muestra el esquema completo del convertidor *flyback* y el esquema utilizando un SSC unipolar de 1-m.

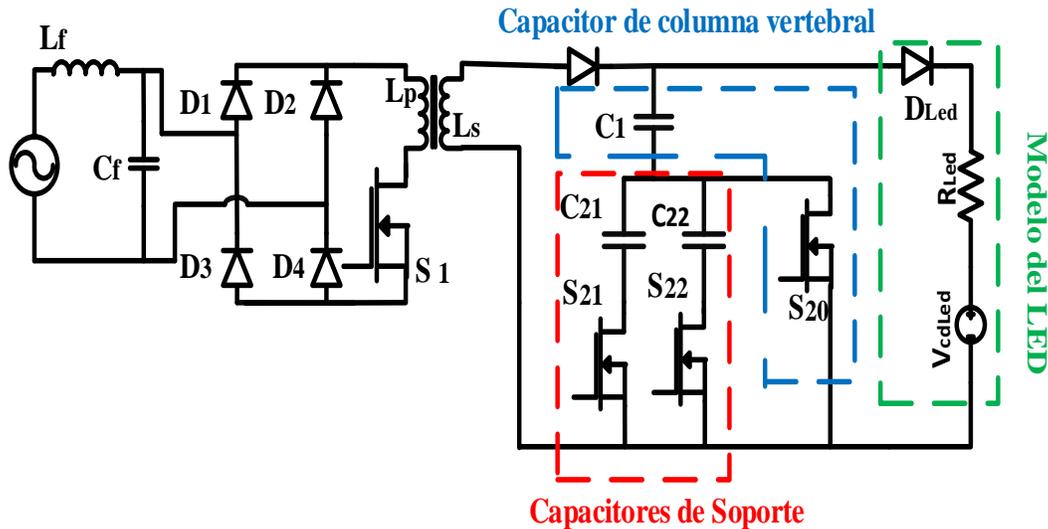


Figura 19. Convertidor *flyback* con capacitores conmutados unipolares

La Ec.4 representa el valor de la capacitancia requerido para los capacitores conmutados.

$$C_1 = \frac{2 * P_{cd}}{(2 * \pi * 60) V_{nom}^2 * R * R_v \left[ 1 + 2 \sum_{j=1}^m \frac{\alpha^{2j}}{(1 + \alpha^{2j})} \right]} \dots \dots (6)$$

Para el cálculo de los capacitores conmutados apilados se consideran las capacitancias iguales, tanto para el capacitor de columna, como los de soporte, dichas consideraciones se muestran en la tabla 11 [31].

Tabla 11. Consideraciones para el cálculo de los capacitores conmutados

$i_{c11} = (1 - R_v)V_{nom}$	$V_{nom} = \frac{9}{8} - V_{bus} * R_v$
$i_{c21} = (1 + R_v)V_{nom}$	$V_{nom} = \frac{4}{8} - V_{bus} * R_v$
$i_{c23} = (1 - R_v)V_{nom}$	$V_{nom} = \frac{3}{8} - V_{bus} * R_v$

Contemplando las consideraciones de la Tabla 11 y utilizando la metodología de capacitancias iguales, queda definida la ecuación para el cálculo de los capacitores de columna y de soporte.

$$V_{c21} = 2 * R_v * V_{nom} = \mathbf{2.2\mu F} \quad (5)$$

El valor de los capacitores conmutados es de  $2.2\mu F$  cómo se menciona en (5).

Tabla 12. Variación en el porcentaje del ancho de pulso del capacitor de columna

Variación en el porcentaje de encendido	Valor del tiempo de encendido en S	Eficiencia
11%	4.583E-04	0.920
10%	4.167E-04	0.929
9%	3.570E-04	90.930
8%	3.333E-04	0.950
7%	2.917E-04	0.960
6%	2.500E-04	0.970
5%	2.083E-04	0.976
4%	1.667E-04	0.970
3%	1.250E-04	0.950

De la Tabla 11, en donde se mostraban los tiempos de retardo para los interruptores de soporte del arreglo unipolar, la Tabla 12 muestra diferentes variaciones en el porcentaje del tiempo de encendido del interruptor de soporte principal, observando que de acuerdo a los resultados mostrados en la Figura 23, el tiempo óptimo en el cual deberán retardarse los interruptores de soporte, deberá ser igual al 5% del tiempo de encendido del interruptor de soporte principal S1m, así mismo se observa que de acuerdo a la literatura consultada, la eficiencia

del convertidor tiende a mantenerse, estando en los niveles permisibles para el ancho de pulso de los interruptores de soporte.

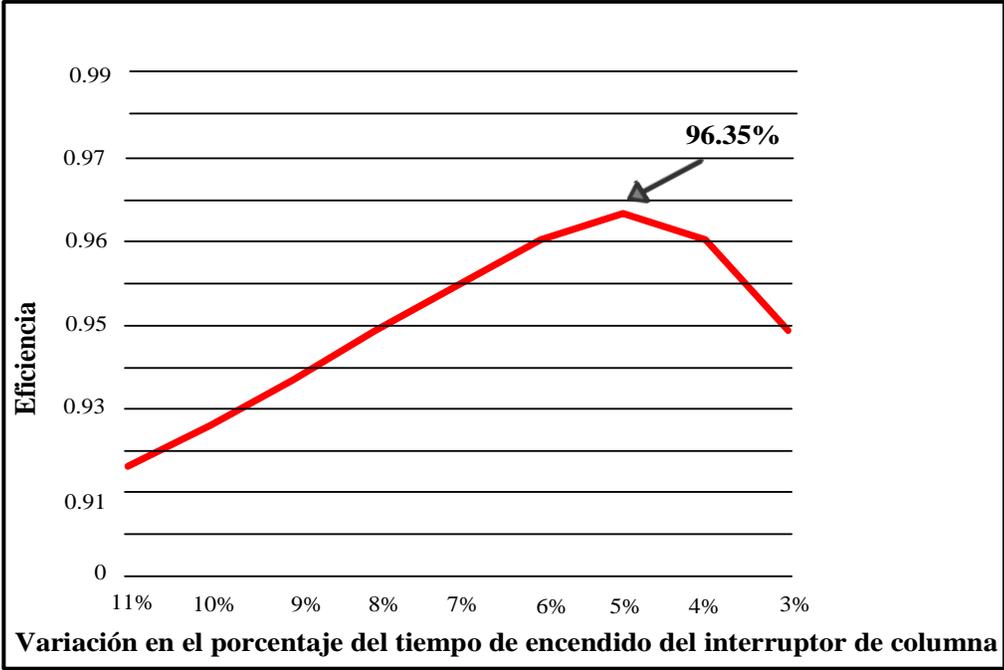


Figura 20. Variación en el porcentaje del ancho de pulso para el interruptor de columna

Una vez teniendo en cuenta estas consideraciones, a continuación, se presentan los resultados de simulación para la estructura completa.

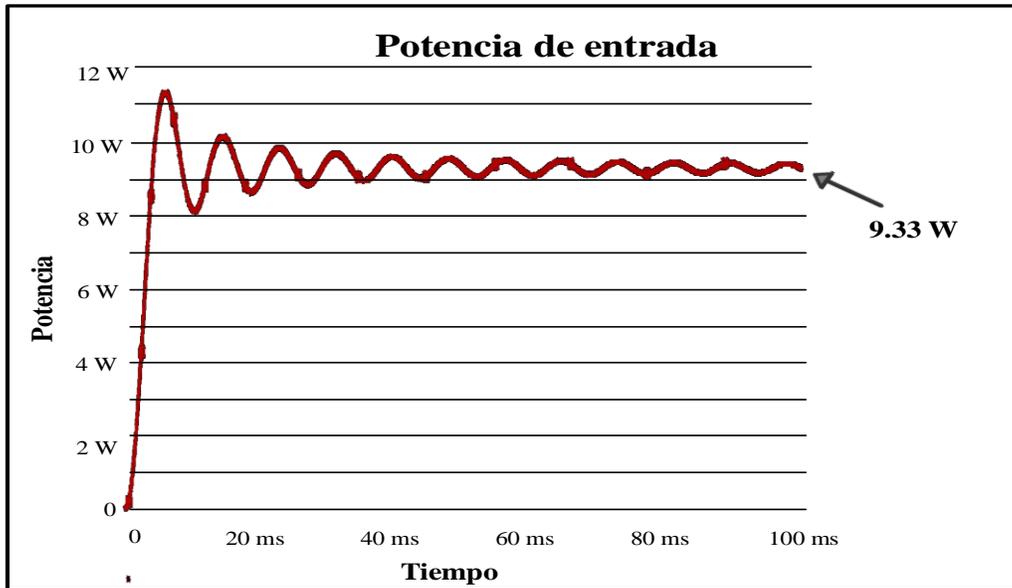


Figura 21. Potencia de entrada

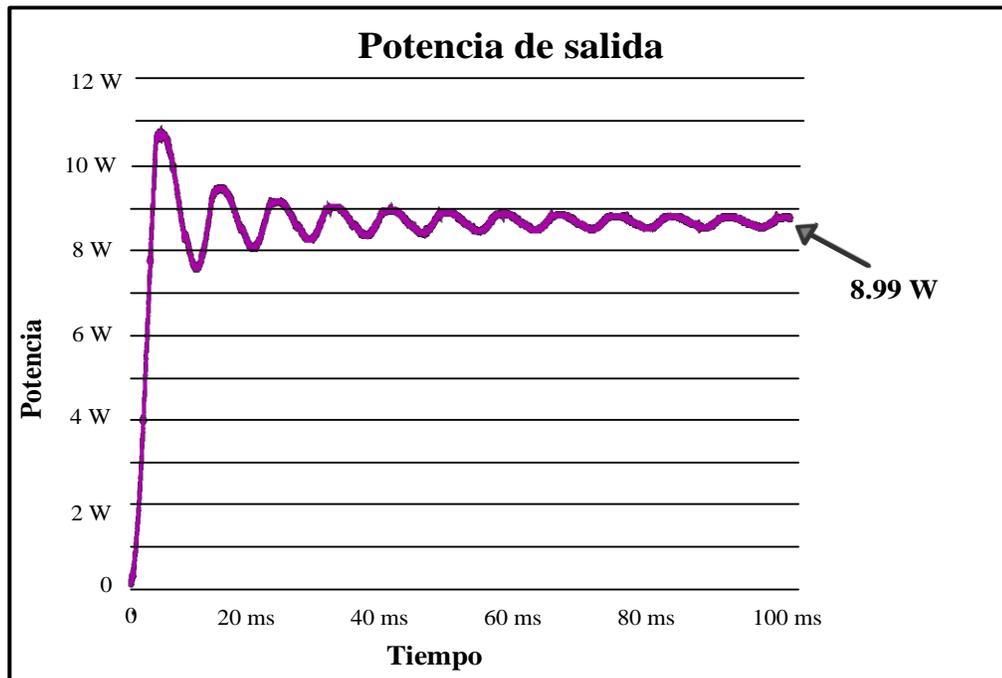


Figura 22. Potencia de salida

Del circuito presentado en la Figura 19, la Figura 21 muestra la potencia de salida medida en simulación.

Es posible estimar la eficiencia que el convertidor propuesto presenta, esta estimación se verifica simplemente comparando la potencia de salida con respecto a la potencia de entrada como se muestra a continuación:

$$\eta = \frac{\text{Potencia de salida}}{\text{Potencia de entrada}} = \frac{8.99 \text{ W}}{9.3 \text{ W}} = 0.96$$

La potencia de salida en la Figura 22, no presenta ninguna variación que afecte el desempeño en la carga al utilizar el esquema de SSC.

Por otro lado, la Figura 23, muestra el factor de potencia obtenido en simulación, el cual muestra que gracias al uso del filtro utilizado a la entrada del convertidor *flyback*, es posible obtener un factor de potencia casi unitario.

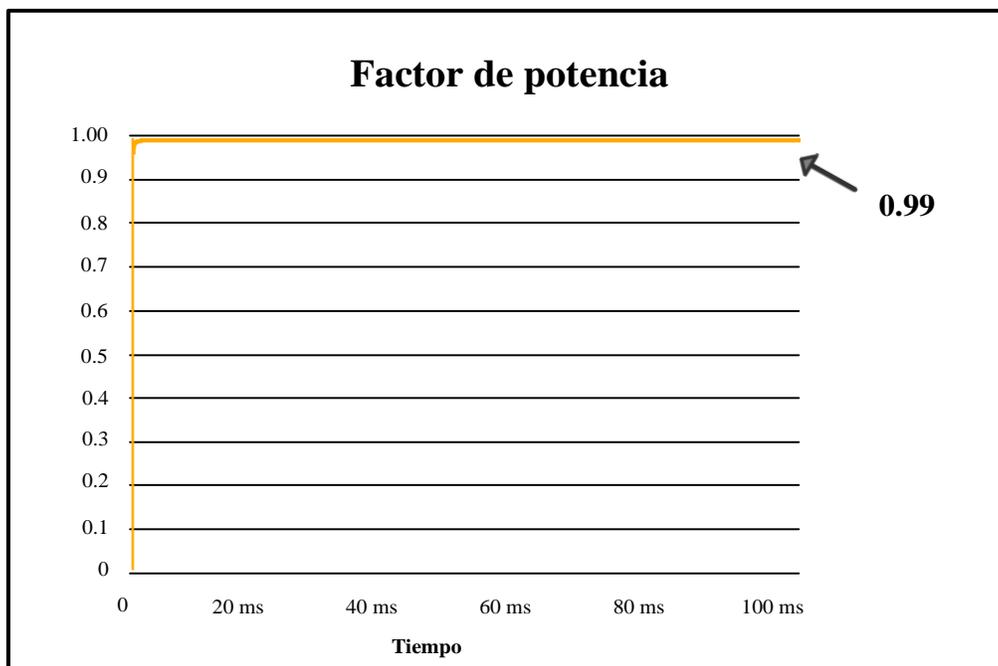


Figura 23. Factor de potencia utilizando capacitores conmutados apilados

De la eficiencia estimada previamente, la distribución de pérdidas del convertidor utilizando modelos de semiconductores no ideales, se presenta en la Figura 24, en la cual se observa que la mayor pérdida de potencia en la topología, es originada en el interruptor del convertidor *flyback*, para la cual la pérdida por conmutación es mayor. Estos valores, ayudan a determinar la eficiente conversión de energía brindada por el sistema de capacitores conmutados seleccionados, para lo cual, al menos para los resultados de simulación, sirven como un precedente importante.

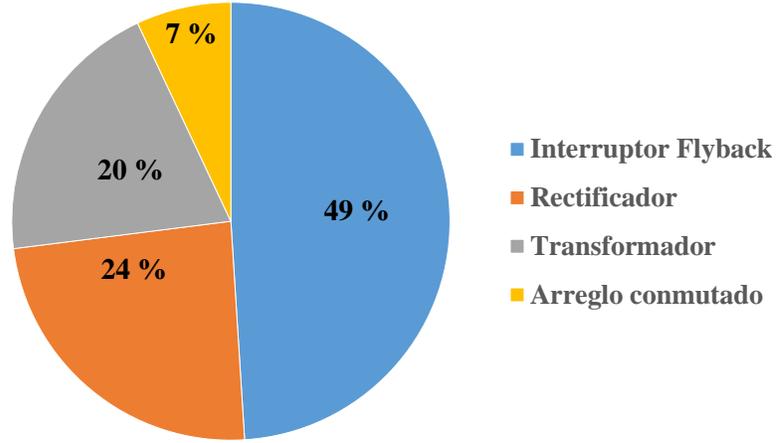


Figura 24. Pérdidas de potencia en la topología

## **Capítulo 4**

---

### **4. CONCLUSIONES**

## 4.1 Conclusiones

La motivación de este trabajo proviene de la necesidad de eliminar los capacitores electrolíticos utilizados como amortiguadores de energía para este tipo de aplicaciones debido a su baja vida útil y por la necesidad de adaptar la vida útil de los capacitores a la larga vida útil que presentan las lámparas LED, los amortiguadores de energía SSC se han propuesto recientemente como una arquitectura alternativa de controlador LED, para poder utilizar capacitores de película o cerámicos de larga duración y también menor densidad de energía, en lugar de los capacitores electrolíticos, funcionando de acuerdo a que los bloques de interruptores y capacitores conectados en serie se carguen y descarguen de forma que los bloques individuales se compensen entre sí y mantengan la tensión del bus de corriente continua dentro de un rango deseado; por lo tanto, debido a las bondades que ofrece esta topología, resultó necesario llevar a cabo un análisis que permitiera obtener las ecuaciones que definen su operación, y de esto crear una metodología de diseño. A partir de los datos obtenidos en la simulación, se concluyen los siguientes puntos:

- ❖ La arquitectura utilizada, ayuda a procesar la energía para satisfacer las demandas de potencia definidas una carga ( $R_{LED}$ ) constante utilizada, al definir un rizo de voltaje máximo del 10%, permitiendo utilizar capacitores de menor densidad de energía, sin producir un aumento en el volumen de los elementos pasivos.
- ❖ Los resultados obtenidos reducen la relación de conversión de voltaje en el convertidor, incrementando su ganancia (del convertidor), incrementando la cantidad de energía útil almacenada en los capacitores conmutados (que ahora serán de película o cerámicos), incrementando la eficiencia de la topología.
- ❖ La etapa CFP mantiene un factor de potencia casi unitario y la topología completa logra una eficiencia máxima medida en simulación del 94%.
- ❖ El trabajo de tesis propone el análisis de las capacitancias para seleccionar de manera óptima sus valores teniendo en cuenta la variación en la densidad de energía del capacitor con respecto a su rizo de voltaje.

## 4.2 Trabajos a futuro

Debido a los resultados obtenidos en simulación, los trabajos a futuro se muestran a continuación:

- Estudio a fondo de los controladores necesarios para los tiempos de retardo de los capacitores soporte.
- Implementar el esquema presentado, desde la etapa 1 hasta la 6.
- Aplicar la misma arquitectura a una aplicación CD/CA con fuente de alimentación renovable.

## Referencias

- [1] H. J. Round, "A note on carborundum," in *Semiconductor Devices: Pioneering Papers*: World Scientific, 1991, pp. 879-879.
- [2] O. J. T. i. T. b. P. Losev, "Luminous carborundum [silicon carbide] detector and detection with crystals," vol. 44, pp. 485-494, 1927.
- [3] N. Holonyak Jr and S. F. J. A. P. L. Bevacqua, "Coherent (visible) light emission from Ga (As<sub>1-x</sub>P<sub>x</sub>) junctions," vol. 1, no. 4, pp. 82-83, 1962.
- [4] V. C. Bender, T. B. Marchesan, and J. M. J. I. I. E. M. Alonso, "Solid-state lighting: A concise review of the state of the art on LED and OLED modeling," vol. 9, no. 2, pp. 6-16, 2015.
- [5] S. Nakamura, T. Mukai, and M. J. A. P. L. Senoh, "Candela-class high-brightness InGaN/AlGaIn double-heterostructure blue-light-emitting diodes," vol. 64, no. 13, pp. 1687-1689, 1994.
- [6] S. M. Sze, Y. Li, and K. K. Ng, *Physics of semiconductor devices*. John Wiley & sons, 2021.
- [7] E. F. Schubert, *Light-emitting diodes*. E. Fred Schubert, 2018.
- [8] P. Spanik, M. Frivaldsky, and A. Kanovsky, "Life time of the electrolytic capacitors in power applications," in *2014 ELEKTRO*, 2014, pp. 233-238: IEEE.
- [9] X. Qu, S.-C. Wong, and K. T. J. I. T. o. P. E. Chi, "Resonance-assisted buck converter for offline driving of power LED replacement lamps," vol. 26, no. 2, pp. 532-540, 2010.
- [10] N. Sarangan and Y. Tan, "Optimal power interface topology for DC grid connected LED lighting system," in *2012 IEEE Third International Conference on Sustainable Energy Technologies (ICSET)*, 2012, pp. 293-298: IEEE.
- [11] M. S. Islam, N. A. Chowdhury, A. K. Sakil, A. Khandakar, A. Iqbal, and H. Abu-Rub, "Power quality effect of using incandescent, fluorescent, CFL and LED lamps on utility grid," in *2015 First Workshop on Smart Grid and Renewable Energy (SGRE)*, 2015, pp. 1-5: IEEE.
- [12] M. L. Gasperi, "Life prediction model for aluminum electrolytic capacitors," in *IAS'96. Conference Record of the 1996 IEEE Industry Applications Conference Thirty-First IAS Annual Meeting*, 1996, vol. 3, pp. 1347-1351: IEEE.
- [13] S. Pervaiz, A. Kumar, and K. K. Afridi, "A Compact Electrolytic-Free Two-Stage Universal Input Offline LED Driver With Volume-Optimized SSC Energy Buffer," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 6, no. 3, pp. 1116-1130, 2018.
- [14] M. Chen, K. K. Afridi, and D. J. Perreault, "Stacked Switched Capacitor Energy Buffer Architecture," *IEEE Transactions on Power Electronics*, vol. 28, no. 11, pp. 5183-5195, 2013.
- [15] M. Chen, K. K. Afridi, and D. J. J. I. T. o. P. E. Perreault, "Stacked switched capacitor energy buffer architecture," vol. 28, no. 11, pp. 5183-5195, 2013.
- [16] S. Pervaiz, Y. Ni, and K. K. Afridi, "Improved capacitance ratio optimization methodology for stacked switched capacitor energy buffers," in *2015 IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2015, pp. 513-520.
- [17] Y. Ni, S. Pervaiz, M. Chen, and K. K. Afridi, "Energy Density Enhancement of Stacked Switched Capacitor Energy Buffers Through Capacitance Ratio Optimization," *IEEE Transactions on Power Electronics*, vol. 32, no. 8, pp. 6363-6380, 2017.
- [18] M. Chen, Y. Ni, C. Serrano, B. Montgomery, D. Perreault, and K. Afridi, "An electrolytic-free offline LED driver with a ceramic-capacitor-based compact SSC energy buffer," in *2014 IEEE Energy Conversion Congress and Exposition (ECCE)*, 2014, pp. 2713-2718.
- [19] H. Hu, S. Harb, N. Kutkut, I. Batarseh, and Z. J. J. I. T. o. P. E. Shen, "A review of power decoupling techniques for microinverters with three different decoupling capacitor locations in PV systems," vol. 28, no. 6, pp. 2711-2726, 2012.
- [20] H. Hu, S. Harb, N. Kutkut, I. Batarseh, and Z. J. Shen, "Power decoupling techniques for micro-inverters in PV systems-a review," in *2010 IEEE Energy Conversion Congress and Exposition*, 2010, pp. 3235-3240: IEEE.

- [21] P. T. Krein and R. S. Balog, "Cost-effective hundred-year life for single-phase inverters and rectifiers in solar and LED lighting applications based on minimum capacitance requirements and a ripple power port," in *2009 Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition*, 2009, pp. 620-625: IEEE.
- [22] P. T. Krein, R. S. Balog, and M. J. I. T. o. P. E. Mirjafari, "Minimum energy and capacitance requirements for single-phase inverters and rectifiers using a ripple port," vol. 27, no. 11, pp. 4690-4698, 2012.
- [23] C. R. Bush and B. Wang, "A single-phase current source solar inverter with reduced-size DC link," in *2009 IEEE Energy conversion congress and exposition*, 2009, pp. 54-59: IEEE.
- [24] E. J. C. N. d. I. y. D. T. C. González, Morelos, México: sn, "Sistema fotovoltaico con mínimo almacenamiento de energía en el enlace de CD," 2008.
- [25] J. Chen, C. Wang, and J. J. E. Li, "An input-parallel-output-series switched-capacitor three-level boost converter with a three-loop control strategy," vol. 11, no. 10, p. 2631, 2018.
- [26] Y. Ni, S. Pervaiz, M. Chen, and K. K. J. I. T. o. P. E. Afridi, "Energy density enhancement of stacked switched capacitor energy buffers through capacitance ratio optimization," vol. 32, no. 8, pp. 6363-6380, 2016.
- [27] W. Chen and S. R. J. I. T. o. P. E. Hui, "Elimination of an electrolytic capacitor in AC/DC light-emitting diode (LED) driver with high input power factor and constant output current," vol. 27, no. 3, pp. 1598-1607, 2011.
- [28] Z. Liao, D. J. Lohan, N. C. Brooks, J. T. Allison, R. C. J. I. J. o. E. Pilawa-Podgurski, and S. T. i. P. Electronics, "A Systematic Design Methodology for Series-Stacked Energy Decoupling Buffers Based on Loss–Volume Pareto Optimization," vol. 8, no. 3, pp. 2192-2205, 2020.
- [29] D. Salazar-Pérez, M. Ponce-Silva, J. A. Aqui-Tapia, J. García-Guzmán, and J. H. J. I. P. E. Pérez-Cruz, "Effects of the LED modelling on the output capacitance of power converters," vol. 13, no. 15, pp. 3467-3474, 2020.
- [30] N. F. P. Association, "National Electrical Code 2011 Handbook," 2010.
- [31] Y. Nakagawa and H. J. I. T. o. P. E. Koizumi, "A boost-type nine-level switched capacitor inverter," vol. 34, no. 7, pp. 6522-6532, 2018.
- [32] K. K. Afridi, M. Chen, and D. J. J. I. T. o. I. A. Perreault, "Enhanced bipolar stacked switched capacitor energy buffers," vol. 50, no. 2, pp. 1141-1149, 2013.

## Anexo A: Diseño del convertidor.

---

```
%Parámetros de diseño:

%Frecuencia de conmutación (hz);           %Ciclo de trabajo;
Fs=100000;                                  D=0.5;

%Voltaje entrada (V);                       %Factor de
                                           discontinuidad;
Vent=179.605;                               fd=0.9;

%Ciclo de trabajo de descarga;             %Resistencia de LED
                                           (ohms);
Desc=0.45;                                  Rled=7.5;

%Voltaje de LED(V);                         %Potencia de LED (W);
Vled=23.75;                                  Pled=9.3;

                                           %Periodo
                                           Ts=1/100000;

                                           %Metodología de diseño
                                           %Resistencia del arreglo
                                           Ra=Rled./3;

                                           %Voltaje promedio del primario
Vprim= (Vled./2)*[(1+(sqrt(1+(4*Pled*Rled)./(Vled^2))))];

%Corriente promedio                         %Potencia del arreglo
i0=(Vprim-Vled)./Ra;                        Pa=3*Pled;
```

```

%Corriente máxima en el LED
    i0max= 2*i0;

%Voltaje máximo del Led
Vmax=(i0max*Ra)+Vled;

%Ganancia
M= Vmax./Vent;

%Número de vueltas
n=D./ (M*Desc);

%Inductor secundario
L2=(Desc^2*Vmax*Ts) ./ (2*i0max);

%Inductor Primario
L1=n^2*(L2);

%Corriente pico del
primario
ipkprim=(Vent*D*Ts) ./L1;

%Corriente pico del secundario
ipksec=(n*Vent*D*Ts) ./L1;

%Filtro EMI
LEMI=1./(((2*pi*(10000./10))^2)*1e-6);

```

## **Anexo B: Número de capacitores para el diseño unipolar.**

```

clear all
close all
tic;
set(0,'DefaultAxesFontName','Arial')
set(0,'DefaultAxesFontSize',14)
m=3;
%Unipolar SSC
step=0.01;
RV=0.005:0.005:0.5;

for k=1:length(RV)

```

```

        Tb0=0;
        Tb=[1 1];
        Rv=RV(k);
        god=0;
        alpha=zeros(m,1);
        deltaTb=zeros(m,1);
        while god ==0
            for i=1:m
alpha(i)=alpha(i)+step;
Tb=energy(alpha,m,Rv);
deltaTb(i)=Tb(1)-Tb0;
                if deltaTb(i)<=0
alpha(i)=alpha(i)-step;
                    else
                        Tb0=Tb(1);
                    end
                end
            top=max(deltaTb);
            bound=max(alpha);
            if top<0||bound>=10
                god =1;
            end
        end

        L(k,:)=alpha;
        T(k)=Tb(1);
        E(k)=Tb(2);
        end
        legendstrings = [];
        for draw=1:m
            legendstrings =[legendstrings;{
sprintf('C_{2%d}/C_{32}',draw) }];
        end

        figure
        plot(RV*100,L,'*-','LineWidth',2),...
xlabel('Rizo de Voltaje (%)'),ylabel('Capacitancia'),...
        grid on,axis([0 50 0 7]);
        legend(legendstrings);
        M=0;
        N=0;
        for mi=1:m
            M=M+mi^2;
            N=N+(mi+1)^2;

```

```

end
Tbe=1-(M*RV.^2+(1-(m+1).*RV).^2)/(N.*RV.^2+(1+RV).^2);
Ts=(1-(1-RV).^2)/(1+RV).^2);
name=sprintf('1-%2.0f.txt',m);
save(name,'T','Tbe','-ascii');

figure(2)
plot(RV*100,Ts*100,'k',RV*100,Tbe*100,'b-.',RV*100,T*100,'r--',...
      'LineWidth',3),grid on,...
xlabel('Rizo de voltaje (%)'),ylabel('Búfer de energía (%)');
axis([0 50 0 100]);
legend('Un capacitor','SSC bipolar','SSC unipolar',0);

```

## Anexo C: Estimación del factor de potencia.

Estimación del Factor de potencia

$$F_p = \frac{P_{activa}}{P_{aparente}}$$

$$F_p = \frac{P_{activa}}{V_{rms} * I_{rms}}$$

Para C11 9/8

C22 4/8

C23 3/8

De rizo Rizo=7%

Donde;  $V_{rms}^2 = \frac{1}{\pi} \int_0^{\pi} V^2 * \text{sen}^2(\omega t) d(\omega t)$

$$V_{rms} = \sqrt{\frac{1}{\pi} \int_0^{\pi} V^2 * \text{sen}^2(\omega t) d(\omega t)}$$

$$I_{rms}^2 = \frac{1}{\pi} \int_{\text{sen}^{-1}\left(\frac{V_{nom}}{F d \sqrt{2}}\right)}^{\pi \text{sen}^{-1}\left(\frac{V_{nom}}{F d \sqrt{2}}\right)} I^2 * \text{sen}^2(\omega t) d(\omega t)$$

Donde; *Voltaje nominal* =  $V_{nom} = 100 \text{ V}$

$f_d = \text{doble de la frecuencia de línea} = 120 \text{ hz}$

$$I_{rms} = \sqrt{\frac{1}{\pi} \int_{\text{sen}^{-1}\left(\frac{V_{nom}}{F d \sqrt{2}}\right)}^{\pi \text{sen}^{-1}\left(\frac{V_{nom}}{F d \sqrt{2}}\right)} I^2 * \text{sen}^2(\omega t) d(\omega t)}$$

Entonces:

$$F_p = \frac{P_{activa}}{\sqrt{\frac{1}{\pi} \int_0^{\pi} V^2 * \text{sen}^2(\omega t) d(\omega t) * \frac{1}{\pi} \int_{\text{sen}^{-1}\left(\frac{V_{nom}}{F d \sqrt{2}}\right)}^{\pi \text{sen}^{-1}\left(\frac{V_{nom}}{F d \sqrt{2}}\right)} I^2 * \text{sen}^2(\omega t) d(\omega t)}}$$

Determinando  $P_{activa}$

$$P_{activa} = \int_{\text{sen}^{-1}\left(\frac{V_{nom}}{F d \sqrt{2}}\right)}^{\pi \text{sen}^{-1}\left(\frac{V_{nom}}{F d \sqrt{2}}\right)} V * \text{sen}(\omega t) * I * \text{sen}(\omega t) d(\omega t)$$

Entonces:

$$F_p = \frac{\int_{\text{sen}^{-1}\left(\frac{V_{nom}}{F d \sqrt{2}}\right)}^{\pi \text{sen}^{-1}\left(\frac{V_{nom}}{F d \sqrt{2}}\right)} V * \text{sen}(\omega t) * I * \text{sen}(\omega t) d(\omega t)}{\sqrt{\frac{1}{\pi} \int_0^{\pi} V^2 * \text{sen}^2(\omega t) d(\omega t) * \frac{1}{\pi} \int_{\text{sen}^{-1}\left(\frac{V_{nom}}{F d \sqrt{2}}\right)}^{\pi \text{sen}^{-1}\left(\frac{V_{nom}}{F d \sqrt{2}}\right)} I^2 * \text{sen}^2(\omega t) d(\omega t)}}$$